

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-122622

(43)Date of publication of application : 12.05.1995

(51)Int.CI.

H01L 21/68

H01L 21/02

// B23Q 41/00

B23Q 41/02

(21)Application number : 06-155697

(71)Applicant : HITACHI LTD

(22)Date of filing : 07.07.1994

(72)Inventor : YOKOYAMA NATSUKI
KAWAMOTO YOSHIFUMI
MURAKAMI HIDEKAZU
UCHIDA FUMIHIKO
MIZUISHI KENICHI
KAWAMURA YOSHIO

(30)Priority

Priority number : 05175114
05215489

Priority date : 15.07.1993
31.08.1993

Priority country : JP

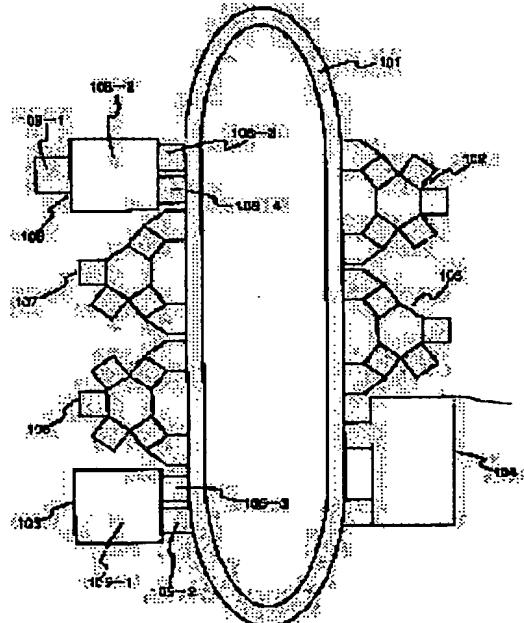
JP

(54) PRODUCTION SYSTEM AND PRODUCTION METHOD

(57)Abstract:

PURPOSE: To shorten the switching time of a series of processes for an object to be processed by allowing, for any processing equipment, to receive a set of objects from a transfer system between processing equipments and to store the set of objects for a predetermined time from a predetermined time and to enhance the productivity through effective use of the processing equipments.

CONSTITUTION: The production system comprises a plurality of process equipments 102, 103, 104, 106, 107 connected with a processing equipment transfer system 101, and a mechanism 108 for feeding a semiconductor wafer to the production system or removing the semiconductor wafer therefrom. When one group of objects to be processed are processed by the transfer system 101 or stored therein, remaining group of objects are transferred. When the remaining group of objects are processed or stored, the one group of objects are transferred. Since the switching time of a series of processes for the object can be shortened, the productivity can be enhanced with high pass rate through effective use of the processing equipments and the number of products being completed per unit time can be increased.



LEGAL STATUS

[Date of request for examination] 04.07.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-122622

(43)公開日 平成7年(1995)5月12日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/68	A			
21/02	Z			
// B 23 Q 41/00	G 8107-3C			
41/02	Z 8107-3C			

審査請求 未請求 請求項の数162 OL (全 62 頁)

(21)出願番号	特願平6-155697	(71)出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22)出願日	平成6年(1994)7月7日	(72)発明者	横山 夏樹 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
(31)優先権主張番号	特願平5-175114	(72)発明者	川本 佳史 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
(32)優先日	平5(1993)7月15日	(72)発明者	村上 英一 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
(33)優先権主張国	日本 (JP)	(74)代理人	弁理士 小川 勝男
(31)優先権主張番号	特願平5-215489		
(32)優先日	平5(1993)8月31日		
(33)優先権主張国	日本 (JP)		

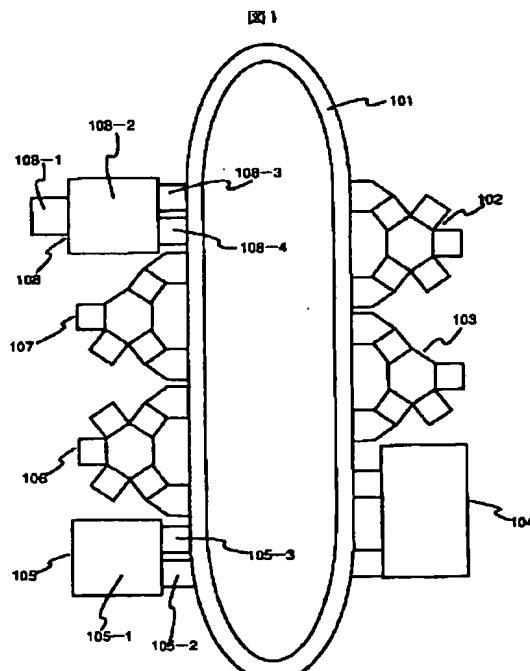
最終頁に続く

(54)【発明の名称】 製造システムおよび製造方法

(57)【要約】

【構成】 处理装置間搬送装置101に接続された複数のプロセス処理装置(102、103、104、106、107)を備えた製造装置において、時刻 T_0 から T_0+T までの間は、1群の基板がそれぞれの装置で処理され、他の群の基板は所定のプロセス処理装置へ搬送される。次の時刻 T_0+T から T_0+2T までの間は、別の群の基板が処理され、残りの基板が搬送される。

【効果】 製造システムの各処理装置が、T分間に少なくとも1つの被処理物の組を処理装置間搬送装置から受け入れることが可能であるため、このT分間に搬送装置から各処理装置への被処理物の分配が完了する。さらに処理装置も含めて製造システム全体が周期T分で周期的に制御されるため、複数の被処理物への処理のスケジューリングが容易となり、最適化の水準が高まって生産性が向上する効果がある。



【特許請求の範囲】

【請求項1】少なくとも二つの処理装置と所望の処理装置に被処理物を搬送するための処理装置間搬送装置とを有する製造システムにおいて、

上記処理装置間搬送装置は、一群の被処理物が処理または保管される期間に、残りの群の被処理物を搬送し、該残りの群の被処理物のうちの一部の被処理物が処理または保管される期間に上記一群の被処理物を搬送するものであることを特徴とする製造システム。

【請求項2】少なくとも二つの処理装置と所望の該処理装置に被処理物を搬送するためのL組 (L; 正の整数) の処理装置間搬送装置と、製造システムへの被処理物の投入取り出し装置とを有する製造システムにおいて、

上記処理装置は、ある時刻 T_0 からのT分間 (T; 正の数) にM個 (M; 正の整数) からなる一組の被処理物を上記処理装置間搬送装置のいずれか一つから受け入れる手段と、該被処理物を保管する手段と、かつ時刻 T_0 以前に受け入れてあった一組の被処理物に処理を施す手段と、時刻 $T_0 + N \times T$ (N; 正の整数) に一組の処理済みの被処理物を上記処理装置間搬送装置のいずれか一つに払い出し始める手段とを有し、

上記L組のそれぞれの処理装置間搬送装置は、上記処理装置のうちの被処理物に継続して処理を施す少なくとも二つの処理装置の間を搬送時間 $L \times T$ 分以下で他の処理装置を介さずに被処理物を搬送し、時刻 $T_0 + N \times T$ にある処理装置から払い出し始められた一組の被処理物を継続して処理を施す別の処理装置に時刻 $T_0 + (N + L) \times T$ までに搬送する手段を有することを特徴とする製造システム。

【請求項3】時間間隔 $L \times T$ 分未満でM個からなる被処理物の組を継続する処理を施す処理装置間を搬送できるL組の処理装置間搬送装置と、

上記処理装置間搬送装置に結ばれた製造システムへの被処理物の投入取り出し装置と、

上記処理装置間搬送装置に結ばれ、時刻 T_0 から $T_0 + T$ までの間に、第1の被処理物の組を受け入れ、かつ時刻 $T_0 - T$ から T_0 までの間に受け入れた第2の被処理物の組への処理を開始し、かつ時刻 $T_0 - T$ から T_0 までの間に処理が完了した第3の被処理物の組を上記処理装置間搬送装置に払い出す少なくとも二つの処理装置とを有することを特徴とする製造システム。

【請求項4】上記被処理物は半導体ウェハであり、

上記処理装置は、洗浄処理、CVD膜形成、スパッタ膜形成または塗布膜形成等の成膜処理、拡散、酸化または窒化等の熱処理、光線、電子線またはX線等のエネルギー一粒子線による露光処理、塗布、現像またはベーク等のレジスト処理、ドライエッティングまたはウェットエッティング等のエッティング処理、イオン打込み等による不純物導入処理、アッシャ等によるレジスト除去処理、化学機械研磨処理等の平坦化処理、検査処理のいずれかを施す

半導体処理装置であることを特徴とする請求項1乃至3のいずれかに記載の製造システム。

【請求項5】上記半導体処理装置は、上記処理装置間搬送装置から半導体ウェハの組を受け入れるための第1の保管手段と、上記処理装置間搬送装置へ半導体ウェハを払い出すための第2の保管手段とを有することを特徴とする請求項4に記載の製造システム。

【請求項6】上記半導体処理装置は、処理装置間搬送装置に結ばれた少なくとも一組の半導体ウェハを収容可能な受入れのための第1の保管手段と、該第1の保管手段

に隣接して設けられた第1予備室と、該第1予備室に隣接して設けられた搬送室と、該搬送室に隣接して設けられた処理室および第2予備室と、該第2予備室に隣接して設けられた少なくとも一組の半導体ウェハを収容可能な払い出しのための第2の保管手段とを有することを特徴とする請求項5に記載の製造システム。

【請求項7】上記半導体処理装置はメタル膜成膜処理装置であり、

該メタル膜成膜処理装置は、さらに上記第1の保管手段に隣接して設けられた第1予備室と、該第1予備室に隣接して設けられた搬送室と、該搬送室に隣接して設けられた前処理室およびメタル膜形成室と、該搬送室と上記第2の保管手段とに隣接して設けられた第2予備室とを有することを特徴とする請求項5または6に記載の製造システム。

【請求項8】上記半導体処理装置は絶縁膜形成処理装置であり、

該絶縁膜形成処理装置は、さらに上記第1の保管手段に隣接して設けられた第1予備室と、該第1予備室に隣接して設けられた搬送室と、該搬送室に隣接して設けられた絶縁膜形成室と、該搬送室と上記第2の保管手段とに隣接して設けられた第2予備室とを有することを特徴とする請求項5または6に記載の製造システム。

【請求項9】上記半導体処理装置はドライエッティング処理装置であり、

ドライエッティング処理装置は、さらに、上記第1の保管手段に隣接して設けられた第1予備室と、上記第1予備室に隣接して設けられた搬送室と、該搬送室に隣接して設けられたドライエッティングおよびアッシャ室と、該搬送室と上記第2の保管手段とに隣接して設けられた第2予備室とを有することを特徴とする請求項5または6に記載の製造システム。

【請求項10】上記半導体処理装置はリソグラフィー処理装置であり、

該リソグラフィー処理装置は、さらに、上記第1の保管手段に隣接して設けられた塗布室と、該塗布室に隣接して設けられたベーク室と、該ベーク室に隣接して設けられた露光室と、該露光室及び上記第2の保管手段に隣接して設けられた現像室とを有することを特徴とする請求項5または6に記載の製造システム。

【請求項11】上記保管手段で保管される上記半導体ウェハの滞在期間は当該製造システム固有に定められた期間であるT分以内であることを特徴とする請求項5乃至10のいずれかに記載の製造システム。

【請求項12】上記半導体処理装置は、さらに、上記第1の保管手段に隣接して設けられた第1予備室と、該第1予備室に隣接して設けられた搬送室と、該搬送室に隣接して設けられ、処理時間が $(Q-1) \times T$ 分間以上で、 $Q \times T$ 分間未満(Q ；正の整数)であるQ個の処理室と、該搬送室に隣接して設けられた上記第2の保管手段とに隣接して設けられた第2予備室とを有することを特徴とする請求項5乃至10のいずれかに記載の製造システム。

【請求項13】上記製造システムは、上記半導体処理装置としてメタル膜成膜処理装置と、絶縁膜成膜処理装置と、リソグラフィー処理装置と、メタルドライエッティング処理装置と、絶縁膜ドライエッティング処理装置とを有することを特徴とする請求項5乃至12のいずれかに記載の製造システム。

【請求項14】上記第1と第2の保管手段は、上記半導体処理装置で同時に処理するための少なくとも一つの半導体ウェハの組を保管する手段を有することを特徴とする請求項5乃至13のいずれかに記載の製造システム。

【請求項15】上記半導体処理装置が有する第1及び第2の保管手段の他に、さらに、同時に処理することが不可能な少なくとも一つの半導体ウェハの組を収容するための、上記処理装置間搬送装置に結ばれた保管装置を有することを特徴とする請求項5乃至13のいずれかに記載の製造システム。

【請求項16】上記保管装置が、ある時刻 T_0 からの $L \times T$ 分間に少なくとも一つの半導体ウェハの組を上記処理装置間搬送装置から受け入れて保管し、かつ時刻 T_0 以前に受け入れてあった半導体ウェハの組を時刻 $T_0 + N \times T$ に処理装置間搬送装置のいずれか一つに払い出し、上記保管装置が受け持つ全ての処理装置との間が搬送時間 $L \times T$ 分間未満で他の処理装置を介さずに半導体ウェハを搬送可能なL個の処理装置間搬送装置により結ばれ、

上記処理装置間搬送装置のそれぞれは、時刻 $T_0 + N \times T$ に上記保管装置から払い出し始められた半導体ウェハの組を継続して処理を施す処理装置に、または処理装置から払い出し始められた半導体ウェハの組を上記保管装置に、時刻 $T_0 + (N+L) \times T$ までに搬送して保管させる手段を有することを特徴とする請求項15に記載の製造システム。

【請求項17】上記処理装置間搬送装置のうち、半導体ウェハに継続した処理を施す少なくとも二つの処理装置の間の処理装置間搬送装置は、半導体ウェハを一枚ずつ搬送する処理装置間枚葉搬送装置であることを特徴とする請求項4乃至16のいずれかに記載の製造システム。

【請求項18】上記処理装置のうち、半導体ウェハに継続した処理を施す少なくとも二つの処理装置は、上記半導体ウェハを一枚ずつ処理する枚葉処理装置であることを特徴とする請求項4乃至17のいずれかに記載の製造システム。

【請求項19】上記半導体ウェハは、予め定められた一連の処理の全てを継続して施されることを特徴とする請求項17または18のいずれかに記載の製造システム。

【請求項20】上記半導体ウェハに継続した処理を施す10上記処理装置は、エネルギー粒子線による露光処理、レジスト処理を含む一連のリソグラフィー工程に関する処理を上記半導体ウェハに継続して施すリソグラフィ処理装置を含むことを特徴とする請求項4乃至19のいずれかに記載の製造システム。

【請求項21】上記半導体ウェハに継続した処理を施す上記処理装置は、さらに上記リソグラフィー工程に統いてリソグラフィー工程に含まれない処理を上記半導体ウェハに施す第2の処理装置とを含むことを特徴とする請求項4乃至19のいずれかに記載の製造システム。

【請求項22】上記第2の処理装置は、エッティング処理装置であることを特徴とする請求項21に記載の製造システム。

【請求項23】上記第2の処理装置は、不純物導入装置であることを特徴とする請求項21に記載の製造システム。

【請求項24】上記半導体ウェハに継続した処理を施す上記処理装置は、レジスト除去処理、洗浄処理を含む一連のレジスト除去工程に関する処理を上記半導体ウェハに継続して施す第2の処理装置を含むことを特徴とする請求項4乃至19のいずれかに記載の製造システム。

【請求項25】上記半導体ウェハに継続した処理を施す処理装置は、上記レジスト除去工程の前に上記レジスト除去工程に含まれない処理を上記半導体ウェハに施す第3の処理装置と、上記レジスト除去工程に関する処理を上記半導体ウェハに継続して施す処理装置のうちの一連の処理の最初の処理を施す第4の処理装置とを含むことを特徴とする請求項4乃至19のいずれかまたは請求項24に記載の製造システム。

【請求項26】上記第3の処理装置は、エッティング処理40装置であることを特徴とする請求項25に記載の製造システム。

【請求項27】上記第3の処理装置は、不純物導入装置であることを特徴とする請求項25に記載の製造システム。

【請求項28】上記半導体ウェハに継続した処理を施す処理装置は、CVD膜形成、スパッタ膜形成または塗布膜形成等の成膜処理、エネルギー粒子線による露光処理、塗布、現像、ベーク、除去を含むレジスト処理、エッティング処理、レジスト除去処理を含む、少なくとも各501層分の配線層形成工程と層間絶縁膜層形成工程とを含

む配線形成工程に関する処理を施す処理装置を含むことを特徴とする請求項4乃至19のいずれかに記載の製造システム。

【請求項29】上記L組の処理装置間搬送装置は環状であり、

さらに上記処理装置間搬送装置に結ばれた半導体ウェハ投入取り出し装置と、上記処理装置間搬送装置に結ばれた少なくとも二つの処理装置とを有することを特徴とする請求項4または17に記載の製造システム。

【請求項30】上記環状の処理装置間搬送装置は、それぞれL×T分間未満で上記被処理物を一方向に一周搬送する手段を有することを特徴とする請求項29に記載の製造システム。

【請求項31】上記処理装置間搬送装置は、動作、停止を繰返しながら上記被処理物を搬送し、停止時に上記処理装置間搬送装置と上記処理装置との間で上記被処理物の受け入れ、払い出しを行う手段を有することを特徴とする請求項30に記載の製造システム。

【請求項32】Lは1であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項33】Mは1であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項34】Nは1であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項35】Tは、 $0 < T \leq 10$ の範囲の値であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項36】Tは、 $0 < T \leq 7$ の範囲の値であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項37】Tは、 $0 < T \leq 5$ の範囲の値であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項38】Tは、 $0 < T \leq 3$ の範囲の値であることを特徴とする請求項4乃至31のいずれかに記載の製造システム。

【請求項39】上記半導体処理装置は、上記半導体ウェハの品種の識別手段を有することを特徴とする請求項4に記載の製造システム。

【請求項40】上記半導体処理装置は、処理室毎に上記半導体ウェハの品種の識別手段を有することを特徴とする請求項39に記載の製造システム。

【請求項41】上記識別手段からの出力は、処理すべきではない半導体ウェハに対する処理または誤った条件での処理を防止するインターロック起動の信号として用いられることを特徴とする請求項39または40に記載の製造システム。

【請求項42】上記処理装置は上記処理装置間搬送装置の片側に設置され、それにより処理装置間搬送装置とは

反対の面からの保守点検を可能としたこと特徴とする請求項4乃至41のいずれかに記載の製造システム。

【請求項43】エネルギー粒子線による露光処理を施す上記処理装置の少なくとも一つは、製造システムの概ね中心に設置されることを特徴とする請求項4乃至41のいずれかに記載の製造システム。

【請求項44】洗浄処理を施す上記処理装置の少なくとも一つは、製造システムの概ね中心に設置されることを特徴とする請求項4乃至41のいずれかに記載の製造システム。

10

【請求項45】酸化もしくは窒化処理を施す上記処理装置の少なくとも一つは、製造システムの概ね中心に設置されることを特徴とする請求項4乃至41のいずれかに記載の製造システム。

【請求項46】上記処理装置間枚葉搬送装置、上記半導体ウェハを窒素を主成分とする気体中または真空中または高清浄度空気中等の枚葉搬送装置の周囲とは独立に制御された環境中を通して搬送する手段を有することを特徴とする請求項4乃至41のいずれかに記載の製造システム。

20

【請求項47】上記処理装置間枚葉搬送装置は、上記半導体ウェハを検知する手段を有することを特徴とする請求項46に記載の製造システム。

【請求項48】上記処理装置間枚葉搬送装置は、上記検知手段からの信号により搬送経路の気体の流れ等の環境制御条件を制御する手段を有することを特徴とする請求項47に記載の製造システム。

30

【請求項49】上記処理装置間枚葉搬送装置は、上記搬送経路の気体の流れを実質的に層流とする手段を有することを特徴とする請求項46乃至48のいずれかに記載の製造システム。

【請求項50】上記保管装置は、製造システム内の全ての上記半導体ウェハを収容できることを特徴とする請求項4乃至41のいずれかに記載の製造システム。

【請求項51】上記処理装置及び処理装置間枚葉搬送装置が設置されているのと同等の環境下に設置された、予備の処理装置と処理装置間枚葉搬送装置構成ユニットの少なくとも一つと、

上記予備の処理装置または処理装置間枚葉搬送装置構成40ユニットとの交換を容易とする交換手段とを更に有することを特徴とする請求項4乃至41のいずれかに記載の製造システム。

【請求項52】予め少なくとも一つの処理装置に対して、同一の処理を施すことが可能な少なくとも一つの処理装置または共用処理装置が更に具備されていることを特徴とする請求項4乃至41のいずれかに記載の製造システム。

【請求項53】少なくとも二つの処理装置によって被処理物に処理を施すステップと、所望の処理装置に被処理物を搬送することが可能な処理装置間搬送装置によって

50

被処理物を搬送するステップとを有する製造方法において、一群の被処理物が処理または保管される時間に、残りの群の被処理物が搬送または保管され、上記一群の被処理物が処理に続いて搬送または保管される時間に、残りの群の被処理物のうちの一群の被処理物が処理または保管されることを特徴とする製造方法。

【請求項54】M個 (M: 正の整数) からなる被処理物の複数の組に少なくとも2つの継続する処理を施すステップと、所望の処理装置に被処理物を搬送することが可能なL組 (L: 正の整数) の処理装置間搬送装置によって被処理物を搬送するステップとを有する製造方法において、処理装置の少なくとも一つまたは同一の処理機能を有する複数の処理装置の組の少なくとも一つが、ある時刻 T_0 からのT分間 (T: 正の数) に、一組の被処理物をL組の上記処理装置間搬送装置のいずれか一つから受け入れて保管するステップと、かつこれとは別の、時刻 T_0 以前に受け入れてあった一組の被処理物に処理を施すステップと、時刻 $T_0 + N \times T$ (N: 正の整数) に一組の処理済みの被処理物を上記処理装置間搬送装置のいずれか一つに払い出し始めるステップと、時刻 $T_0 + N \times T$ にある処理装置から払い出し始められた一組の被処理物を継続して処理を施す別の処理装置に時刻 $T_0 + (N+L) \times T$ までに搬送して保管するステップとを有することを特徴とする製造方法。

【請求項55】上記処理装置の少なくとも一つまたは同一の処理機能を有する複数の処理装置の組の少なくとも一つから時刻 $T_0 + N \times T$ に処理装置間搬送装置に払い出し始められる一組の処理済みの被処理物が、時刻 $T_0 + (N-1) \times T$ から、時刻 $T_0 + N \times T$ までのT分間に処理を施された被処理物であることを特徴とする請求項54に記載の製造方法。

【請求項56】ある時刻 T_0 に時間間隔 $L \times T$ 分未満でM個からなる被処理物の組を継続する処理を施す処理装置間搬送できるL組の処理装置間搬送装置に結ばれた被処理物の組の投入取り出し装置にM個からなる被処理物の組を投入するステップと、時刻 T_0 から $T_0 + L \times T$ までの間に、上記被処理物の組を該搬送装置に連結された少なくとも二つの処理装置のうち第1の処理装置に上記処理装置間搬送装置を用いて搬送するステップと、時刻 $T_0 - T$ から T_0 までの間に上記第1の処理装置に受け入れてあった第2の被処理物の組への処理を開始し、かつ時刻 $T_0 - T$ から T_0 までの間に上記第1の処理装置にて処理が完了した第3の被処理物の組を上記処理装置間搬送装置に払い出し、かつ時刻 $T_0 - T$ から $T_0 + (L-1) \times T$ までの間に上記第1の処理装置から上記処理装置間搬送装置に払い出された第4の被処理物の組を第1の処理装置とは異なる第2の処理装置に搬送するステップとを有することを特徴とする製造方法。

【請求項57】上記被処理物が半導体ウェハであり、上記処理が、洗浄処理、CVD膜形成、スパッタ膜形成

または塗布膜形成等の成膜処理、拡散、酸化または窒化等の熱処理、光線、電子線またはX線等のエネルギー粒子線による露光処理、塗布、現像またはベーク等のレジスト処理、ドライエッキングまたはウェットエッキング等のエッキング処理、イオン打込み等による不純物導入処理、アッシャ等によるレジスト除去処理、化学機械研磨処理等の平坦化処理、測長検査または異物検査等の検査処理等のLSI製造において半導体ウェハに施されるいずれかの処理であることを特徴とする請求項53乃至56のいずれかに記載の製造方法。

【請求項58】同時に処理するが不可能な少なくとも一つの上記半導体ウェハの組を、各処理装置が有する半導体ウェハの保管機構に収容するステップを更に有することを特徴とする請求項57に記載の製造方法。

【請求項59】同時に処理するが不可能な少なくとも一つの上記半導体ウェハの組を、各処理装置が有する半導体ウェハの保管機構とは別の、処理装置間搬送装置に結ばれた保管装置に収容するステップを更に有することを特徴とする請求項57に記載の製造方法。

【請求項60】上記保管装置が、ある時刻 T_0 からの $L \times T$ 分間に少なくとも一つの半導体ウェハの組を処理装置間搬送装置から受け入れるステップと、かつこれとは別の、時刻 T_0 以前に受け入れてあった半導体ウェハの組を時刻 $T_0 + N \times T$ に処理装置間搬送装置のいずれか一つに払い出し始めるステップと、時刻 $T_0 + N \times T$ にある保管装置から払い出し始められた半導体ウェハの組を継続して処理を施す処理装置に、または処理装置から払い出し始められた半導体ウェハの組を保管装置に、時刻 $T_0 + (N+L) \times T$ までに搬送して保管するステップとを更に有することを特徴とする請求項59に記載の製造方法。

【請求項61】上記半導体ウェハの組に継続した処理を施す各処理装置の、処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔の最大、またはそれよりも大きい時間をTとして、ある時刻 T_0 からT分間を基本周期として複数の半導体ウェハの組に継続的に処理を施すステップをさらに有することを特徴とする請求項57に記載の製造方法。

【請求項62】上記半導体ウェハの組に継続した処理を施す各処理装置の、(処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔/同一の処理機能を有する処理装置数)の最大、またはそれよりも大きい時間をTとして、ある時刻 T_0 からT分間を基本周期として複数の半導体ウェハの組に継続的に処理を施すステップをさらに有することを特徴とする請求項57に記載の製造方法。

【請求項63】上記半導体ウェハの組に $(Q-1) \times T$ 分間以上、 $Q \times T$ 分間未満 (Q : 正の整数) の処理時間を要する処理を行なうために同一の処理機能を有する処理装置、Q個以上からなる処理装置の組を用いる場合

に、ある時刻 T_0 から T 分間を基本周期として複数の半導体ウェハの組に継続して処理が施せるように、処理装置の組の中の各処理装置の処理のタイミングをずらして、処理装置の組が周期 T 分間毎に少なくとも一組の半導体ウェハを処理装置間搬送装置から受け入れて保管し、かつこれとは別の、時刻 T_0 以前に受け入れてあつた一組の半導体ウェハに対して処理を施し、時刻 $T_0 + N \times T$ に一つの一組の処理済みの半導体ウェハを処理装置間搬送装置に払い出すステップをさらに有することを特徴とする請求項 5 7 に記載の製造方法。

【請求項 6 4】上記半導体ウェハの組に継続した処理を施す各処理装置の、半導体ウェハの組が一種である場合には（処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔×半導体ウェハの組一つ当たりの処理回数）が最大の処理装置の処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔またはそれよりも大きい時間、半導体ウェハの組が複数種である場合には（処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔×半導体ウェハの組一つ当たりの処理回数の加重平均）が最大の処理装置の処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔またはそれよりも大きい時間をその処理装置群の T として、ある時刻 T_0 から T 分間を基本周期として複数の半導体ウェハの組に継続的に処理を施すステップをさらに有することを特徴とする請求項 5 7 乃至 6 3 のいずれかに記載の製造方法。

【請求項 6 5】上記半導体ウェハの組に継続した処理を施す各処理装置の、半導体ウェハの組が一種である場合には（処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔×半導体ウェハの組一つ当たりの処理回数／同一の処理機能を有する処理装置数）が最大の処理装置の処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔、またはそれよりも大きい時間、半導体ウェハの組が複数種である場合には（処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔×半導体ウェハの組一つ当たりの処理回数の加重平均／同一の処理機能を有する処理装置数）が最大の処理装置の処理済みの半導体ウェハの組を処理装置間搬送装置に払い出すことが可能な最小時間間隔、またはそれよりも大きい時間をその処理装置群の T として、ある時刻 T_0 から T 分間を基本周期として複数の半導体ウェハの組に継続的に処理を施すステップをさらに有することを特徴とする請求項 5 7 乃至 6 3 のいずれかに記載の製造方法。

【請求項 6 6】 L 組の上記処理装置間搬送装置による継続する二つの処理装置間の搬送時間の最大が、 $(R - 1) \times T$ 分間以上、 $R \times T$ 分間未満（ R ：正の整数）であれば、 $L = R$ として、ある時刻 T_0 から T 分間を基本

周期として複数の半導体ウェハの組に継続的に処理を施すステップをさらに有することを特徴とする請求項 5 7 乃至 6 5 のいずれかに記載の製造方法。

【請求項 6 7】ある時刻 T_0 からの $L \times T$ 分間に、処理中の半導体ウェハの $L / (L + 1)$ に相当する数の一群の半導体ウェハを処理装置から払い出して継続して処理を施す別の処理装置に搬送したり保管するステップと、各処理装置で残りの群の半導体ウェハのうちの処理可能な半導体ウェハに処理を施すステップとをさらに有することを特徴とする請求項 5 7 乃至 6 6 のいずれかに記載の製造方法。

【請求項 6 8】 n 番目の上記半導体ウェハの組に対する m 番目（ n, m は正の整数）の処理を、ある時刻 T_0 を基準として $(n + 2 \times m - 3) \times T$ 分後から $(n + 2 \times m - 2) \times T$ 分後の間、 m 番目の処理を行った処理装置から $(m + 1)$ 番目の処理を行う処理装置への処理装置間搬送装置による搬送を $(n + 2 \times m - 2) \times T$ 分後から $(n + 2 \times m - 1 + L) \times T$ 分後の間、 n 番目の半導体ウェハの組に対する $(m + 1)$ 番目の処理を $(n + 2 \times m - 1 + L) \times T$ 分後から $(n + 2 \times m + L) \times T$ 分後の間に施すステップをさらに有することを特徴とする請求項 5 7 乃至 6 7 のいずれかに記載の製造方法。

【請求項 6 9】上記処理が施される前に処理、処理装置間搬送のスケジューリングを定めるステップと、それに則って処理を施すステップとをさらに有することを特徴とする請求項 5 7 乃至 6 8 のいずれかに記載の製造方法。

【請求項 7 0】処理が施される前に n 番目の上記半導体ウェハの組に対する m 番目（ n, m は正の整数）の処理

30 を、ある時刻 T_0 を基準として $(n + 2 \times m - 3) \times T$ 分後から $(n + 2 \times m - 2) \times T$ 分後の間、 m 番目の処理を行った処理装置から $(m + 1)$ 番目の処理を行う処理装置への処理装置間搬送装置による搬送を $(n + 2 \times m - 2) \times T$ 分後から $(n + 2 \times m - 1 + L) \times T$ 分後の間、 n 番目の半導体ウェハの組に対する $(m + 1)$ 番目の処理を $(n + 2 \times m - 1 + L) \times T$ 分後から $(n + 2 \times m + L) \times T$ 分後の間に施すことを基本原則として、処理、処理装置間搬送のスケジューリングを定めるステップと、それに則って処理を施すステップをさらに

40 有することを特徴とする請求項 6 9 に記載の製造方法。

【請求項 7 1】上記半導体ウェハに継続した処理を施す各処理装置の、半導体ウェハの組が一種である場合には $(T (分) \times \text{半導体ウェハの組一つ当たりの処理回数})$ の最大、またはそれよりも大きい時間、半導体ウェハの組が複数種である場合には $(T (分) \times \text{半導体ウェハの組一つ当たりの処理回数の加重平均})$ の最大、またはそれよりも大きい時間が半導体ウェハの組の平均投入間隔となるよう、間隔 T 分毎の半導体ウェハの組の投入の有無を調整しながら、ある時刻 T_0 から T 分間を基本周期として複数の半導体ウェハの組に継続的に処理を施すステ

シップをさらに有することを特徴とする請求項5 7乃至7 0のいずれかに記載の製造方法。

【請求項7 2】上記半導体ウェハに継続した処理を施す各処理装置の、半導体ウェハの組が一種である場合には $(T\text{ (分)} \times \text{半導体ウェハの組一つ当たりの処理回数} / \text{同一の処理機能を有する処理装置数})$ の最大、またはそれよりも大きい時間、半導体ウェハの組が複数種である場合には $(T\text{ (分)} \times \text{半導体ウェハの組一つ当たりの処理回数の加重平均} / \text{同一の処理機能を有する処理装置数})$ の最大、またはそれよりも大きい時間が半導体ウェハの組の平均投入間隔となるように、間隔 T 分毎の半導体ウェハの組の投入の有無を調整しながら、ある時刻 T_0 から T 分間を基本周期として複数の半導体ウェハの組に継続的に処理を施すステップをさらに有することを特徴とする請求項5 7乃至7 0のいずれかに記載の製造方法。

【請求項7 3】上記継続した処理を施すステップが、光線、電子線またはX線等のエネルギー粒子線による露光処理、塗布、現像またはベーク等のレジスト処理等を含む一連のリソグラフィー工程に関する処理を施すステップを含むことを特徴とする請求項5 7乃至7 2のいずれかに記載の製造方法。

【請求項7 4】上記継続した処理を施すステップは、光線、電子線またはX線等のエネルギー粒子線による露光処理、塗布、現像またはベーク等のレジスト処理等を含む一連のリソグラフィー工程に関する処理を半導体ウェハに継続して施す処理のうちの一連の処理の最後の処理を施すステップと、リソグラフィー工程に統いてリソグラフィー工程に含まれない処理を半導体ウェハに施すステップとを含むことを特徴とする請求項5 7乃至7 3のいずれかに記載の製造方法。

【請求項7 5】上記リソグラフィー工程に統いてリソグラフィー工程に含まれない処理を半導体ウェハに施すステップは、ドライエッティングまたはウェットエッティング等のエッティング処理を施すステップであることを特徴とする請求項7 4に記載の製造方法。

【請求項7 6】上記リソグラフィー工程に統いてリソグラフィー工程に含まれない処理を半導体ウェハに施すステップは、イオン打込み等による不純物導入処理を施すステップであることを特徴とする請求項7 4に記載の製造方法。

【請求項7 7】上記継続した処理を施すステップは、アシシャ等によるレジスト除去処理、洗浄処理等を含む一連のレジスト除去工程に関する処理を半導体ウェハに継続して施すステップを含むことを特徴とする請求項5 7乃至7 2のいずれかに記載の製造方法。

【請求項7 8】上記継続した処理を施すステップが、アシシャ等によるレジスト除去処理、洗浄処理等を含む一連のレジスト除去工程の前にレジスト除去工程に含まれない処理を半導体ウェハに施すステップと、一連のレジスト除去工程に関する処理を半導体ウェハに継続して施

す処理のうちの一連の処理の最初の処理を施すステップとを含むことを特徴とする請求項5 7乃至7 2または請求項7 7のいずれかに記載の製造方法。

【請求項7 9】上記レジスト除去工程の前にレジスト除去工程に含まれない処理を半導体ウェハに施すステップが、ドライエッティングまたはウェットエッティング等のエッティング処理を施すステップであることを特徴とする請求項7 8に記載の製造方法。

【請求項8 0】上記レジスト除去工程の前にレジスト除去工程に含まれない処理を半導体ウェハに施すステップが、イオン打込み等による不純物導入処理を施すステップであることを特徴とする請求項7 8に記載の製造方法。

【請求項8 1】上記継続した処理を施すステップが、CVD膜形成、スパッタ膜形成または塗布膜形成等の成膜処理、光線、電子線またはX線等のエネルギー粒子線による露光処理、塗布、現像、ベークまたは除去等のレジスト処理、ドライエッティングまたはウェットエッティング等のエッティング処理、アシシャ等によるレジスト除去処理等を含む、少なくとも各1層分の配線層形成工程と層間絶縁膜層形成工程とを含む配線形成工程に関する処理を半導体ウェハに継続して施すステップを全て含むことを特徴とする請求項5 7乃至7 2のいずれかに記載の製造方法。

【請求項8 2】Lは1であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 3】Mは1であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 4】Nは1であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 5】Tは、 $0 < T \leq 10$ の範囲の値であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 6】Tは、 $0 < T \leq 7$ の範囲の値であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 7】Tは、 $0 < T \leq 5$ の範囲の値であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 8】Tは、 $0 < T \leq 3$ の範囲の値であることを特徴とする請求項5 7乃至8 1のいずれかに記載の製造方法。

【請求項8 9】少なくとも二つの処理装置と所望の処理装置に半導体ウェハを搬送することが可能な処理装置間搬送装置とを有する半導体装置の製造システムにおいて、製造システムがシステム内に収容している半導体ウェハの工程進捗管理情報と処理搬送予定情報とを管理する手段を有することを特徴とする製造システム。

【請求項9 0】上記処理搬送予定情報を作成する手段をさらに有することを特徴とする請求項8 9に記載の製造

システム。

【請求項 9 1】上記半導体ウェハの工程進捗管理情報と処理搬送予定情報とを比較する手段をさらに有することを特徴とする請求項 8 9 または 9 0 に記載の製造システム。

【請求項 9 2】上記半導体ウェハの工程進捗管理情報と処理搬送予定情報とを比較した結果を基に、処理装置または処理装置間搬送装置の動作条件の少なくとも一部を決定する手段をさらに有することを特徴とする請求項 9 1 に記載の製造システム。

【請求項 9 3】上記半導体ウェハの工程進捗管理情報と処理搬送予定情報とを比較した結果を基に、上記処理搬送予定情報を更新する手段をさらに有することを特徴とする請求項 9 2 に記載の製造システム。

【請求項 9 4】上記半導体ウェハの工程進捗管理情報または処理搬送予定情報は、半導体ウェハ一枚毎の情報であることを特徴とする請求項 8 9 乃至 9 3 のいずれかに記載の製造システム。

【請求項 9 5】上記半導体ウェハの処理搬送結果情報を管理する手段をさらに有することを特徴とする請求項 8 9 に記載の製造システム。

【請求項 9 6】上記半導体ウェハの処理搬送結果情報を基に、処理装置または処理装置間搬送装置の動作条件の少なくとも一部を決定する手段をさらに有することを特徴とする請求項 9 5 に記載の製造システム。

【請求項 9 7】上記半導体ウェハの処理搬送結果情報は、半導体ウェハ一枚毎の情報であることを特徴とする請求項 9 6 に記載の製造システム。

【請求項 9 8】上記半導体ウェハの少なくとも一部の工程進捗管理情報を収めた複数のデータベースをさらに有することを特徴とする請求項 8 9 乃至 9 4 のいずれかに記載の製造システム。

【請求項 9 9】上記半導体ウェハの少なくとも一部の処理搬送予定情報を収めた複数のデータベースをさらに有することを特徴とする請求項 8 9 乃至 9 4 のいずれかに記載の製造システム。

【請求項 1 0 0】上記半導体ウェハの少なくとも一部の処理搬送結果情報を収めた複数のデータベースをさらに有することを特徴とする請求項 8 9 乃至 9 7 に記載の製造システム。

【請求項 1 0 1】処理または搬送動作を制御する機能と上記データベースの少なくとも一つを管理する機能を備えた計算機が処理装置、処理装置間搬送装置またはそれらの組に分散配備されていることを特徴とする請求項 9 8 乃至 1 0 0 のいずれかに記載の製造システム。

【請求項 1 0 2】処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、上記処理装置、処理装置間搬送装置またはそれらの組に収容している半導体ウェハに関する上記データベースの少なくとも一つを管理することを特徴とする請求項 1 0 1 に記載の

製造システム。

【請求項 1 0 3】処理または搬送動作を制御する機能と上記データベースの少なくとも一つを更新するためのデータを上記データベースの少なくとも一つを管理する機能を備えた計算機に送信する機能を備えた計算機が処理装置、処理装置間搬送装置またはそれらの組に分散配備されていることを特徴とする請求項 9 8 乃至 1 0 0 のいずれかに記載の製造システム。

【請求項 1 0 4】処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、上記処理装置、処理装置間搬送装置またはそれらの組に収容している半導体ウェハに関する上記工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を収めたデータベースの少なくとも一つを管理する機能を備えた計算機にデータベースを更新するためのデータを送信することを特徴とする請求項 1 0 3 に記載の製造システム。

【請求項 1 0 5】処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、上記処理装置、処理装置間搬送装置またはそれらの組に収容している半導体ウェハに関する上記工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を、上記処理装置、処理装置間搬送装置またはそれらの組とは別の処理装置、処理装置間搬送装置またはそれらの組が備える計算機から受信する機能を有することを特徴とする請求項 1 0 3 に記載の製造システム。

【請求項 1 0 6】上記計算機間の工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報の送信または受信により、製造システム内の半導体ウェハが処理装置、処理装置間搬送装置またはそれらの組の間を移動するのに伴って、上記半導体ウェハに関する上記工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を上記計算機間で移動させる機能を有することを特徴とする請求項 1 0 4 または 1 0 5 に記載の製造システム。

【請求項 1 0 7】処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機の少なくとも二つが、製造システムが有する同一のデータフィールドに接続されていることを特徴とする請求項 1 0 1 乃至 1 0 6 のいずれかに記載の製造システム。

【請求項 1 0 8】処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、データフィールドに内容識別子を付したデータを送信する機能を備え、上記処理装置、処理装置間搬送装置またはそれらの組とは別の処理装置、処理装置間搬送装置またはそれらの組が備える計算機の少なくとも一つが、上記データフィールドから内容識別子によって識別することにより選択したデータを受信する機能を備えることを特徴とする請求項 1 0 7 に記載の製造システム。

【請求項 1 0 9】上記データフィールドがローカル・エリア・ネットワークの幹線または半導体メモリ、磁気ディスク等の記憶装置であることを特徴とする請求項 1 0

7 または 108 に記載の製造システム。

【請求項 110】全ての上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を一括管理する機能を備えた計算機を有することを特徴とする請求項 89 乃至 109 のいずれかに記載の製造システム。

【請求項 111】全ての上記半導体ウェハの処理搬送結果情報を一括管理する機能を備えた計算機を有することを特徴とする請求項 89 乃至 110 のいずれかに記載の製造システム。

【請求項 112】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機が、製造システムが有する同一のデータフィールドに接続されることを特徴とする請求項 107 乃至 111 のいずれかに記載の製造システム。

【請求項 113】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機が、上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を比較した結果、または処理搬送結果情報を基に、製造システム内に収容している全ての半導体ウェハの処理または搬送の動作条件またはスケジュールの少なくとも一部を一括決定する機能を備えることを特徴とする請求項 110 乃至 112 のいずれかに記載の製造システム。

【請求項 114】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機によって一括管理された処理搬送予定情報に従って、複数の半導体ウェハに継続した処理を施すことが可能な処理搬送管理システムを有することを特徴とする請求項 110 乃至 113 のいずれかに記載の製造システム。

【請求項 115】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機によって一括決定された処理または搬送のスケジュールに従って、複数の半導体ウェハに継続した処理を施すことが可能な処理搬送管理システムを有することを特徴とする請求項 113 に記載の製造システム。

【請求項 116】処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機によって決定された処理または搬送のスケジュールに従って、複数の半導体ウェハに継続した処理を施すことが可能な処理搬送管理システムをさらに有することを特徴とする請求項 107 乃至 109 のいずれかに記載の製造システム。

【請求項 117】処理または搬送のスケジュールを決定することが可能な複数の手段を有し、上記複数の手段のいずれで処理または搬送のスケジュールを決定しているかを表示可能な装置をさらに有することを特徴とする請求項 115 または 116 に記載の製造システム。

【請求項 118】上記半導体ウェハ自体が有する工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を読み込みまたは書き込みするための機能をさらに有することを特徴とする請求項 89 乃至 117 のいずれかに記載の製造システム。

【請求項 119】上記半導体ウェハ自体が有する上記情報を、処理、搬送、または保管中に更新する機能をさらに有することを特徴とする請求項 118 に記載の製造システム。

【請求項 120】上記半導体ウェハ自体が、該半導体ウェハの部分毎の処理結果を反映した処理結果情報を有することを特徴とする請求項 118 に記載の製造システム。

【請求項 121】上記処理装置間搬送装置は処理装置間枚葉搬送装置であることを特徴とする請求項 89 乃至 120 のいずれかに記載の製造システム。

【請求項 122】上記処理装置は枚葉処理装置であることを特徴とする請求項 89 乃至 121 のいずれかに記載の製造システム。

【請求項 123】少なくとも二つの処理装置によって半導体ウェハに処理を施すステップと、処理装置間搬送装置によって半導体ウェハを搬送するステップとを有する半導体装置の製造方法において、製造システム内に収容している半導体ウェハの工程進捗管理情報と処理搬送予定情報を有する計算機によって管理するステップを有することを特徴とする製造方法。

【請求項 124】上記計算機により上記処理搬送予定情報を作成するステップを有することを特徴とする請求項 123 に記載の製造方法。

【請求項 125】上記計算機により上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を比較するステップをさらに有することを特徴とする請求項 123 または 124 に記載の製造方法。

【請求項 126】上記計算機により上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を比較した結果を基に、処理装置または処理装置間搬送装置の動作条件の少なくとも一部を決定するステップをさらに有することを特徴とする請求項 125 に記載の製造方法。

【請求項 127】上記計算機により上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を比較した結果を基に、上記処理搬送予定情報を更新するステップをさらに有することを特徴とする請求項 126 に記載の製造方法。

【請求項 128】上記半導体ウェハの工程進捗管理情報または処理搬送予定情報が、半導体ウェハ一枚毎の情報を有することを特徴とする請求項 123 乃至 127 のいずれかに記載の製造方法。

【請求項 129】上記計算機によりシステム内に収容している半導体ウェハの処理搬送結果情報を管理するステップをさらに有することを特徴とする請求項 123 に記載の製造方法。

【請求項 130】上記計算機により、上記半導体ウェハの処理搬送結果情報を基に、処理装置または処理装置間搬送装置の動作条件の少なくとも一部を決定するステップをさらに有することを特徴とする請求項 129 に記載

の製造方法。

【請求項 131】上記半導体ウェハの処理搬送結果情報が、半導体ウェハ一枚毎の情報であることを特徴とする請求項 130 に記載の製造方法。

【請求項 132】複数の上記データベースに、システム内に収容している半導体ウェハの少なくとも一部の工程進捗管理情報を収めるステップをさらに有することを特徴とする請求項 123 乃至 128 のいずれかに記載の製造方法。

【請求項 133】複数の上記データベースに、システム内に収容している半導体ウェハの少なくとも一部の処理搬送予定情報を収めるステップをさらに有することを特徴とする請求項 123 乃至 128 のいずれかに記載の製造方法。

【請求項 134】複数の上記データベースに、システム内に収容している半導体ウェハの少なくとも一部の処理搬送結果情報を収めるステップをさらに有することを特徴とする請求項 123 乃至 131 に記載の製造方法。

【請求項 135】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された計算機によって、処理または搬送動作を制御するステップと上記データベースの少なくとも一つを管理するステップをさらに有することを特徴とする請求項 132 乃至 134 のいずれかに記載の製造方法。

【請求項 136】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、上記処理装置、処理装置間搬送装置またはそれらの組に収容している半導体ウェハに関する上記データベースの少なくとも一つを管理するステップを有することを特徴とする請求項 135 に記載の製造方法。

【請求項 137】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、処理または搬送動作を制御するステップと上記データベースの少なくとも一つを更新するためのデータを上記データベースの少なくとも一つを管理する機能を備えた計算機に送信するステップをさらに有することを特徴とする請求項 132 乃至 134 のいずれかに記載の製造方法。

【請求項 138】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、上記処理装置、処理装置間搬送装置またはそれらの組に収容している半導体ウェハに関する上記工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を収めたデータベースの少なくとも一つを管理する機能を備えた計算機にデータベースを更新するためのデータを送信するステップをさらに有することを特徴とする請求項 137 に記載の製造方法。

【請求項 139】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、上記処理装置、処理装置間搬送装置またはそれらの組に収容している半導体ウェハに関する上記工程進捗管理情報、処

理搬送予定情報、または処理搬送結果情報を、上記処理装置、処理装置間搬送装置またはそれらの組とは別の処理装置、処理装置間搬送装置またはそれらの組が備える計算機から受信するステップをさらに有することを特徴とする請求項 137 に記載の製造方法。

【請求項 140】上記半導体ウェハが上記処理装置、処理装置間搬送装置またはそれらの組の間を移動するに伴い、上記計算機間の工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報の送信または受信により

10 10、上記半導体ウェハに関する上記工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を上記計算機間で移動させるステップをさらに有することを特徴とする請求項 138 または 139 に記載の製造方法。

【請求項 141】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機の少なくとも二つが、製造システムが有する同一のデータフィールドを介して送受信を行なうステップをさらに有することを特徴とする請求項 135 乃至 140 のいずれかに記載の製造方法。

20 20、【請求項 142】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機が、データフィールドに内容識別子を付したデータを送信するステップと、上記処理装置、処理装置間搬送装置またはそれらの組とは別の処理装置、処理装置間搬送装置またはそれらの組が備える計算機の少なくとも一つが、上記データフィールドから内容識別子によって識別することにより選択したデータを受信するステップをさらに有することを特徴とする請求項 141 に記載の製造方法。

【請求項 143】上記データフィールドがローカル・エリア・ネットワークの幹線または半導体メモリ、磁気ディスク等の記憶装置であることを特徴とする請求項 141 または 142 に記載の製造方法。

【請求項 144】全ての上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を、製造システムが有する計算機によって一括管理するステップをさらに有することを特徴とする請求項 123 乃至 143 のいずれかに記載の製造方法。

40 40、【請求項 145】全ての上記半導体ウェハの処理搬送結果情報を、製造システムが有する計算機によって一括管理するステップをさらに有することを特徴とする請求項 123 乃至 143 のいずれかに記載の製造方法。

【請求項 146】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機が、製造システムが有する同一のデータフィールドを介して送受信を行なうステップをさらに有することを特徴とする請求項 141 乃至 145 のいずれかに記載の製造方法。

【請求項 147】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機が、上記半導体ウェハの工程進捗管理情報と処理搬送予定情報を比較した結果、または処理搬送結果情報を基に、製造システム

内に収容している全ての半導体ウェハの処理または搬送の動作条件またはスケジュールの少なくとも一部を一括決定するステップをさらに有することを特徴とする請求項144乃至146のいずれかに記載の製造方法。

【請求項148】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機によって一括管理された処理搬送予定情報に従って、複数の半導体ウェハに継続した処理を施すことステップをさらに有することを特徴とする請求項144乃至147のいずれかに記載の製造方法。

【請求項149】全ての上記半導体ウェハの上記情報を一括管理する機能を備えた上記計算機によって一括決定された処理または搬送のスケジュールに従って、複数の半導体ウェハに継続した処理を施すことステップをさらに有することを特徴とする請求項147に記載の製造方法。

【請求項150】上記処理装置、処理装置間搬送装置またはそれらの組に分散配備された上記計算機により決定された処理または搬送のスケジュールに従って、複数の半導体ウェハに継続した処理を施すことステップをさらに有することを特徴とする請求項141乃至143のいずれかに記載の製造方法。

【請求項151】処理または搬送のスケジュールを決定することが可能な複数の手段を有し、該複数の手段のいずれで処理または搬送のスケジュールを決定しているかを表示するステップをさらに有することを特徴とする請求項149または150に記載の製造方法。

【請求項152】上記半導体ウェハ自体が有する工程進捗管理情報、処理搬送予定情報、または処理搬送結果情報を読み込みまたは書き込みするステップをさらに有することを特徴とする請求項123乃至151のいずれかに記載の製造方法。

【請求項153】上記半導体ウェハ自体が有する上記情報を、処理、搬送、または保管中に更新するステップをさらに有することを特徴とする請求項152に記載の製造方法。

【請求項154】上記半導体ウェハ自体が、半導体ウェハの部分毎の処理結果を反映した処理結果情報をさらに有することを特徴とする請求項152に記載の製造方法。

【請求項155】上記処理装置間搬送装置が処理装置間枚葉搬送装置であり、上記処理装置間枚葉搬送装置によって半導体ウェハを一枚ずつ搬送するステップを有することを特徴とする請求項123乃至154のいずれかに記載の製造方法。

【請求項156】少なくとも二つの処理装置と、所望の処理装置に半導体ウェハを搬送するための処理装置間搬送装置とを有する半導体装置の製造システムにおいて、上記処理装置間搬送装置が部分搬送装置ユニットで構成されていて、上記部分搬送装置ユニット間相互の位置関係の少なくとも一つを調整する機構を有することを特徴

とする製造システム。

【請求項157】上記処理装置間搬送装置は、搬送の機能を停止させることなく、部分搬送装置ユニット間相互の位置関係の少なくとも一つを調整する機構を有することを特徴とする請求項156に記載の製造システム。

【請求項158】上記部分搬送装置ユニット間相互または部分搬送装置ユニットと処理装置との間の相互の位置関係の少なくとも一つを調整するための駆動力が空気または窒素等の気体の圧力、水圧、静電気力、または磁力で

あることを特徴とする請求項156または157に記載の製造システム。

【請求項159】上記部分搬送装置ユニット間相互または部分搬送装置ユニットと処理装置との間の相互の位置関係の少なくとも一つを監視する機構を有することを特徴とする請求項156乃至158のいずれかに記載の製造システム。

【請求項160】上記部分搬送装置ユニット間相互または部分搬送装置ユニットと処理装置との間の相互の位置関係の少なくとも一つを監視するためにレーザーを用いることを特徴とする請求項159に記載の製造システム。

【請求項161】上記部分搬送装置ユニット間相互または部分搬送装置ユニットと処理装置との間の相互の位置関係の少なくとも一つは定期的に調整されることを特徴とする請求項156または157に記載の製造システム。

【請求項162】上記処理装置間搬送装置は処理装置間枚葉搬送装置であることを特徴とする請求項156乃至161のいずれかに記載の製造システム。

30 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、多品種の半導体装置を短時間で製造できる製造システムおよび製造方法に関する。

【0002】

【従来の技術】自動化された製造工場では、多品種の被処理物が自動化された複数の製造装置により処理されている。このような製造工場では、被処理物の処理完了納期の遵守、処理作業の効率化、処理装置間の仕掛け量の

40 最小化等を考慮して、どの被処理物にいつどの処理を行うかが決定される。自動化された製造工場において上記の処理を円滑に行うためには、各処理装置およびそのシステム管理用計算機の高信頼化が重要である。さらに重要なことは、製造システム全体の管理機能の高度化である。なぜならば、自動化された製造工場では、製造システムの無人運転を行い、製造システムの管理機能にその管理が委ねられるからである。

【0003】特に半導体装置の製造工場では、多品種からなる多数の半導体ウェハをそれぞれの品種毎に定められた処理工程、処理条件に従って多数の処理装置を用い

て処理している。異なる工程に用いる処理装置が同一の場合も多いため、処理の反復は非常に複雑である。従つて半導体装置の製造システムには特に高い管理機能が求められる。半導体装置の製造システムに特有の処理の複雑さの一例を説明する。半導体装置の組立に用いる回路素子は一般に少なくとも一つの半導体小片（チップ）で形成されている。このチップは半導体ウェハに縦横に整列配置形成された回路素子領域をその境界で切断することによって得られるのが一般的である。半導体ウェハに回路素子領域を作るには極めて多くの処理を必要とする。たとえば、半導体ウェハに所望の不純物原子を含む領域を形成する工程についてみても、（1）半導体ウェハを清浄化する工程、（2）半導体ウェハ表面を酸化する熱処理、（3）酸化膜上にホトレジストを塗布しあつ乾燥するレジスト塗布処理、（4）レジストの所望の領域を光線、電子線またはX線等のエネルギー粒子線によって感光させる露光処理、（5）レジストの感光部分あるいは非感光部分を選択的に除去する現像処理、（6）酸化膜上に部分的に残存するレジストをマスクとして用いて露出する酸化膜を除去するエッチング処理、（7）酸化膜上に部分的に残存するレジストを除去するレジスト除去処理、（8）酸化膜をマスクとして不純物雰囲気による半導体ウェハを晒すか、CVD、蒸着、イオン打ち込み等の方法を用いて不純物原子を半導体ウェハ上に沈着あるいは表層部に浸入させ、熱を加えて所望の深さに不純物を拡散させる不純物導入処理、（9）半導体ウェハ表面の不要な酸化膜等を除去するエッティング工程等がある。

【0004】また、（3）のレジスト除去工程から始まり、（5）の現像処理または現像処理の後に必要に応じて加えられるレジストベーク処理までの一連の処理はホトリソグラフィー工程と呼ばれているが、回路素子の形成にはこの工程が繰り返し用いられる。すなわち、不純物導入領域の形成の他、配線層の形成、バッシャーションのための保護膜の形成等にも用いられる。

【0005】

【発明が解決しようとする課題】このように半導体ウェハに施される処理は多種にわたり、しかも上記ホトリソグラフィー工程に含まれる処理のように同一の半導体ウェハに対して二度以上施される処理もある。また、半導体ウェハに施される各種処理の回数、順序は製造される製品の種類によって少なくともその一部が異なるのが一般的である。半導体ウェハの処理では数百種類に達する多種の被処理物に対して数十に及ぶ製法から選択された一つの製法で処理を施す必要がある。しかも同時に処理される半導体ウェハの数は極めて多數である。これを旨く管理して処理することは極めて困難である。その結果工完（工期）が長くなったり、処理装置の稼動率が低下して単位時間当たりに完成する製品の個数が少なくなる欠点がある。また、半導体ウェハを処理する清浄空間は常

に高い清浄度に保つ必要がある。しかし、多数の作業員が処理装置を配した清浄空間の中を動き回るため、被服や床などに存在する塵埃が飛散して高い清浄度を保つことができない。そのため、これらの塵埃が半導体ウェハに付着し、製品の良品率が低下するという問題が生じる。そこで、特公昭64-6540号公報に記載されているように、被処理物の処理を無人化装置内で行なって半導体ウェハの汚染を防止し、一連の処理を有機的に制御して、多品種多數の半導体ウェハの製品管理を行なうことで、製品の工完短縮、良品率向上、作業人員低減を図ることも既に一部で行われている。

【0006】上記のように極めて複雑な半導体装置の製造システムを自動化するための従来の管理方式については、例えば、「開発投資を削減、ニーズ多様化にこたえるLSI生産システム稼働」（日経マイクロデバイス、1992年8月号、第66～74頁）に記述されている。自動化製造が開始された当初、最も広く行なわれていた管理方式は、工場内の処理情報を中央の計算機に全て取り込み、この計算機から作業指示を行う集中管理方式である。この方式は、集中管理用計算機が正常に作動している時は、この計算機が製造システム全体の状況を逐一把握しているので、高機能な制御を実現可能である。しかし、集中管理用計算機が故障すると、この計算機が有する機能に代るもののが無いために製造システムの制御が全く行えなくなるという欠点がある。また、集中管理用計算機に組み込まれているソフトウェアは、処理装置や搬送装置を含んだモデル体系となっていて、処理装置や搬送装置の特徴に依存したアルゴリズムを組み込んでいる場合が多い。このために、処理装置の更新時には、集中管理用計算機のソフトウェアの大幅な修正が必要となり、その修正、拡張の作業量は膨大となるという問題もある。この点を解決する目的で集中管理用計算機を複数の計算機に置き換えた分散処理方式が現在最も進んだ管理方式とされている。分散処理方式の管理については例えば特開昭63-244730号公報に記述がある。しかしながら、いずれの管理方式を採用しても製造システムの自動化を進めても工完短縮の効果や処理装置の稼動率を高めたり良品率を向上させて単位時間当たりに完成する製品の個数を多くする効果は適時・適量生産にとつて十分な水準に達していなかった。

【0007】第1の原因是、従来の技術では一般に複数の処理装置間の搬送はロットと呼ばれる複数の半導体ウェハを単位としてバッチ搬送されるためである。半導体ウェハは生産性を向上させる目的で次第に大口径化されつつある。このような半導体ウェハに対してより高精度な処理を施す必要から、各処理装置は従来のバッチ処理から枚葉処理に移行しつつある。しかしながら、たとえ枚葉処理装置であってもロット単位で処理される限り、一つの処理に1ロットの半導体ウェハ枚数分の処理時間50を要し、次に続く処理までの待ち時間が長くなる。この

ため、いかにコンピュータ化による製品管理、工程管理を高度化しても原理的に工完の短縮には限界があった。また、ある特定の継続する2つの処理の間の待ち時間はロット毎に大きく異なり、従って半導体ウェハ毎にも大きく異なっていて、これが良品率の向上を妨げる原因になる場合もあった。

【0008】第2の原因は、ロット単位の処理を基本とする環境下では、コンピュータ制御といえども複数の処理を最適化するのは極めて困難であり、生産性の低下がもたらされるためである。各処理装置での半導体ウェハ一枚当たりの処理回数を考慮してスループットから並行して同一の処理が可能な処理装置の数を決めて、各処理装置の処理能力（単位時間当たりの処理枚数）を平準化して製造システムを構築しても、製造システム全体としては計算上の処理能力を有さない場合が多い。すなわち、複数な処理の最適化ができないため各処理装置における処理量のバランスが崩れ、生産量の低下がもたらされるのである。

【0009】第3の原因は、バッチ搬送を基本とする製造システムでは、生産量を確保するためには大量の仕掛品（未完製品）を必要とすることで、これもまた工完長期化の一因となっていた。さらに工完が長いと製造システムを収めた清浄空間内での半導体ウェハの滞在時間が長くなるため、良品率の低下を防ぐために清浄空間により高い清浄度が要求される。そもそも、回路素子のパターンの微細化によって要求される清浄度が高くなり、高清浄度の清浄空間の実現は、清浄空間を有する建築物が極めて複雑で高価となる他、その維持に多大のエネルギーを要する等の問題から非常に困難となりつつある。高い清浄度の清浄空間が必要であることもバッチ搬送を基本とする従来の製造システムの問題点である。

【0010】これに対して最近になって、例えば特開平4-130618号公報や特開平4-199709号公報に記載されているような、複数の連続する処理部門間の搬送を半導体ウェハ一枚単位の枚葉搬送とする製造システムも提案されている。

【0011】特開平4-199709号公報のような従来の製造システムの問題点は、処理装置数の増加である。同一の処理装置で処理可能な場合でも、いくつかの処理からなる工程の順番に従って複数の処理装置を用意する必要があるからである。さもないと半導体ウェハの流れが交錯し、同時に一枚だけのウェハしか製造システム内で処理することができなくなる。前述したように例えばホトリソグラフィー工程は回路素子の形成に繰り返して用いられる工程である。ホトリソグラフィー工程に含まれるレジスト塗布・ベーク処理は同一の半導体ウェハに対して2度以上施される処理である。処理装置数の増加を防止するためには、何度かの工程中で用いられる処理装置を共用する必要がある。レジスト塗布・ベーク処理を共用するためには、その処理装置が必要とされ

る前後の処理を行なう処理装置全部と他の処理装置を介さずに直接枚葉搬送装置で結ばれている必要がある。例えば成膜処理装置の全てと結ばれていなくてはならない。特開平4-199709号公報の装置ではそういう構成を実現することは不可能である。

【0012】これに対して特開平4-130618号公報の装置は全ての処理装置が枚葉搬送装置で結合されているため、上記の問題は解決されている。任意の二つの処理装置間で半導体ウェハを枚葉搬送することが可能だ10からである。このような装置で問題となるのは、処理装置や搬送装置における複数の半導体ウェハの交錯である。枚葉処理装置を枚葉搬送装置で結んだだけでは、多数の半導体ウェハを製造システム内で工程に従って同時に処理する場合の高効率化は達成されない。

【0013】まず第一に各処理装置での半導体ウェハ一枚当たりの処理回数を考慮してスループットから各処理装置の数を決めて、各処理の処理能力（単位時間当たりの処理枚数）を揃える配慮が必要である。特開平4-130618号公報の装置のように故障頻度、修理時間から各20処理装置の数を決めて、一枚のウェハに最初の処理が終わったら次のウェハを最初の処理装置に投入するなどということを行なっては、最も処理能力の低い処理装置にウェハが滞留してしまう。これを避けるためにはその処理装置の能力に合わせて処理量を減らすしかなく、工完が短くなる代償として規模の割には小さな生産量しか得られない製造システムとなる。搬送装置、搬送時間に対する配慮も必要である。枚葉搬送とする場合、搬送単位が従来のロットからウェハ一枚になるため、搬送は従来よりも著しく複雑化する。特開平4-130618号公報の装置では搬送される半導体ウェハの交錯を避ける工夫が欠けている。一枚ずつのウェハの処理や搬送の制御、管理も複雑になり、非常に困難である。

【0014】さらに特開平4-130618号公報や特開平4-199709号公報に記載の従来の装置では全ての処理装置を枚葉処理とすることが前提となっているが、現状のスループットを考えると直ちに全ての処理を枚葉処理とすることは生産量の低下をもたらすのみである。上記従来の製造システムではこの点に対する配慮が無く、これも未だにこれらのシステムが広く実用化には40至っていない理由の一つである。

【0015】管理方式については以下の課題がある。集中管理方式、分散処理方式のいずれの管理方式にせよ、従来の製造システムは、ロットと呼ばれる数枚から25枚程度のウェハを一単位として管理していた。この場合ロットを構成するウェハはカセット・ケースに収められているため、カセット・ケースに例えばロット毎のICカードを添付すれば、ロット毎の情報管理が可能であった。このような補助的手段が必要な理由は、システム内の管理情報が膨大であることはもちろんあるが、全て50の情報管理をシステム全体の情報を管理する計算機のみ

に依存すると、何らかの原因によって、情報管理用計算機の誤動作やシステムダウンが発生した場合に、その製造システム内に存在する全てのウェハの管理情報が失われてしまい大きな損害を生じる可能性があるためである。上記文献、「開発投資を削減、ニーズ多様化にこたえるLSI生産システム稼働」（日経マイクロデバイス、1992年8月号）に紹介されている分散処理方式の製造システムにおいても、ロットに付随するICカードが併用されていた。カセット・ケースの認識記号を利用する方法については、例えば、特開昭61-128512号公報に述べられている。ところが、上述したように処理装置はパッチ処理装置から枚葉処理装置への移行が徐々に進んでいる。また処理装置間搬送もパッチ搬送から枚葉搬送に移行しつつある。製造システムに少なくとも部分的に導入される処理装置間枚葉搬送の利点を最大限に活かすためには、少なくとも部分的に半導体ウェハ一枚毎の枚葉情報管理が不可欠となる。処理装置間搬送が枚葉搬送になって、ウェハを従来のようなカセット・ケースに收めずに搬送するためには、管理すべきウェハ情報を納めるウェハと共に移動するICカードのような補助記憶手段を用いることはできない。また、処理装置が処理のために必要な処理情報を更新する回数はパッチ搬送に比べて格段に多くなるため、ICカードのような補助記憶手段による情報管理は更新頻度が大き過ぎて受け入れがたいという問題もある。これに対して、半導体ウェハ自体に品種や工程の情報を保有させる方法については、特開昭57-157518号公報、特開昭58-50728号公報、特開昭63-288009号公報、特開平2-292810号公報等に記載されている。チップに情報を書き込む方法については特開昭60-10641号公報に記載がある。いずれの従来技術も情報を書き込んだり、読み取ったりする要素技術に留まっており、製造システムの情報管理については考慮されていない。処理装置間搬送装置の搬送の回数もパッチ搬送に比べて格段に多くなるため、処理装置間搬送装置の半導体ウェハの情報管理をいかに行うかという問題もある。このような問題を解決可能な枚葉情報管理に適した半導体装置の製造システムおよび製造方法が望まれていた。さらに、上記の枚葉情報管理の環境下で、コンピュータ制御による複雑な複数の処理を最適化を可能とし、生産性を向上させ、工完を短縮することができる半導体装置の製造システムおよび製造方法が望まれていた。

【0016】本発明の目的は、上記従来の問題を解決し、被処理物に施す一連の処理の工完を短縮することができる、処理装置を有効活用して生産性を向上させると共に良品率をも向上させて単位時間当たりに完成する製品の個数を多くすることが可能で、従来のような広い高清浄度の清浄空間を不要とすることが可能な、特に枚葉処理、枚葉搬送が主体の半導体製造システムおよび製造方法に適した製造システムおよび製造方法を提供すること

にある。

【0017】

【課題を解決するための手段】上記目的は、少なくとも2つの処理装置と、L組（L；正の数）の処理装置間搬送装置とを有し、その処理装置のいずれもが、または同一の処理機能を有する複数の処理装置の組が、ある時刻T₀からのT分間（T；正の数）に少なくとも1つの被処理物の組を処理装置間搬送装置のいずれか一つから受け入れて保管する手段と、かつこれとは別の、時刻T₀以前に受け入れてあった被処理物に対して処理を施し、時刻T₀+N×T（N；正の数）に一組の処理済みの被処理物を処理装置間搬送装置に払い出す手段とを有する製造システムにより達成することができる。

【0018】さらに上記目的は、上記処理装置のうちの被処理物の組に継続して処理を施す少なくとも二つの処理装置を結ぶ上記処理装置間搬送装置が、その間を搬送時間L×T分間以下で他の処理装置を介さずに被処理物の組を搬送する手段を有することにより効果的に達成される。

【0019】さらに上記目的は、上記処理装置間搬送装置が、時刻T₀+N×Tにある処理装置から払い出し始めた被処理物の組を継続して処理を施す別の処理装置に時刻T₀+（N+L）×Tまでに搬送して保管する手段を有することにより達成される。

【0020】さらに上記目的は、n番目の被処理物の組に対するm番目（n、mは正の整数）の処理を、ある時刻T₀を基準として（n+2×m-3）×T分後から（n+2×m-2）×T分後の間、m番目の処理を行った処理装置から（m+1）番目の処理を行う処理装置への処理装置間搬送装置による搬送を（n+2×m-2）×T分後から（n+2×m-1+L）×T分後の間、n番目の被処理物の組に対する（m+1）番目の処理を（n+2×m-1+L）×T分後から（n+2×m+L）×T分後の間に施すことが可能な製造システムにより達成することができる。さらに上記目的は、複数の被処理物の組への少なくとも二つの処理とその間の処理装置間搬送とが一種のパイプライン処理として施される製造システムにより効果的に達成される。

【0021】さらに上記目的は、被処理物の組に継続的に処理を施す全ての処理装置が処理装置間搬送装置で結ばれていて、複数の被処理物の組への全ての処理がパイプライン処理として施される製造システムにより効果的に達成される。

【0022】さらに上記目的は、処理装置間の搬送が自動化され、被処理物は窒素中もしくは真空中等の局所清浄空間を搬送される製造システムにより効果的に達成される。

【0023】管理方式については以下の通りである。

【0024】上記目的は、システム内に収容している半導体ウェハの工程進捗管理情報と処理、搬送のスケジュ

ーリングの結果を反映した処理搬送予定情報が複数の計算機により管理される製造システムにより達成される。

【0025】さらに上記目的は、上記情報は、製造システムが備える計算機が一括管理し、かつ処理装置、処理装置間搬送装置またはそれらの組に分散配備された計算機が管理することによりより効果的に達成される。

【0026】さらに上記目的は、処理、搬送のスケジュールは、上記情報の一括管理を行なう計算機または処理装置、処理装置間搬送装置またはそれらの組に分散配備された計算機により決定することによりより効果的に達成される。

【0027】さらに上記目的は、上記工程進捗管理情報や処理搬送予定情報が半導体ウェハー一枚毎の情報であることによりより効果的に達成される。

【0028】

【作用】製造システムのいずれの処理装置もが、ある時刻 T_0 からの T 分間に少なくとも一つの被処理物の組を処理装置間搬送装置から受け入れて保管することができるため、この $L \times T$ 分間の間に処理装置間搬送装置から各処理装置への被処理物の組の分配が行なわれ、時刻 T_0 から $L \times T$ 分後までには、 L 組の搬送装置の一つが完全に空になる。時刻 T_0 から $L \times T$ 分後にはいくつかの処理装置からこの空になったその処理装置間搬送装置に被処理物の組が一斉に払い出し始められ、時刻 T_0 から $2L \times T$ 分後までに再び各処理装置に分配される。 L 組の処理装置間搬送装置に被処理物の組を順次払い出せば、搬送装置のいずれか一つを T 分に 1 度空にすることができる。このように T 分に一度、処理装置間搬送装置の一つが空になって、この空の搬送装置に一斉に被処理物の組が払い出されることにより、処理装置と処理装置間搬送装置との間の被処理物の組の受け渡しの、スケジューリング、制御、管理が容易となり、ひいては製造システム内の複数の被処理物の組の搬送のスケジューリング、制御、管理が容易となり、最適化の水準が高まって、生産性が向上する効果がある。各処理装置は T 分毎に被処理物の組を処理装置間搬送装置のいずれか一つから受け入れ、払い出せばよい。このようにすることにより、処理装置も含めて製造システムが周期 T 分で周期的に制御されるため、複数の被処理物の組への処理のスケジューリングが容易となり、生産性が向上する効果がある。すなわち本発明の製造システムによれば、処理、搬送のスケジューリング、制御、管理、さらには生産管理全体が著しく容易となり、最適化の水準が高まって生産性が向上する効果がある。

【0029】各処理装置から時刻 T_0 から T 分後に L 組の搬送装置の一つに払い出し始められる被処理物の組は、時刻 T_0 よりも $L \times T$ 分前から時刻 T_0 までに処理装置に分配されストックされ時刻 T_0 から時刻 T_0 から T 分後までに処理を施された被処理物の組であるのが工完短縮の観点からは最も望ましい。しかしながら被処理物の

組の処理に T 分以上の時間を要する処理装置では必ずしもそうである必要はなく、時刻 T_0 から $L \times T$ 分前以前に処理装置に分配され、 T 分間以上を要する処理を施された被処理物が時刻 T_0 から T 分後に搬送装置の一つに払い出し始められてもよい。例えば M 個以上の被処理物の組を一度に処理するバッチ式の処理装置であっても保管機能とか T 分を周期として処理装置間搬送装置との間で M 個の被処理物の組の受渡しを行なう機能等を付加させて本発明の処理装置に求められる機能を満足させることが可能である。

【0030】さらに、同一の処理機能を有する複数の処理装置の組が、上記の処理装置相当の機能を有してもよい。すなわち例えば T 分よりも長く $2T$ 分よりも短い時間で要する処理を行なう処理装置 2 つが、 T 分だけ起点をずらして周期 $2T$ で周期的に制御されれば、処理装置の組としては、あたかも処理時間が T 分よりも短い周期 T 分で制御される処理装置と同一の機能、すなわち、ある時刻 T_0 からの T 分間に被処理物の組を処理装置間搬送装置から受け入れてストックすることが可能である機能を有することになる。また、処理装置の組が時刻 T_0 からの T 分後に少なくとも一つの被処理物の組を処理装置から処理装置間搬送装置に払い出し始めることが可能である機能を有することになる。

【0031】複数の被処理物の組への継続的な処理においては、必ずしも全ての処理装置から T 分毎に被処理物の組が搬送装置に払い出されるわけではなく、例えば処理すべき被処理物の組が分配されなかった処理装置等からは被処理物の組が払い出されないこともある。また、何れか同一の処理機能を有する処理装置の数を上回る処理物の組が、その処理装置での処理に分配されようとして被処理物の組が処理装置数を越えて重複する場合も起こりうる。このような場合に対処するためには、各処理装置にかかる被処理物の組を複数個保管しておく手段を持たせてもよいし、かかる被処理物の組を複数個保管しておく保管装置を別に用意してもよい。本発明の製造システムには工完短縮の効果もある。生産性の向上による短縮効果の他に、パイプライン処理による短縮効果がある。パイプライン処理は複数の被処理物の組に複数の処理を施すのに適した処理方法である。本発明の製造システムのパイプライン処理は、継続する複数の処理の他にその間の搬送も含めたパイプライン処理である。搬送に処理の丁度 L 倍の時間を割り付けた、処理と搬送を融合させたパイプライン処理である。複数の被処理物に対する処理、搬送を単位とするパイプライン処理でも有効であるが、 $M = 1$ 、すなわち被処理物 1 個を 1 組として扱う場合が最も効果が大きい。前述したように半導体工業における被処理物である半導体ウェハーの数は極めて多数であり、半導体ウェハーに対する処理は多種にわたり、処理の回数も極めて多いので、被処理物の組の数が増え、

処理が増えるほどパイプライン処理化することによる工

完短縮の効果は大きい。 $L = 1$ の場合が最も優れていることは言うまでもない。

【0032】この本発明のパイプライン処理が、従来のロット単位の処理に比べて工完短縮に有効であることを $L = 1$ で被処理物 1 個を 1 組として扱う場合について図 26 を用いて説明する。図 26 は、継続する 2 つの処理、(a) 処理と (b) 処理を 2 つの被処理物 (A) と (B) に施す場合を示す図である。パイプライン処理では、被処理物 (A) は (a) 処理を施された後すぐに枚葉搬送され (b) 処理を施される。被処理物 (B) は被処理物 (A) に対する (a) 処理が終り次第 (a) 処理を施され、被処理物 (A) と同様に枚葉搬送され (b) 処理を施される。(a) 処理、(b) 処理、搬送時間とも被処理物一つ当たり T 分を要するとすると、全ての処理を行い最後に被処理物 (B) を搬送するのに要する時間は $5T$ 分である。ロット単位の処理を行う場合は、被処理物 (A) と (B) に (a) 処理が施された後、両処理物はまとめて搬送され、(b) 処理が施される。ロット単位の搬送も T 分を要するとすると、全ての処理を行い最後に被処理物 (A) と (B) を搬送するのに要する時間は $6T$ 分である。パイプライン処理の方が T 分短縮される。被処理物の数が増え、処理が増えるほどこの差は大きくなりパイプライン処理の有効性が顕在化する。

【0033】また、本発明の製造システムでは、処理装置間の搬送が自動化され、被処理物は窒素中もしくは真空中等の局所清浄空間内を搬送することも可能なので、従来のような高清浄度の清浄空間を不要とすることができる作用もある。

【0034】製造システムが半導体ウェハ一枚毎の工程進捗管理情報の一括管理用のデータベースと共に、それぞれにその一部を収めた複数のデータベースを有することで、一括管理用のデータベースが何らかの原因で破壊されたり誤情報を収めた場合に、他のデータベースのデータを参照して製造を継続することが可能である。逆に、複数のデータベースが何らかの原因で破壊されたり誤情報を収めた場合には、一括管理用データベースのデータを参照して製造を継続することが可能である。上記データベースが処理または搬送の結果を反映した処理搬送結果情報を有していれば、これをフィード・フォワード制御に用いることは高精度な処理に有効となる。上記データベースが処理または搬送のスケジューリングの結果を反映した処理搬送予定情報を有していれば、処理装置、処理装置間搬送装置、またはそれらの組に分散配備された計算機が、これを処理または搬送動作の動作条件の決定に用いることが可能となる。これは高効率な製造に有効である。

【0035】本発明を枚葉処理、枚葉搬送を主体とする半導体製造システムおよび製造方法に適用すれば、高信頼度の枚葉情報管理を行うことが可能となり、枚葉搬送の利点を活かした製造システムおよび製造方法を実現可

能である。すなわち、半導体ウェハに施す一連の処理の工完を短縮することが可能で、処理装置を有効活用して生産性を向上させると共に良品率をも向上させて単位時間当たりに完成する製品の個数を多くすることが可能で、従来のような高清浄度の清浄空間を不要とすることが可能な、半導体製造システムおよび製造方法に適した製造システムおよび製造方法が実現できる。

【0036】

【実施例】(実施例 1) 図 1 乃至図 12 及び表 1 乃至表 3 を用いて説明する。図 1 は本発明の製造システムの一実施例を示す図である。本実施例の製造システムは素子が形成されコンタクト孔が開口された半導体ウェハに配線を形成するための製造システムである。本実施例はこの製造システムを用いて半導体ウェハに 1 層の配線層とパッシバーションのための保護膜層を形成した実施例である。

【0037】環状の処理装置間枚葉搬送装置 101 の周囲にメタル膜成膜処理装置 102、絶縁膜成膜処理装置 103、リソグラフィー処理装置 104、保管装置 105、メタルドライエッチング処理装置 106、絶縁膜ドライエッチング処理装置 107、製造システムに半導体ウェハを投入したり製造システムから半導体ウェハを取り出す機構 108 が結ばれている。6 枚の半導体ウェハ(半導体ウェハ 1 ~ 6) にメタル膜成膜処理装置 102 における処理に続いて、リソグラフィー処理装置 104、メタルドライエッチング処理装置 106、絶縁膜成膜処理装置 103、リソグラフィー処理装置 104、絶縁膜ドライエッチング処理装置 107 における継続する処理を施した。

【0038】製造システムへの半導体ウェハの払い出しは、投入、取り出し装置 108 から行った。半導体ウェハを 6 枚まとめて上記装置 108 の有する予備室 108-1 内に設置すると予備室 108-1 内は高純度窒素で置換され、半導体ウェハは高純度窒素で満たされた保管室 108-2 に、保管室 108-2 が有する搬送機構によって運ばれる。保管室 108-2 からは半導体ウェハ 1 から順番に 1 枚ずつ、払い出し室 108-4 が有する搬送機構によって、処理装置間枚葉搬送装置 101 に、ある時刻を起点として本実施例の T である 6 分間隔で払い出される。半導体ウェハ 6 枚を予備室 108-1 に設置してから半導体ウェハ 1 の払い出しが開始されるまでに要する時間は 1 分である。払い出し室 108-4 は高純度窒素で満たされている。また、処理装置間枚葉搬送装置 101 では半導体ウェハは高純度窒素雰囲気中を搬送される。本実施例の処理装置間枚葉搬送装置 101 はベルトによって一方向に半導体ウェハを移動させる機構であって、4 分間で一周する。一周の長さは 60 m で搬送速度は 0.9 km/h であり、従来の搬送技術で実現可能である。処理装置間枚葉搬送装置 101 によって、

50 製造システム内のいずれの 2 つの処理装置の間も最長 4

分間に移動可能である。処理装置からのウェハの払い出しに要する時間、処理装置が受け入れるのに要する時間と含めて、本実施例のTである6分未満で処理装置間の搬送が可能である。

【0039】始めに半導体ウェハ1は枚葉搬送装置101によってメタル膜成膜処理装置102に運ばれる。メタル膜成膜処理装置102の構成を図2に示す。同処理装置における処理の内訳を、同処理装置までの搬送の内訳と共に図3に示す。同様に絶縁膜形成処理装置103については図5と図6、リソグラフィー処理装置104については図7と図8、メタルドライエッティング処理装置106については図9と図10、絶縁膜ドライエッティング処理装置107については図11と図12にそれぞれの処理装置の構成と、その処理装置における処理と、その処理装置までの搬送の内訳を示す。

【0040】処理装置間枚葉搬送装置101から半導体ウェハ1を高純度窒素が満たされた保管室102-1が有する搬送機構102-9が受け取る。次に大気圧の窒素で満たされた予備室1 102-2に同室が有する搬送機構102-10によって運ばれた後、予備室1 102-2は0.06Paまで真空排気される。

【0041】投入、取り出し装置108の払い出し室108-4が有する搬送機構による半導体ウェハ1の枚葉搬送装置101へ払い出しの開始から、処理装置102の予備室1 102-2の排気が終了し搬送室102-3への転送が可能となるまでの所要時間は6分未満である。6分経過した時刻から処理が開始される。半導体ウェハ1に対するメタル成膜処理装置102における処理の開始の時刻を時刻T₀とする。搬送室102-3への転送が可能となった時刻から、処理の開始までが、処理待ちの時間である。

【0042】処理の最初は予備室102-2から搬送室102-3への半導体ウェハ1の転送である。搬送室102-3が有する搬送機構102-11によって行われる。搬送室102-3内の圧力は6.5×10E(-5)Paである。次いで同搬送機構102-11によって半導体ウェハは前処理室102-4に運ばれそこで膜形成の前処理を施される。本実施例の製造システムではArのソフトプラズマによるソフトエッティングでコンタクトホール底のSi基板表面の自然酸化膜等をエッティング除去する方法を用いている。処理時の圧力0.65Paで、エッティング時間は30秒である。前処理を終えた半導体ウェハ1は前処理室102-4の排気後、再び搬送室102-3が有する搬送機構102-11によって搬送室102-3を経て今度はスパッタ室1 102-5に運ばれる。スパッタ室1 102-5ではバリア膜の形成が行われる。本実施例のバリア膜はTiNである。放電ガスにArとN₂を用いた反応性スパッタによって150nmの膜が形成される。膜形成時の圧力は0.5Paで、膜形成に要する時間は1分である。バリ

ア膜の形成を終えた半導体ウェハ1は次に搬送機構102-11によって搬送室102-3を経てスパッタ室2 102-6ではA1-1%Si-0.5%Cu合金膜の形成が行われる。A1合金膜の厚さは700nmであり、膜形成時の圧力は0.5Pa、膜形成に要する時間は1分間である。A1合金膜の形成を終えた半導体ウェハ1は搬送室102-3の有する搬送機構102-11によって搬送室102-3を経て0.06Paの予備室2 102-7に転送され、予備室2 102-7が窒素によって大気圧に戻された後、予備室2 102-7が有する搬送機構102-12によって高純度窒素を満たされた払い出し室102-8に移動する。予備室1 102-2から搬送室102-3への転送の開始から、払い出し室102-8への移動が終了し、払い出し室102-8の有する搬送機構102-13によっていつでも処理装置間枚葉搬送装置101への払い出しが可能となるまでの所要時間は6分未満の5.7分である。6分経過した時刻から次の処理装置への搬送が開始される。処理装置間枚葉搬送装置101への払い出しが可能となった時刻から、搬送の開始までが、搬送待ちの時間である。

【0043】半導体ウェハ1に対するメタル成膜処理装置102での処理が始まる時刻がT₀である。時刻T₀から2T (=12)分後までに半導体ウェハ1と半導体ウェハ2が受ける処理、搬送の内容を説明するための図が図4である。時刻T₀から時刻T₀+TまでのT (=6)分間が、メタル成膜処理装置102における半導体ウェハ1の処理時間である。時刻T₀+Tから時刻T₀+2TまでのT分間がメタル成膜処理装置102からリソグラフィー処理装置104への半導体ウェハ1の搬送時間である。この搬送について説明する。時刻T₀+Tにまず半導体ウェハ1の枚葉搬送装置101への払い出しが開始される。処理装置102の払い出し室102-8が有する搬送機構102-13(図2)によって搬送装置101に払い出された半導体ウェハ1は、枚葉搬送装置101によって次の処理を行うリソグラフィー処理装置104に運ばれる。同処理装置の保管室104-1が有する枚葉搬送装置101から処理装置への半導体ウェハの受け入れを行う搬送機構104-7によって保管室104-1に運ばれる。(図7)保管室104-1への移動が完了して搬送機構104-8による塗布室104-2への搬送に始まるリソグラフィー処理装置104における処理開始が可能な状態となる時刻から、時刻T₀+2Tまでは処理待ちの時間である。

【0044】図4には半導体ウェハ2が時刻T₀から、時刻T₀+2Tまでに受ける処理、搬送の詳細も併せて示してある。投入、取り出し装置108によって製造システムに半導体ウェハ1よりもT分遅れて投入された半導体ウェハ2は、ちょうどT分遅れて半導体ウェハ1の受けた処理、搬送等を受ける。半導体ウェハ2にとって

は、時刻 T_0 から時刻 $T_0 + T$ までの T 分間が前の処理装置、すなわち投入、取り出し装置 108 からメタル膜成膜処理装置 102 への搬送時間である。時刻 $T_0 + T$ から時刻 $T_0 + 2T$ までの T 分間がメタル膜成膜処理装置における半導体ウェハ 2 の処理時間である。

【0045】次に半導体ウェハ 1 がリソグラフィー処理装置 104 で受ける処理について図 7、図 8 を用いて詳細に説明する。保管室 104-1 からまず、搬送機構 104-8 によって塗布室 104-2 に運ばれ、ここでレジストを回転塗布される。厚さ $1.2 \mu\text{m}$ のレジストの塗布に要する時間は 40 秒であった。図 7 には示していないが、搬送機構 104-8 等は全て窒素を満たした筐体中に納められていて、この処理装置 104 内で半導体ウェハが大気に晒されることはない。半導体ウェハ 1 は、次に搬送機構 104-9 によってベーク室 104-3 に移される。ここで 120°C 40 秒間の熱処理が施され、レジストが硬化する。ベーク室 104-3 からは搬送機構 104-10 によって露光室 104-4 に運ばれ、ここで水銀の i 線を光源とする露光処理が行なわれる。露光室 104-4 の機能は通常のステッパーと同等である。半導体ウェハ 1 に対する露光処理に要する時間は 2 分であった。露光後のウェハ 1 は搬送機構 104-11 によって現像室 104-5 に移動する。ここで半導体ウェハ 1 表面は現像液に晒されて現像処理を施される。現像に要する時間は 80 秒であった。現像後のウェハ 1 は搬送機構 104-12 によって乾燥室（兼払い出し室）104-6 に移る。保管室 104-1 から塗布室 104-2 への移動が開始した時刻から、乾燥室 104-6 が有する搬送機構 104-13 による処理装置間枚葉搬送装置 101（図 1）への払い出しが可能となるまでの時間は本実施例の製造システムの T 、すなわち 6 分未満の 5.3 分である。6 分経過する時刻までが搬送待ちの時間である。6 分経過した時刻から搬送が開始される。

【0046】半導体ウェハ 1 は、枚葉搬送装置 101 に払い出され、メタルドライエッティング処理装置 106 に運ばれ、同処理装置 106 の保管室 106-1（図 9）が有する搬送機構 106-9 によって窒素が満たされた保管室 106-1 に移動し、さらに搬送機構 106-10 によって予備室 #1 106-2 に移る。搬送開始から予備室 #1 106-2 の 0.65 Pa までの真空排気が終了して、いつでも搬送室 106-3 への移動が可能となるまでの時間は本実施例の製造システムの T 、すなわち 6 分未満である。6 分経過する時刻までが処理待ちの時間である。6 分経過した時刻から処理が開始される。

【0047】半導体ウェハ 1 がメタルドライエッティング処理装置 106 で受ける処理を図 9、図 10 を用いて説明する。予備室 #1 106-2 の半導体ウェハ 1 は、搬送室 106-3 が有する搬送機構 106-11 によっ

て搬送室 106-3 に移され、さらにエッティング室 106-4 に移動する。搬送室 106-3 の圧力は、 0.01 Pa である。エッティング室 106-4 で Al 合金膜/ TiN 膜の積層膜のエッティングが行なわれる。窒素と BCl_3 の混合ガスを用いた同積層膜のエッティングには 40 秒を要した。エッティング時の圧力は 0.4 Pa で、エッティング室 106-4 内を一旦 0.015 Pa まで排気した後、エッティング終了後の半導体ウェハ 1 は搬送機構 106-11 によって搬送室 106-3 を経て次に防食処理室 106-5 に運ばれ、ここで Al 合金膜に対する CHF_3 による防食処理が施される。処理時の圧力は 0.6 Pa 、処理時間は 30 秒である。防食処理を終えたウェハ 1 は搬送機構 106-11 によって搬送機構 106-3 を経て防食処理室 106-5 からアッシャー室 106-6 に移動する。アッシャー室 106-6 では酸素プラズマによってレジストがアッシング除去される。処理時の圧力は 50 Pa 、処理時間は 30 秒である。レジストを除去された半導体ウェハ 1 は、搬送機構 106-11 によって搬送室 106-3 を経て 0.65 Pa の予備室 #2 106-7 に移動する。ウェハ 1 が移動した後、予備室 #2 106-7 は大気圧の高純度窒素で満たされる。その後、半導体ウェハ 1 は搬送機構 106-12 によって高純度窒素が満たされた払い出し室 106-8 に運ばれ、搬送機構 106-13 による搬送を待つ。処理の開始から搬送可能となるまでの所要時間は 5 分であり、1 分間搬送を待つ。

【0048】半導体ウェハ 1 はメタルドライエッティング処理装置 106 から処理装置間枚葉搬送装置 101 によって絶縁膜形成処理装置 103 に移動する。

【0049】絶縁膜形成処理装置 103 での処理を図 5、図 6 を用いて説明する。絶縁膜形成処理装置 103 の有する膜形成室 #1 103-4 は TEOS と酸素を原料とするプラズマ CVD（化学気相成長）法による二酸化シリコン膜を形成する形成室である。ここで形成される二酸化シリコン膜は主として配線の層間絶縁膜として用いられる。膜形成室 #2 103-5 は SiH_4 と NH_3 を原料としたプラズマ CVD 法による窒化シリコン膜を形成する形成室である。この窒化シリコン膜は主として半導体ウェハの最上層の、パッシベーションのための保護膜として用いられる。今、半導体ウェハ 1 上に形成されるのはこの窒化膜である。この絶縁膜形成処理装置 103 では主な処理が膜形成のみで時間的に余裕があるため、半導体ウェハ 1 は保管室 103-1 で処理待ちをする。処理装置間枚葉搬送装置 101 から搬送機構 103-8 によって保管室 103-1 に移動して処理待ちをしていた半導体ウェハ 1 に対して処理が開始される。

【0050】搬送機構 103-9 による保管室 103-1 から予備室 #1 103-2 への移動の開始が処理の開始である。予備室 #1 103-2 から搬送機構 10

3-10 によって搬送室 103-3 に運ばれ、さらに膜形成室 #2 103-5 に運ばれる。ここで前述のプラズマ CVD 法により、半導体ウェハ 1 上に厚さ 0.5 μm の窒化シリコン膜が形成される。圧力は 50 Pa、膜形成に要する時間は 1 分である。膜形成後のウェハ 1 は搬送機構 103-10 によって搬送室 103-3 を経て予備室 #2 103-6 に移動し、予備室 #2 103-6 が大気圧の窒素で満たされた後、搬送機構 103-11 によって窒素が満たされた払い出し室 103-7 に移動し、搬送機構 103-12 による処理装置間枚葉搬送装置 101 (図 1) への払い出しを待つ。処理の開始から払い出し可能となるまで 4 分である。従って、2 分間搬送を待つことになる。半導体ウェハ 1 が膜形成室 #2 103-5 から搬送室 103-3 に移動した後、膜形成室 #2 103-5 は NF₃ プラズマによってクリーニングされ、次の半導体ウェハの処理に備える。

半導体ウェハ 1 は絶縁膜形成処理装置 103 から再びリソグラフィー処理装置 104 に運ばれ、メタル膜形成後と同様の処理を受ける。露光時のレチクルが異なる等処理条件の違いはあるものの、処理の流れ、所要時間は全く同じである。リソグラフィー処理装置 104 からは絶縁膜ドライエッティング処理装置 107 に移動する。

【0051】絶縁膜ドライエッティング処理装置 107 の処理を図 11、図 12 を用いて説明する。まず、半導体ウェハ 1 は処理装置間枚葉搬送装置 101 (図 1) から搬送機構 107-8 によって窒素が満たされた保管室 107-1 に運ばれ、さらに搬送機構 107-9 によって予備室 #1 107-2 に運ばれて、予備室 #1 107-2 内が排気されて処理を待つ。処理の開始は、搬送室 107-3 への移動である。搬送機構 107-10 によって予備室 #1 107-2 から搬送室 107-3 に運ばれ、さらにエッティング室 107-4 に移動する。エッティング室 107-4 では二酸化シリコン膜のドライエッティング処理も可能であるが、半導体ウェハ 1 に対して

はここで窒化シリコン膜のドライエッティング処理が施される。エッティングガスは CHF₃、圧力は 0.7 Pa、処理時間は 40 秒である。エッティングが終了した半導体ウェハ 1 は搬送機構 107-10 によって搬送室 107-3 を経てエッティング室 107-4 からアッシャー室 107-5 に移動する。アッシャー室 107-5 では酸素プラズマによってレジストがアシング除去される。処理時の圧力は 50 Pa、処理時間は 30 秒である。レジストが除去された後、搬送機構 107-10 によって

10 搬送室 107-3 を経て予備室 #2 107-6 に移動し、さらに搬送機構 107-11 によって窒素が満たされた払い出し室 107-7 に移動して、搬送機構 107-12 による払い出しを待つ。処理の開始から払い出し可能となるまでの所要時間は 4 分であるから 2 分間搬送を待つ。

【0052】メタル膜成膜処理装置 102、リソグラフィー処理装置 104、メタルドライエッティング処理装置 106、絶縁膜成膜処理装置 103、リソグラフィー処理装置 104、絶縁膜ドライエッティング処理装置 107 20 における一連の継続する処理を終えた半導体ウェハ 1 は、処理装置間枚葉搬送装置 101 によって、投入、取り出し装置 108 に運ばれる。図 1 に示した、同装置 108 の有する搬送機構 108-3 によって保管室 108-2 に移動した半導体ウェハ 1 は、後続の半導体ウェハ 2-6 と共に窒素が満たされた予備室 108-1 に運ばれて、製造システムからの取り出しを待つ。保管室 108-2 から予備室への搬送には 1 分を要する。

【0053】6 枚の半導体ウェハ (半導体ウェハ 1-6) のうち 3 枚の半導体ウェハ (半導体ウェハ 1-3) 30 が時刻 T₀ から、時刻 T₀ + 9 T までの各 T 分間に受ける処理、搬送をまとめたのが表 1 乃至表 3 である。

【0054】

【表 1】

(表1)

時刻	ウエハ1	ウエハ2	ウエハ3
$T_0 \sim T_0+T$	処理装置Aで処理	Aへ搬送	
$T_0+T \sim T_0+2T$	AからBへ搬送	処理装置Aで処理	Aへ搬送
$T_0+2T \sim T_0+3T$	処理装置Bで処理	AからBへ搬送	処理装置Aで処理
$T_0+3T \sim T_0+4T$	BからCへ搬送	処理装置Bで処理	AからBへ搬送
$T_0+4T \sim T_0+5T$	処理装置Cで処理	BからCへ搬送	処理装置Bで処理
$T_0+5T \sim T_0+6T$	CからDへ搬送	処理装置Cで処理	BからCへ搬送
$T_0+6T \sim T_0+7T$	処理装置Dで処理	CからDへ搬送	処理装置Cで処理
$T_0+7T \sim T_0+8T$	DからBへ搬送	処理装置Dで処理	CからDへ搬送
$T_0+8T \sim T_0+9T$	処理装置Bで処理	DからBへ搬送	処理装置Dで処理

処理装置A：メタル成膜処理装置、処理装置B：リソグラフィー処理装置

処理装置C：メタルドライエッティング処理装置、処理装置D：絶縁膜成膜処理装置

処理装置E：絶縁膜ドライエッティング処理装置。 T_0+T は時刻 T_0 からT分後の意。

【0055】

* * 【表2】
(表2)

時刻	処理装置A	処理装置B	処理装置C
$T_0 \sim T_0+T$	ウエハ1を処理		
$T_0+T \sim T_0+2T$	ウエハ2を処理		
$T_0+2T \sim T_0+3T$	ウエハ3を処理	ウエハ1を処理	
$T_0+3T \sim T_0+4T$	ウエハ4を処理	ウエハ2を処理	
$T_0+4T \sim T_0+5T$	ウエハ5を処理	ウエハ3を処理	ウエハ1を処理
$T_0+5T \sim T_0+6T$	ウエハ6を処理	ウエハ4を処理	ウエハ2を処理
$T_0+6T \sim T_0+7T$		ウエハ5を処理	ウエハ3を処理
$T_0+7T \sim T_0+8T$		ウエハ6を処理	ウエハ4を処理
$T_0+8T \sim T_0+9T$		ウエハ1を処理	ウエハ5を処理

処理装置A：メタル成膜処理装置、処理装置B：リソグラフィー処理装置

処理装置C：メタルドライエッティング処理装置、処理装置D：絶縁膜成膜処理装置

処理装置E：絶縁膜ドライエッティング処理装置。 T_0+T は時刻 T_0 からT分後の意。

【0056】

【表3】

(表3)

時刻	処理装置間の搬送装置		
	AからBへ	BからCへ	CからDへ
$T_0 \sim T_0+T$			
$T_0+T \sim T_0+2T$	ウェハ1		
$T_0+2T \sim T_0+3T$	ウェハ2		
$T_0+3T \sim T_0+4T$	ウェハ3	ウェハ1	
$T_0+4T \sim T_0+5T$	ウェハ4	ウェハ2	
$T_0+5T \sim T_0+6T$	ウェハ5	ウェハ3	ウェハ1
$T_0+6T \sim T_0+7T$	ウェハ6	ウェハ4	ウェハ2
$T_0+7T \sim T_0+8T$		ウェハ5	ウェハ3
$T_0+8T \sim T_0+9T$		ウェハ6	ウェハ4

処理装置A：メタル成膜処理装置、処理装置B：リソグラフィー処理装置

処理装置C：メタルドライエッチング処理装置、処理装置D：絶縁膜成膜処理装置

処理装置E：絶縁膜ドライエッチング処理装置。 T_0+T は時刻 T_0 からT分後の意。

【0057】表1に示したように、半導体ウェハから見ると、継続する処理と処理装置間の搬送が周期T分で繰り返される、処理と搬送に同等にT分間という時間を割り付けたパイプライン処理になっている。本実施例のTは6分であるが、これは本実施例における各処理装置の、処理済みの半導体ウェハを処理装置間枚葉搬送装置に払い出すことが可能な最小時間間隔の最大、すなわちメタル膜成膜部門の5.7分に、余裕を加えて定めた時間である。本実施例の各処理装置は、処理装置内搬送機構の制御等の制約から後追い処理ができない。すなわち1枚の半導体ウェハを処理している間は次のウェハの処理に入れないと。例えば先行するウェハのメタルのエッチングが終了して同ウェハが防食処理室に移っても、後続のウェハに対するエッチングを開始できない。このため、本実施例のTは6分であるが、後追い処理が可能であればもっと短いTを設定することも可能となる。

【0058】3つの処理装置（処理装置A～C）が時刻 T_0 から時刻 T_0+9T までの各T分間に半導体ウェハに施す処理をまとめたのが表2である。処理装置から見れば、搬送待ちの時間は除いて6枚の半導体ウェハに間断なく処理が施されている。

【0059】表3は処理装置間枚葉搬送装置の3つの部分、AからB、BからC、CからDへの搬送を行う部分が、時刻 T_0 から時刻 T_0+9T までの各T分間に搬送する半導体ウェハをまとめた図である。処理装置間枚葉搬送装置内には最大3（=6/2）枚の半導体ウェハしかない。偶数番の半導体ウェハが枚葉搬送装置によって搬送中の時、奇数番の半導体ウェハは処理装置内で処理中

である。逆に奇数番の半導体ウェハが枚葉搬送装置によって搬送中の時、偶数番の半導体ウェハは処理装置内で処理中である。搬送にも処理と同等の時間を割り付ける処理と搬送を融合したパイプライン処理では常に製造システム中に存在する半導体ウェハの半分以下しか処理装置間搬送装置内には存在しない。搬送装置が複雑化しない効果がある。本実施例で6枚の半導体ウェハを製造システムに投入してから取り出し可能となるまでの時間は110分であった。最初の半導体ウェハ1が取り出し可能となるまでに、6処理7搬送の13T（=78）分+2分（投入、取り出しが各1分）の80分で半導体ウェハ2以降がT分ずつ遅れるのでこれに5T（=30）分が加わるためである。

【0060】従来のように6枚の半導体ウェハを単位としてロット処理した場合と比較する。各処理装置における半導体ウェハ1枚当たりの処理時間はメタル成膜処理装置が5.7分、絶縁膜成膜処理装置が4分、リソグラフィー処理装置が5.3分（2回の処理で10.6分）、メタルドライエッチング処理装置が5分、絶縁膜ドライエッチング処理装置が4分である。ロット単位の処理では、各処理装置で6枚のウェハを全て処理してから次の処理装置に搬送する。従って、処理時間の総計は各処理装置におけるウェハ1枚当たりの処理時間の6倍の総計であり、175.8分である。これに搬送時間と投入、取り出しの時間が加わる。搬送が4分、投入、取り出しが各1分で28（=4×7）分+2分の30分が加わるので、6枚の半導体ウェハを製造システムに投入してから

取り出し可能となるまでの時間は205.8分である。

30 である。逆に奇数番の半導体ウェハが枚葉搬送装置によって搬送中の時、偶数番の半導体ウェハは処理装置内で処理中である。搬送にも処理と同等の時間を割り付ける処理と搬送を融合したパイプライン処理では常に製造システム中に存在する半導体ウェハの半分以下しか処理装置間搬送装置内には存在しない。搬送装置が複雑化しない効果がある。本実施例で6枚の半導体ウェハを製造システムに投入してから取り出し可能となるまでの時間は110分であった。最初の半導体ウェハ1が取り出し可能となるまでに、6処理7搬送の13T（=78）分+2分（投入、取り出しが各1分）の80分で半導体ウェハ2以降がT分ずつ遅れるのでこれに5T（=30）分が加わるためである。

40 【0060】従来のように6枚の半導体ウェハを単位としてロット処理した場合と比較する。各処理装置における半導体ウェハ1枚当たりの処理時間はメタル成膜処理装置が5.7分、絶縁膜成膜処理装置が4分、リソグラフィー処理装置が5.3分（2回の処理で10.6分）、メタルドライエッチング処理装置が5分、絶縁膜ドライエッチング処理装置が4分である。ロット単位の処理では、各処理装置で6枚のウェハを全て処理してから次の処理装置に搬送する。従って、処理時間の総計は各処理装置におけるウェハ1枚当たりの処理時間の6倍の総計であり、175.8分である。これに搬送時間と投入、取り出しの時間が加わる。搬送が4分、投入、取り出しが各1分で28（=4×7）分+2分の30分が加わるので、6枚の半導体ウェハを製造システムに投入してから

50 取り出し可能となるまでの時間は205.8分である。

本実施例の方が工完が約半分に短縮された。

【0061】工完の短縮とウェハを窒素中搬送できる処理装置間枚葉搬送装置を備えることによって、本実施例の製造システムは従来のような高清浄度の清浄空間に納める必要はなくなった。また、良品率の向上の効果もあった。処理装置は本実施例と同等の従来の装置を用いた場合、88%だった良品率は93%まで向上した。

【0062】表2から分かるように、各処理装置に対するウェハの割付け（スケジューリング）は最適化の水準が高い。処理装置は空き時間なく次々にウェハ処理している。これは各処理装置での処理がT分に統一されていてタイミングが揃っていることの効果である。また従来のロット単位の処理と比べて割り付けるべき処理の時間が短いので、無駄なく割り付けられる効果もある。処理する半導体ウェハの枚数が多くなればよりこれらの効果は大きくなる。

【0063】（実施例2）図1、図2、図7、図9、図11、図13乃至図20を用いて説明する。本実施例は本発明をシリコンのメモリーLSIを製造する製造システムおよび製造方法に適用した実施例であり、2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理をウェハに施す製造システムおよび製造方法である。

【0064】図13は本実施例の製造システムを示す図である。処理装置201、202はレジスト塗布処理、レジストベーク処理、水銀の1線ランプ光源による露光処理、レジスト現像処理、乾燥処理を含む一連のリソグラフィー工程に関する処理を行なうリソグラフィー処理装置である。このように同一の処理を施すことが可能な処理装置を複数個備えることは処理装置の故障等に起因する処理の乱れを抑制するのに有効である。

【0065】2つの処理装置201、202の構成は実施例1のリソグラフィー処理装置104（図7）と同様である。但しウェハの処理条件は異なり、より微細なパターンを形成する必要のある本実施例の方がウェハ1枚の処理に要する時間は長い。また、複数のウェハを処理する場合のウェハ処理の流れも大きく異なっている。本実施例のリソグラフィー処理装置201、202は実施例1のリソグラフィー処理装置104とは異なり、処理装置の制御がより洗練されていて、後追い処理が可能である。この後追い処理について図14を用いて説明する。図14は半導体ウェハ1～3に順次処理を施す場合の後追い処理を説明するための図である。リソグラフィー処理装置でウェハに施される処理、処理装置内搬送のうち最も時間がかかるのは露光処理である。本実施例ではこの露光処理に t_1 （＝2.8）分間を要する。露光室を最大限に活用するためには図14のように半導体ウェハ1に対する露光処理が終わったらなるべく早く次の半導体ウェハ2に対する露光処理が行えるように、半導体ウェハ2の処理を進めておくことが有効である。すな

わち時間 t_2 （＝8.7）分間を要する半導体ウェハ1に対するリソグラフィー処理装置201、202におけるすべての処理を終えてから半導体ウェハ2に対する処理を開始するのではなく、半導体ウェハ1に対して t_3 分（ $t_3 \geq t_1$ ）だけ遅れて半導体ウェハ2の処理を後追いさせる。半導体ウェハ3以降も同様である。このようにすることで、リソグラフィー処理装置201、202は t_3 分に1枚の半導体ウェハを受入れることが可能で、また t_3 分に1枚の半導体ウェハを払い出すことが

可能な処理装置となっている。本実施例のリソグラフィー処理装置201、202はいずれも $t_3 = 3$ （分）である。本実施例では $T = 3$ 分である。半導体ウェハ1は処理開始から $N \times T$ （分）＝ 3×3 （分）＝9（分）で搬送を開始する。8.7分経過時からの0.3分が搬送待ちの時間である。半導体ウェハ2以降に対しても継続的に処理を行なえば、3分に1枚のウェハを継続的に処理装置に受け入れて、これとは異なるウェハを3分に1枚継続的に処理装置から払い出すようになる。なお、本実施例の処理装置間枚葉搬送装置208は、2分間で一周する。

【0066】配線層のドライエッチングに関する処理を行なうメタルドライエッチング処理装置203の構成は、実施例1のメタルドライエッチング処理装置106（図9）と同様である。但しウェハの処理条件は異なり、より微細なパターンをエッチングする必要のある本実施例の方がウェハ1枚当たりの処理に要する時間は長い。メタルドライエッチング処理装置203はアルミニウムを主成分とする合金、タンクステン、窒化チタン等の金属または金属化合物のドライエッチング処理をウェハに施すことが可能なクラスタツールで、エッチング室203-1の他に防食処理をウェハに施す防食処理室203-2を有している。さらにこの処理装置203にはレジスト除去処理をウェハに施すことが可能なアッシャー室203-3も具備されている。レジスト除去に関しては、独立した処理装置としても、本実施例の製造システムのようにその少なくとも一部がドライエッチング処理装置のような他の処理装置の一部に含まれていてもよい。これは洗浄処理、熱処理等についても同様である。これらの処理をウェハに施すことが可能な手段は、本実施例の製

造システムに備えられたクラスタツールのような複数処理室を有する処理装置へ付加することが容易だからである。本処理装置203も後追い処理が可能である。実施例1で詳細に述べたように搬送室の有する搬送機構（図9の106-11）がいろいろな処理装置内搬送に用いられるため、リソグラフィー処理装置201、202にはない制約がある。メタルドライエッチング処理装置203における後追い処理について図9、図15を用いて説明する。本処理装置203における処理装置内搬送のうち予備室1 106-2から搬送室106-3、エッチング室106-4から防食処理室106-5、防食処

理室 106-5 からアッシャー室 106-6、アッシャー室 106-6 から予備室 2 106-7 の搬送に搬送室 106-3 の有する搬送機構 106-11 が使われる。この搬送機構 106-11 による複数の半導体ウェハの複数の搬送が重複しないように後追い処理を実現する必要がある。図 15 にメタルドライエッティング処理装置 203 における後追い処理を示す。メタルドライエッティング処理装置 203 でウェハに施される処理、処理装置内搬送のうち最も時間がかかるのはエッティング室 106-4 におけるメタルのドライエッティングである。本実施例ではこのエッティングに t_1 (= 1.7) 分間を要する。搬送の重複を避けるためレジストのアッショング除去後のアッシャー室 106-6 から予備室 2 106-7 の搬送の前に搬送待ちを入れている。この後追い処理によりメタルドライエッティング処理装置 203 はリソグラフィー処理装置 201、202 と同様に 3 分 (図 15 の t_3) に 1 枚の半導体ウェハを受入れることが可能で、また、3 分に 1 枚の半導体ウェハを払い出すことが可能な処理装置となっている。半導体ウェハ 1 枚当たりの処理時間 (図 15 の t_2) 6.4 分よりもはるかに短い時間間隔である。半導体ウェハ 1 は処理開始から $N \times T$ (分) = 3 × 3 (分) = 9 (分) で搬送を開始する。

6.4 分経過時からの 2.6 分が搬送待ちの時間である。半導体ウェハ 2 以降に対しても継続的に処理を行なえば、3 分に 1 枚のウェハを継続的に処理装置に受け入れて、これとは異なるウェハを 3 分に 1 枚継続的に処理装置から払い出すようになる。

【0067】層間絶縁膜層のドライエッティングに関する処理を行う絶縁膜ドライエッティング処理装置 204 の構成は、実施例 1 の絶縁膜ドライエッティング処理装置 107 (図 11) と基本的には同様であるが、エッティング室が 1 つ多く備えられている。絶縁膜ドライエッティング処理装置 204 は、二酸化シリコンまたは窒化シリコンのドライエッティング処理をウェハに施すことが可能なクラスタツールで、この処理装置にも、二酸化シリコンのエッティング室 204-1、窒化シリコンのエッティング室 204-2 の他にレジスト除去処理をウェハに施すことが可能なアッシャー室 204-3 が具備されている。本処理装置も後追い処理が可能である。図 16 に後追い処理の仕方を示す。絶縁膜ドライエッティング処理装置 204 でウェハに施される処理、処理装置内搬送のうち最も時間がかかるのはエッティング室 204-1 における二酸化シリコンのドライエッティングと、エッティング室 204-2 における窒化シリコンのドライエッティングである。二酸化シリコンのドライエッティングも、窒化シリコンのドライエッティングも処理時間は同じであり、いずれも t_1 (= 1.8) 分間を要する。図 16 に示した後追い処理により絶縁膜ドライエッティング処理装置 204 はリソグラフィー処理装置 201、202 と同様に 3 分 (図 16 の t_3) に 1 枚の半導体ウェハを受入れることが可能

で、また、3 分に 1 枚の半導体ウェハを払い出すことが可能な処理装置となっている。半導体ウェハ 1 枚当たりの処理時間 (図 16 の t_2) 4.7 分よりもはるかに短い時間間隔である。処理装置 204 のエッティング室 204-1 はウェハ 1 枚の処理毎にクリーニングを行なう必要がある。これは次のウェハを予備室 1 から搬送室に搬送している間の 30 秒間に行なわれる。従って、図 16 からわかるように、絶縁膜ドライエッティング処理装置 204 の処理済みのウェハを処理装置間枚葉搬送装置 208 (図 13) に払い出すことが可能な最小時間間隔は 3 分であり、これ以上の短縮は不可能である。半導体ウェハ 1 は、処理開始から $N \times T$ (分) = 2 × 3 (分) = 6 (分) で搬送を開始する。4.7 分経過時からの 1.3 分が搬送待ちの時間である。半導体ウェハ 2 以降に対しても継続的に処理を行なえば、3 分に 1 枚のウェハを継続的に処理装置に受け入れて、これとは異なるウェハを 3 分に 1 枚継続的に処理装置から払い出すようになる。

【0068】絶縁膜成膜処理装置 205 の構成は図 17 に示す。二酸化シリコンまたは窒化シリコンの成膜処理をウェハに施すことが可能なクラスタツールである。膜形成室 205-1、205-2 の他、SOG (Spin On Glass) の塗布、ペークを行なう塗布膜処理室 205-3 も備えている。CVD 成膜では、二酸化シリコンは膜形成室 205-1 を用いて主として TEOS (Tetra Ethyl Ortho Silicate) と酸素を原料とするプラズマ CVD 法で形成し、窒化シリコンは膜形成室 205-2 を用いてモノシランとアンモニアを原料とするプラズマ CVD 法で形成する。さらにこの処理装置 205 には必要に応じて熱処理をウェハに施すことが可能な熱処理室 205-4 も具備されている。膜形成室 205-1 で二酸化シリコンの成膜処理を終えた半導体ウェハは、搬送室 205-6 が有する搬送機構 205-7 によって真空中をバッファ室 205-8 に転送される。本処理装置の搬送室 205-6 の搬送機構 205-7 は搬送アームを 2 本有していて、後追い処理の時の異なるウェハに対する搬送の重なりを許容できる機能を有している。バッファ室が大気圧の窒素で満たされた後、搬送機構 205-9 によって塗布膜処理室 205-3 の搬送機構 205-10 によって移載されたウェハは同搬送機構 205-10 によって SOG 塗布室 205-11 に移動する。ここで SOG を回転塗布された半導体ウェハは搬送機構 205-12 によって次にペーク室 205-13 に運ばれ、150°C の熱処理を施される。さらに搬送機構 205-12 によってペーク室 205-14 に運ばれ、450°C の熱処理を施される。この後、搬送機構 205-10 によって大気圧の窒素が満たされたバッファ室 205-8 に移され、バッファ室 205-8 が真空排気されて SOG に関する処理が終わる。SOG に関する一連の処理に要する時間は 3.3 分である。絶縁膜成膜処理装置 205 で本実施例のメモリー LSI の層間膜である二酸化シリコ

ン/SOG/二酸化シリコンの三層層間膜を形成するには、形成後の熱処理室205-4における熱処理も含めて、処理の開始から払い出しが可能となるまで、ウェハ1枚当たり5.7分を要するが、処理装置203、204と同様の後追い処理の導入により、3分に1枚の半導体ウェハを受入れることが可能で、また、3分に1枚の半導体ウェハを払い出すことが可能な処理装置となっている。半導体ウェハ1は処理開始から $N \times T$ (分) = 2×3 (分) = 6 (分) で搬送を開始する。5.7分経過時からの0.3分が搬送待ちの時間である。半導体ウェハ2以降に対しても継続的に処理を行なえば、3分に1枚のウェハを継続的に処理装置に受け入れて、これとは異なるウェハを3分に1枚継続的に処理装置から払い出すようになる。絶縁膜成膜処理装置205でシリコンのメモリーLSIのパッシバーションのための保護膜である窒化シリコン膜を形成するには形成には、処理の開始から払い出しが可能となるまで、ウェハ1枚当たり2.7分を要する。この場合には、後追い処理を用いなくとも、3分に1枚の半導体ウェハを受入れることが可能で、また、3分に1枚の半導体ウェハを払い出すことが可能である。

【0069】メタル成膜処理装置206はアルミニウムを主成分とする合金、タンクスチール、窒化チタン等の金属または金属化合物の成膜処理をウェハに施すことが可能なクラスタツールである。その構成は実施例1のメタル成膜処理装置102(図2)と同様であるが処理室の数は1つ多く、前処理室102-4の機能をスペッタ室1 206-1が有し、処理装置102にはないCVD法による成膜を行なうCVD室1 206-3とCVD室2 206-4を具備している。スペッタ法による窒化チタン等の成膜はスペッタ室1 206-1で行なうが、このスペッタ室1 206-1は成膜に先立って必要に応じてウェハにアルゴン等のプラズマを用いたソフトエッチングによる前処理を施すことができる機能も有している。スペッタ法によるアルミニウムを主成分とする合金の成膜はスペッタ室2 206-2で行なう。CVD室1 206-3は全面CVD法によるプランケットタンクスチールの成膜に用いる処理室である。CVD室2 206-4は選択CVD法によるタンクスチールの形成に用いる処理室である。

【0070】図18にメタル成膜処理装置206における後追い処理の例を示す。メタル成膜処理装置206で半導体ウェハに施される処理は、シリコンのメモリーLSIの第1層配線膜であるプランケットタンクスチール/窒化チタンの積層膜の形成と、シリコンのメモリーLSIの第2層配線膜であるアルミニウム合金/タンクスチールの形成の2種類がある。このため、処理装置206における後追い処理は2種類の処理の任意の組み合わせに対応する必要がある。図18に示した例では、半導体ウェハ1、2、4に対する処理は第1層配線膜であ

るプランケットタンクスチール/窒化チタンの積層膜の形成であり、半導体ウェハ3に対する処理は第2層配線膜であるアルミニウム合金/タンクスチールの形成である。メタル成膜処理装置206でウェハに施される処理、処理装置内搬送のうち最も時間がかかるのは、プランケットタンクスチール/窒化チタンの積層膜の形成の場合には、CVD室1 206-3におけるプランケットタンクスチールの形成であり、アルミニウム合金/タンクスチールの形成の場合にはスペッタ室2 206-2におけるアルミニウム合金膜の形成である。それぞれの処理に要する時間は t_1 (=1) 分間、 t_1' (=1.3) 分間である。予備室1から搬送室への搬送、搬送室からスペッタ室1への搬送、スペッタ室1からCVD室1または2への搬送、CVD室1から予備室2への搬送、CVD室2からスペッタ室2への搬送、スペッタ室2から予備室2への搬送は、全て搬送室が有する処理装置内搬送機構によって行なわれる。図18に示したように、処理装置206での後追い処理は、複数の半導体ウェハの複数の搬送が重複しない後追い処理となっている。

【0071】メタル成膜処理装置206でシリコンのメモリーLSIの第1層配線膜であるプランケットタンクスチール/窒化チタンの積層膜を形成するには、スペッタ室1 206-1で施される窒化チタン成膜の前処理も含めて、処理の開始から払い出しが可能となるまで、ウェハ1枚当たり5.2分(図18の t_2)を要する。メタル成膜処理装置206でシリコンのメモリーLSIの第2層配線膜であるアルミニウム合金/タンクスチールの形成するには、スペッタ室1 206-1で施されるタンクスチール形成の前処理も含めて、処理の開始から払い出しが可能となるまで、ウェハ1枚当たり5.7分(図18の t_2')を要する。いずれの場合も、図18に示したような後追い処理の導入により、3分(図18の t_3)に1枚の半導体ウェハを受入れることが可能で、また、3分に1枚の半導体ウェハを払い出すことが可能な処理装置となっている。半導体ウェハ1は処理開始から $N \times T$ (分) = 2×3 (分) = 6 (分) で搬送を開始する。5.2分経過時からの0.8分または5.7分経過時からの0.3分が搬送待ちの時間である。半導体ウェハ2以降に対しても継続的に処理を行なえば、3分に1枚のウェハを継続的に処理装置に受け入れて、これとは異なるウェハを3分に1枚継続的に処理装置から払い出すようになる。

【0072】2つの同一機能の洗浄室207-1、207-2を有する洗浄処理の処理装置が207である。洗浄処理装置207ではメタル膜のドライエッチングの後に、アッシングで取りきれずにウェハ上に残存するレジストを含む残渣物を取り除くための有機洗浄が施される。図19に洗浄処理装置207における半導体ウェハ50 1~3に対する後追い処理を示す。洗浄処理装置207

でウェハに施される処理、処理装置内搬送のうち最も時間がかかるのは、洗浄室1または洗浄室2における洗浄である。洗浄に要する処理時間は $t_1 (= 4.0)$ 分間である。ウェハ1枚の処理に要する時間は $t_2 (= 5.5)$ 分間である。洗浄処理装置207では2つの同一機能の洗浄室207-1、207-2を交互に用いて、順次ウェハに処理を施す。($Q=1$) $\times T$ 分間以上で

(Q ; 正の整数) $Q \times T$ 分間未満の処理時間をする処理装置では、処理装置207のように同一機能の処理室を Q 個以上具備して、 T 分ずつずらして各処理室で順次ウェハに対する処理を行なえば処理装置としては、 T 分に1枚のウェハを継続的に処理装置に受け入れて、これとは異なるウェハを T 分に1枚のウェハを継続的に処理装置から払い出すようになる。処理装置207では $Q=2$ であり、 $T=3$ (分) である。洗浄処理装置207は3分(図19の t_3)に1枚の半導体ウェハを受入れることが可能で、また、3分に1枚の半導体ウェハを払い出すことが可能な処理装置となっている。処理装置内に同一機能の処理室を Q 個以上具備する代わりに、製造システムに同一機能の処理装置を Q 個以上備えてもよい。その場合には、 T 分ずつずらして各処理装置で順次ウェハに対する処理を行なえば処理装置の組としては、 T 分に1枚のウェハを継続的に処理装置の組に受け入れて、これとは異なるウェハを T 分に1枚継続的に処理装置の組から払い出すようになる。

【0073】本実施例の製造システムでは処理装置間の搬送は全て枚葉搬送である。処理装置間枚葉搬送装置208はループ状の搬送装置であり、ウェハは高純度窒素雰囲気中を搬送される。この処理装置間枚葉搬送装置208と各処理装置の間は共通化されたインターフェース203-4、204-4、205-5、206-5、207-3で結ばれている。これらのインターフェースは実施例1の各処理装置が有する保管室、処理装置内搬送機構を備えた予備室1、処理装置内搬送機構を備えた予備室2、払い出し室を合体したものである。一連のリソグラフィー工程に関する処理を行う複数の処理装置201、202と枚葉搬送装置208との間はウェハを2つの処理装置201、202に割り振る特別なインターフェース209が設けられている。2つの搬送機構を有する1つの保管室に搬送機構をそれぞれ有する予備室が2つ合体されている。保管装置210は図13に示した製造システムが有する保管装置であり、配線工程までの処理を終えたウェハが常に一定量以上蓄えられていて、

いつでも配線工程に着工可能な状態で保管されている。実施例1の投入、取り出し装置(図1の108)が有する投入、取り出しの機能をも有している。このように製造システム毎に保管装置を有することは、製造システムでの定常的なウェハ処理を可能とするための一手段となる。

【0074】本実施例の製造システムの全ての処理室には、処理室内に設置されたウェハの品種、工程を識別する機構を有している。すなわち全ての処理室にはウェハ

10 裏面に予め刻印されたレーザーマークを読み取る機構が備えられており、ウェハに処理を施す前に処理装置を制御している計算機を介して製造システム全体を制御している管理システムに照合することで、品種と工程を共に識別する。処理すべきウェハであれば、品種、工程に適した処理条件で処理を施す。本実施例の製造システムでは基本的に予め定められたスケジューリングに則って管理システムによって製造が管理されるが、この管理システムの一部に異常が発生した場合、もしくは搬送系の故障等によって管理システムの命じる通りの製造が行なわれない場合に、処理すべきではないウェハが処理装置に受け入れられる場合があり得る。管理システムに照合して、万が一処理すべきでないウェハである場合には処理を中止し、管理システムにその旨を伝え、管理システムからの指示に従って可能な場合は保管装置201に収容する。搬送系の故障等で保管装置201への収容すら不可能な場合は直ちに全処理装置での処理を停止させる。何れの処置を取るかは管理システムが判断する。管理システムは製造システムの各処理装置201乃至207、処理装置間枚葉搬送装置208等の故障を検知する

20 30 ことが可能であるため、その検知結果と照合して処置の方法を判断する。処理装置毎に識別機能をもたせることでもインターロックとして有効ではあるが、処理室毎に識別機能を有する方が、特に本実施例のように複数の工程での異なる複数の処理に用いる処理装置がある場合や複数種の半導体ウェハに異なった工程、異なった条件での処理を行なう場合により安全なインターロックとなる。

【0075】表4は本実施例の製造システムを用いて製造する2層金属配線を有する相補型MOSLSIの配線

40 工程に係る一連の処理と使用する処理装置を示す表である。

【0076】

【表4】

(表4)

番号	工程名	処理装置	10コト25枚の処理時間(分)
1	レジスト塗布 レジストベーク コントロールホール露光 現像	リソグラフィー	$80.7=8.7+3\times24$
2	コントロールホールエッティング レジストアッティング	絶縁膜 ドライエッティング	$76.7=4.7+3\times24$
3	ソフトエッティング前処理 スパッタTiN膜形成 CVD-W膜形成	メタル膜形成	$77.2=5.2+3\times24$
4	レジスト塗布 レジストベーク 第1層配線ホール露光 現像	リソグラフィー	$80.7=8.7+3\times24$
5	第1層配線エッティング 防食処理 レジストアッティング	メタル膜 ドライエッティング	$78.4=6.4+3\times24$
6	洗净	洗净	$77.5=5.5+3\times24$
7	二酸化シリコン膜形成 SOG塗布 ベーク ベーク 二酸化シリコン膜形成 熱処理	絶縁膜形成	$77.7=5.7+3\times24$
8	レジスト塗布 レジストベーク ヴィアホールホール露光 現像	リソグラフィー	$80.7=8.7+3\times24$
9	ヴィアホールエッティング レジストアッティング	絶縁膜 ドライエッティング	$76.7=4.7+3\times24$
10	ソフトエッティング前処理 CVD-W膜形成 スパッタAl膜形成	メタル膜形成	$77.7=5.7+3\times24$
11	レジスト塗布 レジストベーク 第2層配線ホール露光 現像	リソグラフィー	$80.7=8.7+3\times24$
12	第2層配線エッティング 防食処理 レジストアッティング	メタル膜 ドライエッティング	$78.4=6.4+3\times24$
13	洗净	洗净	$77.5=5.5+3\times24$
14	窒化膜形成	絶縁膜形成	$74.7=2.7+3\times24$
15	レジスト塗布 レジストベーク 保護膜ホール露光 現像	リソグラフィー	$80.7=8.7+3\times24$
16	保護膜エッティング レジストアッティング	絶縁膜 ドライエッティング	$76.7=4.7+3\times24$

【0077】本実施例におけるTの決め方について述べる。本実施例では半導体ウェハ1枚の処理で1つの処理装置当り、リソグラフィー処理装置が2.5(=5/2)回、絶縁膜ドライエッティング処理装置が3回、メタル膜形成処理装置が2回、メタル膜ドライエッティング処理装置が2回、絶縁膜形成処理装置が2回、洗净処理装置が2回用いられる。絶縁膜ドライエッティング処理装置の3回が最大である。前述したように絶縁膜ドライエッティング処理装置204の処理済みのウェハを処理装置間枚葉搬送装置208(図13)に払い出すことが可能な最小時間間隔は3分であり、これ以上の短縮は不可能で

40 あるから、この3分を本実施例の製造システムのTとして他の処理装置の後追い処理を設定した。本実施例における製造システムへのウェハの投入はT=3(分)で、絶縁膜ドライエッティング処理装置204における半導体ウェハ1枚当り、1つの処理装置当りの処理回数3回だから9(=3×3)(分)の平均間隔とした。これ以上平均投入間隔を短縮すると絶縁膜ドライエッティング処理装置204における処理能力を越えてしまい、ウェハが滞留してしまうからである。ある時刻T₀からの3分を周期として複数のウェハを処理するにあたり、3分毎に50 ウェハを投入するのではなく、9分毎に投入することで

この条件を実現した。従って24時間当り1.5時間の定期的な製造システムの保守を行ないながら、本実施例の継続する複数のウェハを処理した場合の生産量は150(=22.5×60/9)(枚/日)である。

【0078】表4には本実施例と同一の処理装置を有する製造システムによる、ウェハ25枚を1ロットとしてロット単位の処理を行なった場合の1ロット当りの処理時間を併記してある。継続する処理の間の搬送はいずれの場合も全て3分である。本実施例では、3分で枚葉搬送され、従来のバッチ処理の場合は、3分でロット毎にバッチ搬送される。

【0079】図20は本実施例、すなわち、2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理を継続的に複数のウェハに施した場合の配線工程の工完である。本実施例と同一の処理装置を有する製造システムによる、ウェハ25枚を1ロットとするロット単位の処理によった場合の結果も合わせて示した。本実施例の製造システム、従来の製造システム共、生産量はウェハ枚数を単位として150枚/日である。本実施例の製造システムによれば、従来の製造システムに比較して格段に工完が短縮された。これと比較して、従来のロット単位の処理による製造システムを用いた場合には、工完の平均値も長く、またその分布も大きい。従来の製造システムでは、特に急いで製造する必要のあるロットを優先させることも可能である。いわゆる特急ロット、ホットロット(Hot Lot)とよばれているものがこれである。製造中のロットの一部が特急ロットとして優先処理されると、その代償として他のロットの工完の平均値は長くなり、その分布が大きくなり、生産量が減少することが知られている。これは複数のロットに対する処理の流れが乱され、いくつかの処理装置の稼働率が低下するためである。本実施例の製造システムでは全てのウェハの工完が従来の特急ロットよりも短いため、そもそも特急ロットが不要となる。

【0080】工完の短縮と、ウェハを高純度窒素雰囲気中で搬送可能な処理装置間枚葉搬送装置208の具備により、本実施例の製造システムは従来のような高清浄度の清浄空間に収める必要がなくなり、従来の清浄空間よりも格段に低クラスの清浄空間で製造を行っても同等以上の良品率が得られる効果もあった。クラス10000のクリーンルームに設置した本実施例の製造システムを用いるにより、最小設計寸法0.5μmの2層金属配線を有する相補型MOS論理LSIの良品率は、従来の装置を用いてクラス100のクリーンルームで製造していた場合の9.2%から9.6%に向上した。

【0081】(実施例3)図21乃至図22、表5を用いて説明する。本実施例は本発明をシリコンのメモリーLSIを製造するための製造システムおよび製造方法に適用した実施例であり、2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理をウェハに施す

製造システムおよび製造方法である。

【0082】図21は本実施例の製造システムを示す図である。処理装置301、302はレジスト塗布処理、レジストペーク処理、水銀のi線ランプ光源による露光処理、レジスト現像処理等を含む一連のリソグラフィー工程に関する処理を行う複数の処理装置である。層間絶縁膜層のドライエッティングに関する処理を行う処理装置303は、二酸化シリコンまたは窒化シリコンのドライエッティング処理をウェハに施すことが可能なクラスタツールである。二つのエッティング室303-1、303-2の他にレジスト除去処理をウェハに施すことが可能なアッシャー室303-3が具備されている。二つのエッティング室303-1、303-2はいずれも二酸化シリコンまたは窒化シリコンのドライエッティング処理が可能である。配線層のドライエッティングに関する処理を行う処理装置304は、アルミニウムを主成分とする合金、タンクステン、窒化チタン等の金属または金属化合物のドライエッティング処理をウェハに施すことが可能なクラスタツールで、エッティング処理室304-1の他にレジスト除去処理をウェハに施すことが可能なアッシャー室304-2も具備されている。ウェット洗浄処理の処理装置が305である。アッショングによるレジスト除去後に残存するレジストを完全に除去して汚染を取り除くための洗浄を行なう二つの洗浄室305-1、305-2を有する他、メタル成膜前にシリコン表面の酸化膜を除去するために行なうフッ酸系の液によるウェットエッティングのための洗浄室305-3を有している。メタル成膜処理装置306はアルミニウムを主成分とする合金、タンクステン、窒化チタンの成膜処理をウェハに施すことが可能なクラスタツールである。成膜処理装置306でウェハに施される成膜処理はスパッタ法によるものとCVD法によるものがある。スパッタ法による窒化チタン等の成膜は処理室306-1で行なう。スパッタ法によるアルミニウムを主成分とする合金の成膜は処理室306-2で行なう。処理室306-3はCVD法によるタンクステンの成膜に用いる。絶縁膜成膜処理装置307は、二酸化シリコンまたは窒化シリコンの成膜処理をウェハに施すことが可能なクラスタツールである。CVD法による成膜を行なう二つの処理室307-1、307-2の他に、SOG(Spin On Glass)の塗布、ペークを行う複数の処理室307-3も備えている。CVD成膜では、二酸化シリコンは処理室307-1を用いて主としてTEOSを原料とするプラズマCVD法で形成し、窒化シリコンは処理室307-2を用いてモノシリコンとアンモニアを原料とするプラズマCVD法で形成する。各処理装置内の構成、処理の流れは実施例2の処理装置と同様である。

【0083】本実施例の製造システムでは処理装置間の搬送は全て枚葉搬送である。枚葉搬送装置308はループ状の搬送装置であり、ウェハは10Paの真空中を搬

送される。10Paはほぼ100%、高純度窒素の分圧である。この枚葉搬送装置308と各処理装置の間は実施例2と同様の共通化されたロードロック室を含むインターフェースで結ばれている。枚葉搬送装置308は、磁力で駆動力を伝達する搬送装置で、各処理装置のインターフェースの位置で、ウェハの処理装置への払い出しや処理装置からの受入れのために一時停止をしながら2分30秒で一周する。すなわち、動作、停止を繰り返しながら、ウェハ搬送する搬送装置である。インターフェースが一定間隔で枚葉搬送装置308と結ばれている方が、この制御は容易となる。本実施例でのインターフェースは枚葉搬送装置308の一周を50等分した地点のいずれかに配置されている。従って、枚葉搬送装置308は動作、停止を一周で50回繰り返す。3秒(=2分30秒/50)が1サイクルであるが、1秒が動作時間、2秒が停止時間である。この2秒のうちに各インターフェースが有する搬送機構によって、ウェハの処理装置への払い出しや処理装置からの受入れが行なわれる。*

(表5)

*インターフェースがより少ない等分点に配されるか、さらには一定間隔で枚葉搬送装置308と結ばれていれば枚葉搬送装置308の制御はより容易となる。一連のリソグラフィー工程に関する処理を行う複数の処理装置301、302と枚葉搬送装置308との間はウェハを二つの処理装置301、302に割り振る特別なインターフェース309が設けられている。保管装置310は図21に示した製造システムが有する保管装置であり、配線工程前までの処理を終えたウェハが常に一定量以上蓄えられているいつでも配線工程に着工可能な状態で保管されている。

【0084】表5は本実施例の製造システムを用いて製造する2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理と使用する処理装置または処理室を示す表である。

【0085】

【表5】

番号	工程名	バッチ処理の時間(24枚)	本実施例の時間(1枚)	本実施例の処理装置または処理室(図21)
1	コントラクトホールホール	7.2	3(後追い有)	301または302
2	コントラクトホールエッチャング	7.2	3(5)	303-1または303-2
3	アッショング	4.0	3	303-3または304-2
4	洗浄	6.0	3	305-2または305-3
5	SiO ₂ 洗浄	3.0	3	305-1
6	スパッタTiN膜形成	7.2	3	306-1
7	CVD-W膜形成	7.2	3(5)	306-3
8	第1層配線ホール	7.2	3(後追い有)	301または302
9	第1層配線エッチャング	7.2	3	304-1
10	アッショング	4.0	3	303-3または304-2
11	洗浄	6.0	3	305-2または305-3
12	層間絶縁膜形成	7.2	3	307-2
13	SOG塗布、ベーク	7.2	3	307-3
14	層間絶縁膜形成	7.2	3	307-2
15	ウェアホールホール	7.2	3(後追い有)	301または302
16	ウェアホールエッチャング	7.2	3(5)	303-1または303-2
17	アッショング	4.0	3	303-3または304-2
18	洗浄	6.0	3	305-2または305-3
19	SiO ₂ 洗浄	3.0	3	305-1
20	CVD-W膜形成	7.2	3(5)	306-3
21	スパッタAl膜形成	7.2	3	306-2
22	第2層配線ホール	7.2	3(後追い有)	301または302
23	第2層配線エッチャング	7.2	3	304-1
24	アッショング	4.0	3	303-3または304-2
25	洗浄	6.0	3	305-2または305-3
26	保護用絶縁膜形成	7.2	3	307-2
27	窒化膜形成	7.2	3	307-1
28	保護膜ホール	7.2	3(後追い有)	301または302
29	保護膜エッチャング	7.2	3	303-1または303-2
30	アッショング	4.0	3	303-3または304-2
31	洗浄	6.0	3	305-2または305-3

【0086】表中には本実施例の装置の処理装置でのウェハ1枚当りの処理時間と、処理室の数が等しい従来の装置によるウェハ24枚を1ロットとするバッチ処理での1ロット当りの処理時間を併記してある。本実施例の

装置では2通りの処理時間がある。全てが3分の工程となっているのは、最も遅い処理装置の処理時間3分に完全に処理時間を統一している場合である。一部に5分の工程が含まれる場合は、本実施例の製造システムは、継

続した処理を行なう複数の製造システムから構成されることになる。特に高精度の処理が要求される一部の品種では表中に示した処理が5分となる。継続する処理の間の搬送は処理装置間枚葉搬送装置308による場合も、処理装置内枚葉搬送機構による場合も全て3分である。従来のバッチ処理の場合は、3分でバッチ搬送される。本実施例では、後追い処理はリソグラフィー工程のみである。各処理装置における処理が高速化されているためと、処理装置内の処理時間が長い場合は処理室毎に別工程の扱いとしているためである。また、枚葉搬送装置308内をウェハが真空中搬送されることにより、各処理装置と枚葉搬送装置308との間のウェハのやり取りに要する時間が合計としては減じられた効果もある。

【0087】図22は本実施例の製造システムによる生産量と配線工程の工完を処理にさきだってスケジューリングした結果である。処理室の数が等しい従来の装置による場合の結果も合わせて示す。本実施例の製造システム、従来の製造システム共、生産量はウェハの枚数を単位として144枚/日である。本実施例の製造システムでは、処理、搬送のスケジューリングを定め、それに則って処理を施す。スケジューリングの基本原則は製造システムにおいて複数のウェハに処理を施すに際し、n番目のウェハに対するm番目(n, m は正の整数)の処理を、ある時刻を基準として $(n + 2 \times m - 3) \times T$ 分後から $(n + 2 \times m - 2) \times T$ 分後の間、m番目の処理を行った処理装置から $(m + 1)$ 番目の処理を行う処理装置への処理装置間枚葉搬送装置による搬送を $(n + 2 \times m - 2) \times T$ 分後から $(n + 2 \times m - 1) \times T$ 分後の間、n番目のウェハに対する $(m + 1)$ 番目の処理を $(n + 2 \times m - 1) \times T$ 分後から $(n + 2 \times m) \times T$ 分後の間に施すことである。後追い処理はこの限りではない。複数のウェハが同時にいずれかの処理装置の処理を必要とした場合には、第1番目の処理を先に開始したウェハを優先させるが、この処理装置毎の処理順序の優先度付けの他は、ウェハによる処理順序の優先度付けは行なっていない。従来のバッチ処理の製造システムについても同様である。本実施例の製造システムによれば、従来の製造システムに比較して格段に工完が短縮されることがわかる。本実施例の製造システムで3分/枚の処理時間に統一されている場合が最も優れていて、全てのウェハがほとんど処理待ちなしで処理されている。一部5分/枚の処理を混用しても大きな工完の長期化はもたらされない。これと比較して、従来のバッチ処理による製造システムを用いた場合には、工完の平均値も長く、またその分布も大きい。

【0088】実際に本実施例の製造システムで複数の半導体ウェハに継続した処理を施した結果は図22のスケジューリング結果通りであった。また、実施例1、2の場合と同様に良品率が向上する効果もあった。最小設計寸法が $0.3 \mu m$ の2層金属配線を有する相補型MOS

LSIの配線工程に係る一連の処理の良品率は86%から93%に向上した。

【0089】(実施例4)図19、図23を用いて説明する。本実施例は本発明をシリコンの論理LSIを製造するための製造システムおよび製造方法に適用した実施例である。製造する論理LSIは2層金属配線を有する相補型MOSLSIである。

【0090】図23は本実施例の製造システムを示す図である。処理装置401はレジスト塗布処理、レジスト

10 ベーク処理、水銀のi線ランプ光源による露光処理、レジスト現像処理等を含む一連のリソグラフィー工程に関する処理を行う複数の処理装置である。処理装置401は100枚のウェハを受入れられる保管装置を有していて、同じレシクルで露光処理を行なうウェハが保管装置に10枚溜ったらその10枚に継続的に処理を施す。レシクル交換に要する時間をウェハ1枚当たり1/10とするためである。イオン打込み処理装置402はイオン打込みによる不純物導入処理とアッシャーによるレジスト除去をウェハに施すことが可能なクラスタツールである。ドライエッチング処理装置403は、アルミニウムを主成分とする合金、タンゲステン、窒化チタン等の金属または金属化合物や、シリコンまたは必要に応じてボロン、リン、砒素等の不純物を導入されたシリコン、二酸化シリコンまたは必要に応じてボロン、リン、砒素、ゲルマニウム等の不純物を導入された二酸化シリコン、窒化シリコン等のシリコンまたはシリコン化合物のドライエッチング処理とアッシャーによるレジスト除去をウェハに施すことが可能なクラスタツールである。成膜処理装置404は、シリコンまたは必要に応じてボロン、30 リン、砒素等の不純物を導入されたシリコン、二酸化シリコンまたは必要に応じてボロン、リン、砒素、ゲルマニウム等の不純物を導入された二酸化シリコン、窒化シリコン等のシリコンまたはシリコン化合物の成膜処理をウェハに施すことが可能なクラスタツールである。成膜処理装置405はアルミニウムを主成分とする合金、タンゲステン、窒化チタン等の金属または金属化合物の成膜処理をウェハに施すことが可能なクラスタツールである。成膜処理装置405でウェハに施される成膜処理はスペッタ法によるものとCVD法によるものがある。

40 本実施例の製造システムでは、高い清浄度を必要とする洗浄処理、ウェットエッチング処理をウェハに施す処理装置は全て中央の局所的な超清浄空間406に収められている。このような配置は、超清浄空間406に高い清浄度を要求する処理装置が集約されることで清浄度の維持、管理が容易となる利点がある。本実施例の装置の処理装置はいずれも共用化の度合いが高いので、例えばリソグラフィー処理装置401を中央に配して搬送装置への負担を低減するよりも清浄度維持の容易さを優先させて図23の配置とした。

50 【0091】複数の処理装置間の搬送はリング状搬送裝

置407、408及び直線状搬送装置409、410を介して行われる。リング状搬送装置407、408には超清浄空間406も結合されている。

【0092】成膜処理装置404は4つの処理室を備えるがこの何れの処理室でもシリコンまたは必要に応じてボロン、リン、砒素等の不純物を導入されたシリコン、二酸化シリコンまたは必要に応じてボロン、リン、砒素、ゲルマニウム等の不純物を導入された二酸化シリコン、窒化シリコン等のシリコンまたはシリコン化合物何れの成膜処理もが可能である。このような処理室の共用化は処理の間のエッティングガスのプラズマ放電によるセルフクリーニングで実現可能となっているが、本実施例の製造システムではこのセルフクリーニングを行なうためのガス供給系、給電系、放電制御系を成膜クラスターワーク404、405で共有している。

【0093】本実施例の品種のある工程で必要な成膜処理装置404における二酸化シリコンの成膜処理には10分を要する。二つの処理室を用いれば処理装置404としては搬送装置408等から5分に1枚のウェハを入れ、搬送装置408等に5分に1枚のウェハを払い出すことができる。これは実施例2の洗浄処理装置(図19)と同様である。これにより本実施例の製造システムではウェハ1枚に10分を要する処理があるにもかかわらず、全ての処理装置が搬送装置から5分毎にウェハを1枚受入れ、5分毎に搬送装置にウェハを1枚払い出すことが可能である。このように一定時間毎に搬送装置から受入れるウェハと搬送装置に払い出すウェハが同一でない処理装置があつてもそのような処理が比較的少なければ多少の工完の長期化と処理中のウェハ数の増加がもたらされるだけである。この5分が本実施例の処理装置の処理ではもっとも遅い。本実施例ではこの5分をTとした。本実施例の製造システムでは全ての処理装置は枚葉処理装置であるが必ずしも枚葉処理の装置である必要はなく、バッチ処理の装置であつても保管装置等を処理装置間枚葉搬送装置との間に挿入することによって、一定時間毎にウェハを搬送装置から受入れ、搬送装置に払い出すことは可能である。前述したリソグラフィー処理装置401もレチクル交換の制約をつけることによって事実上バッチ処理の処理装置となっているが、保管装置等の機能で、一定時間毎にウェハを搬送装置から受入れ、搬送装置に払い出すことを可能としている。

【0094】本実施例の製造システムは各処理装置の共用化が進められているため処理装置数が少ない。したがって単位期間当たりの生産量も少ないが、製造システムの単価が安く設置面積が小さい利点があり、製造量が比較的少ない論理LSIの製造等に特に適している。大量の製品の製造を必要とする場合には本実施例の製造システムを複数個用いればよい。複数の独立制御可能な製造システムを用いることで処理装置や搬送装置の突発的な故

障やそれに伴う修理もしくは保守、点検のための製造システムの停止が全体の製造に与える影響を抑制することができる。本実施例では図23に示した製造システムを4台備え、1週間に1度4台の製造システムを順次停止して保守点検を行なうことにより処理装置や搬送装置の突発的な故障を未然に防止しているが、このような製造システムの管理は複数個の製造システムを備えている方が容易である。

【0095】製造システムの一部の故障が装置全体の停止に至らないための予防策としては、予備の処理装置を備えておくことも有効である。実際本実施例の例では、図23に示した製造システム4個に1台の割合でそれぞれの処理装置の予備を製造システムが設置されているのと同じクリーンルーム内に備えて突発的な故障に対応している。処理装置の交換を容易とするため、製造システムには予めガイド機構が備えられ、ガイド上を移動させて定位置に設置して搬送装置との相互位置関係の調整を不要としている。予め予備の処理装置を製造システム内に備えておくことも可能である。

10 【0096】本実施例の製造システムを用いても実施例1乃至3の場合と同様に良品率向上や工完短縮の効果がもたらされる。本実施例特有の効果の一つは搬送装置の部分的故障への対応が容易な点である。本実施例の製造システムでは任意の二つの処理装置間には少なくとも二つの搬送ルートが存在する。即ち搬送装置の一部が故障した場合、それを回避するルートで搬送をし続けることができ、搬送装置の故障が製造システム全体の停止に至らない点が利点である。

20 【0097】このような二重化された搬送装置は処理装置間のクロスコンタミネーションの防止に活用することもできる。即ち超清浄空間406に入していくウェハと出てくるウェハは別ルートを通らせることができるの、ウェハを介した処理装置間のクロスコンタミネーションが防止できる。特に清浄度の管理を高精度に行なう必要のある製品を製造する場合に有効である。

30 【0098】(実施例5)図24乃至図25を用いて説明する。本実施例は本発明をシリコンの論理LSIを製造するための製造装置および製造方法に適用した実施例である。製造する論理LSIは2層金属配線を有する相補型MOSLSIである。

【0099】図24は本実施例の製造システムを示す図である。レジスト塗布処理、レジストベーク処理、水銀のi線ランプ光源による露光処理、レジスト現像処理等を含む一連のリソグラフィー工程に関する処理を行なう複数の処理装置501の周囲に、ウェハを枚葉搬送する機構を具備するリング状搬送装置502が備えられている。リング状搬送装置502の内部には大気圧以上の圧力の清浄な窒素が満たされている。リソグラフィー工程に関する処理を行なう複数の処理装置501は微細パターン用とラフパターン用の2系統の一連の処理を別々の半

導体ウェハに並行して施せるようになっている。継続する2つの処理を施す処理装置の間は搬送時間3分以内でウェハを大気圧以上の圧力の清浄な窒素中を枚葉搬送する搬送装置で結ばれている。リソグラフィー工程に関する処理を行う複数の処理装置501とリング状搬送装置502との間は直線状搬送装置503a、503bによって結合されている。直線状搬送装置503a、503bはともにウェハを窒素中枚葉搬送する機構を備えている。リング状搬送装置502には種々の処理装置が実施例1乃至4と同様のロード、アンロード機構を有するインターフェース機構を介して結合されている。本実施例の製造システムではリング状搬送装置502と直線状搬送装置503a、503bの間にもウェハを移載するインターフェース機構が具備されている。リング状搬送装置502と直線状搬送装置503a、503bによりウェハは任意の2処理装置間を3分以内で移動可能である。

【0100】ドライエッチング処理装置504は、アルミニウムまたはアルミニウムを主成分とする合金、タングステンまたはチタンタングステン等のタングステンを主成分とする合金、窒化チタン、もしくはチタンシリサイド、タングステンシリサイド等の金属シリサイド、銅または銅を主成分とする合金等の、LSIの電極配線層に用いられる種々の金属または金属化合物のドライエッチング処理をウェハに施すことが可能な処理装置である。ドライエッチング処理装置504が具備する処理室の数は1つに限定されるものではなく、製造する品種、製造量等によって最適な処理室数とすることができる。本実施例の処理装置504は2つの処理室を備えている。

【0101】ドライエッチング処理装置505は、シリコンまたは必要に応じてボロン、リン、砒素等の不純物を導入されたシリコン、二酸化シリコンまたは必要に応じてボロン、リン、砒素、ゲルマニウム等の不純物を導入された二酸化シリコン、窒化シリコン等の、LSIの電極配線層、MOSトランジスタやキャパシタの絶縁膜層、素子分離領域または層間絶縁膜層等に用いられる種々のシリコンまたはシリコン化合物のドライエッチング処理をウェハに施すことが可能な処理装置である。ドライエッチング処理装置505が具備する処理室の数は1つに限定されるものではなく、製造する品種、製造量等によって最適な処理室数とすることができる。本実施例の処理装置505は2つの処理室を備えている。

【0102】成膜処理装置506は、シリコンまたは必要に応じてボロン、リン、砒素等の不純物を導入されたシリコン、二酸化シリコンまたは必要に応じてボロン、リン、砒素、ゲルマニウム等の不純物を導入された二酸化シリコン、窒化シリコン等の、LSIの電極配線層、MOSトランジスタやキャパシタの絶縁膜層、素子分離領域または層間絶縁膜層等に用いられる種々のシリコン

またはシリコン化合物の成膜処理をウェハに施すことが可能な処理装置である。処理装置506でウェハに施される成膜処理はCVD法によるものでシリコンを含む原料ガスとしてはシラン、ジシラン、ジクロロシラン等の無機化合物が用いられる。成膜処理装置506が具備する処理室の数は1つに限定されるものではなく、製造する品種、製造量等によって最適な処理室数とすることができる。本実施例の処理装置506は3つの処理室を備えている。

10 【0103】成膜処理装置507は、二酸化シリコンまたは必要に応じてボロン、リン、砒素、ゲルマニウム等の不純物を導入された二酸化シリコン、窒化シリコン等の、LSIの層間絶縁膜層またはパッシベーションのための保護膜層等に用いられるシリコン化合物の成膜処理をウェハに施すことが可能な処理装置である。処理装置507でウェハに施される成膜処理はプラズマCVD法によるものでシリコンを含む原料ガスとしてはシラン、ジシラン、ジクロロシラン等の無機化合物とTEOS等の有機化合物が用いられる。成膜処理装置507が具備する処理室の数は1つに限定されるものではなく、製造する品種、製造量等によって最適な処理室数とすることができる。本実施例の処理装置507は2つの処理室を備えている。

20 【0104】4つの処理装置504乃至507が有する9つの処理室の排気は共用排気系508によって行われる。共用排気系508は毎秒1万リットルの窒素排気量を有するターボ分子ポンプを2台備えている。ドライエッチング処理装置504、ドライエッチング処理装置505の4つの処理室の排気にそのうちの1台を、成膜処理装置506、成膜処理装置507の5つの処理室の排気にもう1台を用いる。従来個別に処理装置が有していた各処理室の排気ポンプを外して、排気管を共用排気系508まで延長した構成となっている。共用排気系508は定期的に予備の排気系と交換され、排気系起因の処理装置の故障を未然に防ぐ効果がある。

30 【0105】高い清浄度を必要とする洗浄処理、ウェットエッチング処理をウェハに施す処理装置509と酸化のための熱処理をウェハに施す処理装置510とは比較的清浄度の低いドライエッチング処理装置504、505とCVD法による成膜処理装置506、507とリソグラフィー工程に関する処理を行なう複数の処理装置501を中心としてほぼ対称な位置に配されている。これはリング状搬送装置502を介したクロスコンタミネーションの悪影響を抑制するための配慮の1つである。リング状搬送装置502にはこの他にクロスコンタミネーションを防止するための機構としてウェハ表面に層流状の窒素ガスを吹き付ける機構が備えられている。搬送装置502、503a、503bにはウェハの接近または通過を検知するための機構が備えられ、ウェハが有る場合には吹き付ける窒素の流量をウェハが無い場合よりも

少量とすることにより気流を制御して、ウェハを介して装置内の局所的なコンタミネーションが装置全体に拡散することを防止している。

【0106】成膜処理装置511は、アルミニウムまたはアルミニウムを主成分とする合金、タンクスチンまたはチタンタンクスチン等のタンクスチンを主成分とする合金、窒化チタン、チタンシリサイド、タンクスチンシリサイド等の金属シリサイド、銅または銅を主成分とする合金等の、LSIの電極配線層に用いられる種々の金属または金属化合物の成膜処理をウェハに施すことが可能な処理装置である。処理装置511でウェハに施される成膜処理はスパッタ法によるものである。成膜処理装置511が具備する処理室の数は1つに限定されるものではなく、製造する品種、製造量等によって最適な処理室数とすることができます。本実施例の処理装置511は4つの処理室を備えていて、必要に応じてHFバーパー洗浄処理、ガスクリーニング処理、スパッタクリーニング処理等の成膜処理に先立つ前処理をウェハに施すことが可能で、またチタンもしくはタンクスチン等を成膜した後にシリサイデーションのためのRTA(Rapid Thermal Annealing)処理をウェハに施すことも可能な機能を具備している。

【0107】成膜処理装置512は、アルミニウム、タンクスチン、銅等のLSIの電極配線層に用いられる種々の金属の成膜処理をウェハに施すことが可能な処理装置である。処理装置512でウェハに施される成膜処理はCVD法によるものである。成膜処理装置512が具備する処理室の数は1つに限定されるものではなく、製造する品種、製造量等によって最適な処理室数とすることができます。本実施例の処理装置512は2つの処理室を備えている。

【0108】洗浄処理、ウェットエッティング処理をウェハに施す処理装置509、酸化のための熱処理をウェハに施す処理装置510、成膜処理装置511、512は制御系513によって制御されている。制御系513は各処理装置509、510、511、512の各処理室、ガス供給系、排気系、給電系等の状態を検知する機能を有し、各処理の制御または各処理装置の制御に検知結果をフィードバックする機能を具備している。各処理の制御は予め設定された処理条件に従って、例えばガスの種類、流量、ウェハの温度を設定する。検知結果のフィードバックとは、ある処理装置の複数個ある処理室の1つの排気系に異常がある場合、その処理室を用いないように処理装置に対して指示する等である。

【0109】イオン打込みによる不純物導入処理をウェハに施す処理装置514、洗浄処理、ウェットエッティング処理をウェハに施す処理装置515、レジスト除去処理をウェハに施す処理装置516がそれぞれリング状搬送装置502に結合されている。処理装置516における枚葉アッシャによるレジスト除去処理と処理装置51

5における洗浄により一連のレジスト除去工程に関する全ての処理が可能である。

【0110】熱処理をウェハに施す処理装置517は窒素、水素、酸素、アルゴン等の雰囲気中でのRTA(Rapid Thermal Annealing)処理をウェハに施すことが可能な処理装置である。ウェハのロード・アンロード処理装置518は本製造システムへのウェハのロード、アンロードを行う処理装置である。ロード・アンロード処理装置518は複数のウェハを一度に設置すると1枚ずつ

10 製造システムにロードする機能を有し、逆に製造システムから1枚ずつアンロードして複数のウェハを一度に外部に取り出させる機能も有する。

【0111】成膜処理装置519は層間絶縁膜平坦化のための塗布膜を形成する処理をウェハに施す処理装置である。処理装置519は塗布のみならず必要に応じて塗布膜にベークを施す処理を行うことが可能な機構を具備している。図24に示した本実施例の製造システムの処理装置は全て枚葉処理装置である。継続する全ての枚葉処理装置の間は搬送時間3分以内でウェハを搬送可能な枚葉搬送装置で結ばれていて、製造システム全体が1つの一連の継続した処理をウェハに施すことが可能なシステムとなっている。各処理装置の構成や処理の流れは、実施例2の場合と同様である。

【0112】次に本発明の製造システムによる製造方法について説明する。始めにウェハはロード・アンロード処理装置518から製造システムに入る。ロード・アンロード処理装置518に一度に25枚のウェハをまとめて設置すると1枚ずつ適当な間隔をおいて製造システムにロードされる。この間隔は本実施例では平均24分である。ウェハは次にリング状搬送装置502を経由して

20 処理装置509に搬送されウエット洗浄を施される。さらに隣接する処理装置510で酸化処理を施される。次に再びリング状搬送装置502を経由して搬送されたウェハは成膜処理装置506でCVD法によって窒化シリコン膜が形成される。続いてリング状搬送装置502、直線状搬送装置503bを経てリソグラフィー工程に関する処理を行なう複数の処理装置501に入ったウェハはレジスト塗布処理、レジストベーク処理、水銀のi線ランプ光源による露光処理、レジスト現像処理等を含む

30 一連のリソグラフィー工程に関する処理を施される。この後ウェハは直線状搬送装置503a、リング状搬送装置502を経由してドライエッティング処理装置506に搬送され、そこでシリコン窒化膜の一部がレジストをマスクとするドライエッティングによって選択的に除去される。次にウェハはリング状搬送装置502を通って処理装置514に搬送され、イオン打込み処理を施され、その後処理装置516でレジストが除去される。以後同様に、順次複数の半導体ウェハに対して工程に従って継続的な処理を施した。本実施例のTは3(分)である。実50 施例2と同様の後追い処理の導入や処理装置への複数の

処理室の具備によってこれを実現した。各処理装置間の搬送はいずれも3分である。

【0113】本実施例における複数ウェハの処理でも実施例1乃至4と同様に搬送にも処理と同じ時間を割り当てている。このため後追い処理や複数の処理室の活用による処理で加算される分を除けば、概ね製造システム中にあるウェハの内の概ね半数のウェハが処理され、同じに残りのウェハが搬送される。このような方式を探らずにある時間は全ウェハを処理して、次に一齊に全ウェハを搬送させる方式では搬送時間さえ短縮されれば本実施例のように搬送にも一処理分の時間を割り当てる方式よりも工完が短縮される可能性がある。しかしながらそれは少量の処理を行なう場合に限って可能となることがあり、通常の生産形態では本実施例の方式が優れている。なぜなら、一齊搬送中はウェハに対する処理が行われないため装置稼動率が低くなるからである。さらに全ウェハを次の処理装置に割り振ることは極めてスケジューリングを困難にし、製造システム全体を効率的に運用することが難しくなる。本実施例の製造システムでは複数のウェハに処理を施すに際し、処理が施される前にn番目のウェハに対するm番目(n, m は正の整数)の処理を、ある時刻を基準として $(n + 2 \times m - 3) \times T$ 分後から $(n + 2 \times m - 2) \times T$ 分後の間、m番目の処理を行った処理装置から $(m + 1)$ 番目の処理を行う処理装置への処理装置間枚葉搬送機構による搬送を $(n + 2 \times m - 2) \times T$ 分後から $(n + 2 \times m - 1) \times T$ 分後の間、n番目のウェハに対する $(m + 1)$ 番目の処理を $(n + 2 \times m - 1) \times T$ 分後から $(n + 2 \times m) \times T$ 分後の間に施すことを基本原則として、処理、搬送のスケジューリングを定め、それに則って処理を施す。後追い処理や複数の処理室の活用による長時間処理はこの例外である。

【0114】図25の横軸に(1)～(5)で示した順序で処理の継続化を進行させ、継続処理化率(=継続処理する処理数/全処理数)を増加させていった。約100の処理を必要とする2層金属配線を有する相補型MOSLSIの製造を例に1ロット25枚の全処理の処理時間を計測した結果である。(1)全てがパッチ搬送の場合、全処理に要する処理時間は約135時間であった。(2)レジスト塗布処理、レジストベーク処理、露光処理、レジスト現像処理等を含むリソグラフィー工程に関する一連の処理の最後の処理とドライエッティングまたはウェットエッティング等のエッティング処理、またはイオン打込みによる不純物導入処理とをまず継続処理とし、 $T = 3$ (分)での処理を可能とした。(3)次に、ドライエッティングまたはウェットエッティング等のエッティング処理、またはイオン打込みによる不純物導入処理とレジスト除去処理とを結んで前記の継続処理と一体化した一連の継続処理とし、 $T = 3$ (分)での処理を可能とした。(4)さらに配線層形成工程と層間絶縁膜形成工

程とを含む配線形成工程に係わる処理を施す処理も一体化して一つの継続処理とし、配線形成工程に関する処理を $T = 3$ (分)での処理とした。(5)このように順次継続処理化を進め、酸化、CVD等の残りの全ての処理も継続処理化して全処理を一連の継続処理に含まれる $T = 3$ (分)の処理とすると、1ロット25枚の全処理の処理時間は10.1時間にまで短縮された。

【0115】本実施例の図24の装置による2層金属配線を有する相補型MOSLSIの製造については上述したレジスト除去処理以降の処理も全て継続処理に属する処理とされているため、1ロットの処理時間は図25に示した継続処理化率100%の10.1時間である。パッチ搬送でロット単位の処理を行っていた場合の135時間と比べて1/10以下に工完が短縮された。

【0116】複数のロットを同一製造システム内で同時に処理して多数のウェハを処理する場合、本実施例の製造システムでは処理装置の共用化が図られているため多少の処理時間低下がもたらされる。最も多く共用化されるリソグラフィー処理装置では微細パターン用とラフパターン用それぞれ6層と8層のパターニングのためのリソグラフィー処理が1枚のウェハに対して施される。すなわち8処理での一処理装置の共用が本実施例の装置による本実施例の2層金属配線を有する相補型MOSLSIの製造における最大の共有である。他の処理装置の共用化の程度はこれよりも低く抑えているため、処理時間の低下は大きなものではない。3分/枚で8層のパターニングに対応するリソグラフィー処理を行うと24分/枚で一日24時間での処理能力は60枚となる。これが本実施例の製造システムの処理能力を規定する。前述の

30 本製造システムへの半導体ウェハの投入量はこのようにして定めた。これより多くの処理が必要な場合は本実施例の製造システムを複数備えればよい。この60枚/日(=1800枚/月)の処理を行った場合1ロット25枚の全処理の処理時間の平均は17時間である。これは高度にコンピュータ化された最適生産管理システムによって全装置が最も効率的に稼働するように管理されているためである。従来のパッチ搬送を基本とした製造システムではいかにコンピュータ化しても60枚/日の処理を行うと処理時間の平均が約400時間まで低下していく。各工程の処理時間を3分に統一し、処理と搬送を同等に扱ったパイプライン処理としたことでより完全に近い最適化が可能となったためである。

【0117】本実施例の製造システムではリング状搬送装置502の内部の製造システムのほぼ中央にリソグラフィー工程に関する処理を行なう複数の処理装置501を配置しているが、このように共用の度合いの高い処理装置を中央に配置すると、ウェハが着工から工完までに搬送される総距離を短くすることができる。このような配置にすれば、搬送速度は比較的遅くすることが可能で50 搬送装置への負担を低減することが可能となる。他にも

共用の度合いの高いレジスト除去処理装置やイオン打込み処理装置を中央に配することも搬送距離の短縮には有効である。本実施例の装置でリソグラフィー処理装置501を置いた理由は以下の通りである。即ち、リソグラフィー処理装置501は高精度の温度制御を必要とする処理装置である。従って従来のようにクリーンルーム中に配置することがほとんど不可欠である。このリソグラフィー処理装置の周囲にリング状搬送装置502や直線状搬送装置503a、503bを配すればこれらもクリーンルーム内に配することができ、搬送装置自体に複雑な機構を具備させなくても清浄度の維持、管理が容易となる利点があるためである。リング状搬送装置502の周囲に配置された処理装置は場合によっては清浄度の低いクリーンルームやクリーンルーム外に配置することもできるため従来に比べて高清浄度を要するクリーンルーム面積を減じることが可能となる大きな利点がある。

【0118】工完の短縮と、枚葉搬送装置の具備により、本実施例の製造システムは従来のような高清浄度の清浄空間に収める必要がなくなり、従来の清浄空間よりも格段に低クラスの清浄空間で製造を行っても同等以上の良品率が得られる効果もあった。クラス10000のクリーンルームに設置した本実施例の製造システムを用いることにより、最小設計寸法0.3μmの2層金属配線を有する相補型MOS論理LSIの良品率は、従来の装置を用いてクラス100のクリーンルームで製造していた場合の78%から92%に向上了。

【0119】本実施例の製造システムではT=3(分)であるが、工完短縮の効果は劣るもの概ね7分以下であれば良品率の向上、高清浄度を要するクリーンルーム面積を減じる効果等から一部の製品の製造において低コスト化の効果がある。5分以下であれば、DRAM、SRAM等の大量生産によってコストの大幅低下がもたらされる製品以外の製造において低コスト化が可能である。

【0120】さらに、複数の品種を混在させて製造を行う場合に、本実施例の製造システムは従来の製造システムの場合よりも、各処理装置の稼働率低下が小さい効果もある。また従来特に急いで製造する必要のある品種を優先して製造することで、製造システム全体の処理の流れが乱され、各処理装置の稼働率が低下し、生産量が低減し、他の品種の工完が長くなる弊害がもたらされる場合が多くたが、本実施例の製造システムでは全ての品種の工完が短いため、従来のように特定の品種の処理を優先させる必要が無く、上記の弊害がもたらされることもない。従って、本実施例の製造システムは多品種変量生産に好適な製造システムである。

【0121】(実施例6)図27乃至図39及び表6乃至表8を用いて説明する。図27は本発明の製造システムの一実施例を示す図である。本実施例の製造システムは素子が形成されコンタクト孔が開口された半導体ウェ

ハに配線を形成するための製造システムである。本実施例はこの製造システムを用いて半導体ウェハに1層の配線層とパッシベーションのための保護膜層を形成した実施例である。

【0122】環状の2組の処理装置間搬送装置601-1、601-2の周囲にメタル膜成膜処理装置602、絶縁膜成膜処理装置603、リソグラフィー処理装置604、保管装置605、メタルドライエッチング処理装置606、絶縁膜ドライエッチング処理装置607、製造システムに半導体ウェハを投入したり製造システムから半導体ウェハを取り出す投入、取り出し装置608が結ばれている。本実施例では半導体ウェハは1枚を1組としている。半導体ウェハ6枚(半導体ウェハ1~6)にメタル膜成膜処理装置602における処理に続いて、リソグラフィー処理装置604、メタルドライエッチング処理装置606、絶縁膜成膜処理装置603、リソグラフィー処理装置604、絶縁膜ドライエッチング処理装置607における継続する処理を施した。

【0123】製造システムへの半導体ウェハの払い出しは、投入、取り出し装置608から行った。ウェハを6枚まとめて上記装置608の有する予備室608-1に設置すると予備室608-1内は高清浄度大気で置換され、半導体ウェハは高清浄度大気で満たされた保管室608-2に、保管室608-2が有する搬送機構によって運ばれる。保管室608-2からは半導体ウェハ1から順番に1組ずつ、払い出し室608-4が有する搬送機構によって、処理装置間搬送装置601-1または601-2に、ある時刻を起点として本実施例のTである6分間隔で交互に払い出される。ウェハ6枚を予備室608-1に設置してから半導体ウェハ1の払い出しが開始されるまでに要する時間は1分である。払い出し室608-4は高清浄度大気で満たされている。また、処理装置間搬送装置601-1、601-2では半導体ウェハは高清浄度大気中を搬送される。本実施例の処理装置間搬送装置601-1、601-2はベルトの駆動力により一方向に半導体ウェハを移動させる機構であって、それぞれ9分間で一周する。外側にある搬送系601-1の一一周の長さは45mで搬送速度は300m/h_rであり、従来の搬送技術で実現可能である。処理装置間搬送装置601-1、601-2によって、製造システム内のいずれの2つの処理装置の間も最長9分間で移動可能である。処理装置からの半導体ウェハへの払い出しに要する時間、処理装置が受け入れるのに要する時間を含めて、本実施例のTである6分の2倍未満で処理装置間の搬送が可能である。

【0124】始めに半導体ウェハ1は搬送装置601-1、601-2のいずれかによってメタル膜成膜処理装置602に運ばれる。メタル膜成膜処理装置602の構成を図28に示す。同処理装置における処理の内訳を、50同処理装置までの搬送の内訳と共に図29に示す。同様

に絶縁膜形成処理装置については図32と図33、リソグラフィー処理装置については図34と図35、メタルドライエッチング処理装置については図36と図37、絶縁膜ドライエッチング処理装置については図38と図39にそれぞれの処理装置における処理と、それぞれの処理装置までの搬送の内訳を示す。

【0125】処理装置間搬送装置601-1、601-2のいずれかから半導体ウェハ1を高純度窒素が満たされた保管装置室602-1が有する搬送機構602-9が受け取る。次に大気圧の窒素で満たされた予備室1602-2に同室が有する搬送機構602-10によって運ばれた後、予備室1602-2は0.06Paまで真空排気される。

【0126】投入、取り出し装置608の払い出し室608-4が有する搬送機構による半導体ウェハ1の搬送装置601へ払い出しの開始から、処理装置602の予備室1602-2の排気が終了し搬送室602-3への転送が可能となるまでの所要時間は12分未満である。12分経過した時刻から処理が開始される。半導体ウェハ1に対するメタル成膜処理装置602における処理の開始の時刻を時刻T₀とする。搬送室602-3への転送が可能となった時刻から、処理の開始までが、処理待ちの時間である。

【0127】処理の最初は予備室602-2から搬送室602-3への半導体ウェハ1の搬送である。搬送室602-3が有する搬送機構602-11によって行われる。搬送室602-3の圧力は6.5×10E(-5)Paである。次いで同搬送機構602-11によって半導体ウェハは前処理室602-4に運ばれそこで膜形成の前処理を施される。本実施例の製造システムではArのソフトプラズマによるソフトエッチングでコンタクトホール底のSi基板表面の自然酸化膜等をエッチング除去する方法を用いている。処理時の圧力0.65Paで、エッチング時間は30秒である。前処理を終えた半導体ウェハ1は前処理室602-4の排気後、再び搬送室602-3が有する搬送機構602-11によって搬送室602-3を経て今度はスパッタ室1602-5に運ばれる。スパッタ室1602-5ではバリア膜の形成が行われる。本実施例のバリア膜はTiNである。放電ガスにArとN₂を用いた反応性スパッタによって150nmの膜が形成される。膜形成時の圧力は0.5Paで、膜形成に要する時間は1分である。バリア膜の形成を終えた半導体ウェハ1は次に搬送機構602-11によって搬送室602-3を経てスパッタ室2602-6に移動する。スパッタ室2602-6ではAl-1%Si-0.5%Cu合金膜の形成が行われる。Al合金膜の厚さは700nmであり、膜形成時の圧力は0.5Pa、膜形成に要する時間は1分間である。Al合金膜の形成を終えた半導体ウェハ1は搬送室602-3の有する搬送機構602-11によって搬送

室602-3を経て0.06Paの予備室2602-7に転送され、予備室2602-7が窒素によって大気圧に戻された後、予備室2602-7が有する搬送機構602-12によって高純度窒素を満たされた払い出し室602-8に移動する。予備室1602-2から搬送室602-3への転送の開始から、払い出し室602-8への移動が終了し、払い出し室602-8の有する搬送機構602-13によっていつでも処理装置間搬送装置601への払い出しが可能となるまでの所要時間は6分未満の5.7分である。6分経過した時刻から次の処理装置への搬送が開始される。処理装置間搬送装置601-1または601-2への払い出しが可能となった時刻から、搬送の開始までが、搬送待ちの時間である。

【0128】半導体ウェハ1に対するメタル成膜処理装置602での処理が始まる時刻がT₀である。時刻T₀から3T(=18)分後までに半導体ウェハ1と半導体ウェハ2が受ける処理、搬送の内容を説明するための図が図30である。時刻T₀から時刻T₀+TまでのT(=6)分間が、メタル成膜処理装置602における半導体ウェハ1の処理時間である。時刻T₀+Tから時刻T₀+3Tまでの2T分間がメタル成膜処理装置602からリソグラフィー処理装置604への半導体ウェハ1の搬送時間である。この搬送について説明する。時刻T₀+Tにまず半導体ウェハ1の処理装置間搬送装置601-1または601-2への払い出しが開始される。処理装置602の払い出し室602-8が有する搬送機構602-13(図28)によって搬送装置601-1または601-2に払い出された半導体ウェハ1は、搬送装置601-1または601-2によって次の処理を行うリソグラフィー処理装置604に運ばれる。同処理装置の保管室604-1が有する搬送装置601-1または601-2から処理装置への半導体ウェハへの受け入れを行う搬送機構604-7によって保管室604-1に運ばれる(図33)。保管室604-1への移動が完了して搬送機構604-8による塗布室604-2への搬送に始まるリソグラフィー処理装置604における処理開始が可能な状態となる時刻から、時刻T₀+3Tまでは処理待ちの時間である。図30には半導体ウェハ2が時刻T₀から、時刻T₀+3Tまでに受ける処理、搬送の詳細も併せて示してある。投入、取り出し装置608によって製造システムに半導体ウェハ1よりもT分遅れて投入された半導体ウェハ2は、ちょうどT分遅れて半導体ウェハ1の受けた処理、搬送等を受ける。半導体ウェハ2にとっては、時刻T₀-Tから時刻T₀+Tまでの2T分間が前の処理装置、すなわち投入、取り出し装置608からメタル膜成膜処理装置602への搬送時間である。時刻T₀+Tから時刻T₀+2TまでのT分間がメタル膜成膜処理装置における半導体ウェハ2の処理時間である。

【0129】時刻 T_0 から $3T$ (=18) 分後までに 半導体ウェハ3と半導体ウェハ4が受ける処理、搬送の内容を説明するための図が図31である。投入、取り出し装置608によって製造システムに半導体ウェハ1よりも2T分遅れて投入された半導体ウェハ3は、ちょうど2T分遅れて半導体ウェハ1の受けた処理、搬送等を受ける。半導体ウェハ3にとっては、時刻 T_0 から時刻 $T_0 + 2T$ までの2T分間が前の処理装置、すなわち投入、取り出し装置608からメタル膜成膜処理装置602への搬送時間である。時刻 $T_0 + 2T$ から時刻 $T_0 + 3T$ までのT分間がメタル膜成膜処理装置における半導体ウェハ3の処理時間である。半導体ウェハ1よりも3T分遅れて投入された半導体ウェハ4は、ちょうど3T分遅れて半導体ウェハ1の受けた処理、搬送等を受ける。半導体ウェハ4にとっては、時刻 $T_0 + T$ から時刻 $T_0 + 3T$ までの2T分間が前の処理装置、すなわち投入、取り出し装置608からメタル膜成膜処理装置602への搬送時間である。

【0130】次に半導体ウェハ1がリソグラフィー処理装置604で受ける処理について図34、図35を用いて詳細に説明する。保管室604-1からまず、搬送機構604-8によって塗布室604-2に運ばれ、ここでレジストを回転塗布される。厚さ $1.2 \mu m$ のレジストの塗布に要する時間は40秒であった。図34には示していないが、搬送機構604-8等は全て窒素を満たした筐体中に納められていて、この処理装置604内で半導体ウェハが大気に晒されることはない。半導体ウェハ1は、次に搬送機構604-9によってベーク室604-3に移される。ここで $120^\circ C$ 40秒間の熱処理が施され、レジストが硬化する。ベーク室604-3からは搬送機構604-10によって露光室604-4に運ばれ、ここで水銀のi線を光源とする露光処理が行なわれる。露光室604-4の機能は通常のステッパーと同等である。半導体ウェハ1に対する露光処理に要する時間は2分であった。露光後のウェハ1は搬送機構604-11によって現像室604-5に移動する。ここで半導体ウェハ1表面は現像液に晒されて現像処理を施される。現像に要する時間は80秒であった。現像後のウェハ1は搬送機構604-12によって乾燥室604-6に移る。保管室604-1から塗布室604-2への移動が開始した時刻から、乾燥室604-6が有する搬送機構604-13による処理装置間搬送装置601-1または601-2(図27)への払い出しが可能となるまでの時間は、本実施例の製造システムのT、すなわち6分未満の5.3分である。6分経過する時刻までが搬送待ちの時間である。6分経過した時刻から搬送が開始される。

【0131】半導体ウェハ1は、搬送装置601-1、601-2のいずれかに払い出され、メタルドライエッティング処理装置606に運ばれ、同処理装置606の保

管室606-1(図36)が有する搬送機構606-9によって窒素が満たされた保管室606-1に移動し、さらに搬送機構606-10によって予備室1 606-2に移る。搬送開始から予備室1 606-2の0.65Paまでの真空排気が終了して、いつでも搬送室606-3への移動が可能となるまでの時間は本実施例の製造システムのTである6分の2倍、すなわち12分未満である。12分経過する時刻までが処理待ちの時間である。12分経過した時刻から処理が開始される。

10 【0132】半導体ウェハ1がメタルドライエッティング処理装置606で受ける処理を図36、図37を用いて説明する。予備室1 606-2の半導体ウェハ1は、搬送室606-3が有する搬送機構606-11によって搬送室606-3に移され、さらにエッティング室606-4に移動する。搬送室606-3の圧力は、0.01Paである。エッティング室606-4でAl合金膜/TiN膜の積層膜のエッティングが行なわれる。塩素とBCl₃の混合ガスを用いた同積層膜のエッティングには40秒を要した。エッティング時の圧力は0.4Paで、エッティング室606-4内を一旦0.015Paまで排気した後、エッティング終了後の半導体ウェハ1は搬送機構606-11によって搬送室606-3を経て次に防食処理室606-5に運ばれ、ここでAl合金膜に対するCHF₃による防食処理が施される。処理時の圧力は0.6Pa、処理時間は30秒である。防食処理を終えたウェハ1は搬送機構606-11によって搬送機構606-3を経て防食処理室606-5からアッシャー室606-6に移動する。アッシャー室606-6では酸素プラズマによってレジストがアッシング除去される。

20 30 【0133】半導体ウェハ1はメタルドライエッティング処理装置606から処理装置間搬送装置601-1、601-2のいずれかによって絶縁膜形成処理装置603に移動する。

40 【0134】絶縁膜形成処理装置603での処理を図32、図33を用いて説明する。絶縁膜形成処理装置603の有する膜形成室1 603-4はTEOSと酸素を原料とするプラズマCVD(化学気相成長)法による二酸化シリコン膜を形成する形成室である。ここで形成される二酸化シリコン膜は主として配線の層間絶縁膜として用いられる。膜形成室2 603-5はSiH₄とN

H_3 を原料としたプラズマCVD法による窒化シリコン膜を形成する形成室である。この窒化シリコン膜は主として半導体ウェハの最上層の、パッシベーションのための保護膜として用いられる。今、半導体ウェハ1上に形成されるのはこの窒化膜である。この絶縁膜形成処理装置603では主な処理が膜形成のみで時間的に余裕があるため、半導体ウェハ1は保管室603-1で処理待ちをする。処理装置間搬送装置601-1、601-2のいずれかから搬送機構603-8によって保管室603-1に移動して処理待ちをしていた半導体ウェハ1に対して処理が開始される。

【0135】搬送機構603-9による保管室603-1から予備室1 603-2への移動の開始が処理の開始である。予備室1 603-2から搬送機構603-10によって搬送室603-3に運ばれ、さらに膜形成室2 603-5に運ばれる。ここで前述のプラズマCVD法により、半導体ウェハ1上に厚さ0.5 μmの窒化シリコン膜が形成される。圧力は50Pa、膜形成に要する時間は1分である。膜形成後のウェハ1は搬送機構603-10によって搬送室603-3を経て予備室2 603-6に移動し、予備室2 603-6が大気圧の窒素で満たされた後、搬送機構603-11によって窒素が満たされた払い出し室603-7に移動し、搬送機構603-12による処理装置間搬送装置601-1または601-2(図27)への払い出しを待つ。処理の開始から払い出し可能となるまでが4分である。従って、2分間搬送を待つことになる。半導体ウェハ1が膜形成室2 603-5から搬送室603-3に移動した後、膜形成室2 603-5は NF_3 プラズマによってクリーニングされて、次の半導体ウェハの処理に備える。

【0136】半導体ウェハ1は絶縁膜形成処理装置603から再びリソグラフィー処理装置604に運ばれ、メタル膜形成後と同様の処理を受ける。露光時のレチクルが異なる等処理条件の違いはあるものの、処理の流れ、所要時間は全く同じである。リソグラフィー処理装置604からは絶縁膜ドライエッティング処理装置607に移動する。

【0137】絶縁膜ドライエッティング処理装置607での処理を図38、図39を用いて説明する。まず、半導体ウェハ1は処理装置間搬送装置601-1または601-2(図27)から搬送機構607-8によって窒素

が満たされた保管室607-1に運ばれ、さらに搬送装置607-9によって予備室1 607-2に運ばれて、予備室1 607-2内が排気されて処理を待つ。処理の開始は、搬送室607-3への移動である。搬送機構607-10によって予備室1 607-2から搬送室607-3に運ばれ、さらにエッティング室607-4に移動する。エッティング室607-4では二酸化シリコン膜のドライエッティング処理も可能であるが、半導体ウェハ1に対してはここで窒化シリコン膜のドライエッティング処理が施される。エッティングガスは CHF_3 、圧力は0.7Pa、処理時間は40秒である。エッティングが終了した半導体ウェハ1は搬送機構607-10によって搬送室607-3を経てエッティング室607-4からアッシャー室607-5に移動する。アッシャー室607-5では酸素プラズマによってレジストがアッシング除去される。処理時の圧力は50Pa、処理時間は30秒である。レジストが除去された後、搬送機構607-10によって搬送室607-3を経て予備室2 607-6に移動し、さらに搬送機構607-11によって窒素が満たされた払い出し室607-7に移動して、搬送機構607-12による払い出しを待つ。処理の開始から払い出し可能となるまでの所要時間は4分であるから2分間搬送を待つ。

【0138】メタル膜成膜処理装置602、リソグラフィー処理装置604、メタルドライエッティング処理装置606、絶縁膜成膜処理装置603、リソグラフィー処理装置604、絶縁膜ドライエッティング処理装置607における一連の継続する処理を終えた半導体ウェハ1は、処理装置間搬送装置601-1または601-2によって、投入、取り出し装置608に運ばれる。図27に示した、同装置608の有する搬送機構608-3によって保管室608-2に移動した半導体ウェハ1は後続の半導体ウェハ2~6と共に窒素が満たされた予備室608-1に運ばれて、製造装置からの取り出しを待つ。保管室608-2から予備室への搬送には1分を要する。

【0139】6枚の半導体ウェハ(半導体ウェハ1~6)のうち3枚の半導体ウェハ(半導体ウェハ1~3)が時刻 T_0 から、時刻 T_0+13T までの各T分間に受け処理、搬送をまとめたのが表6乃至表8である。

【0140】

【表6】

(表6)

時刻	ウエハ1	ウエハ2	ウエハ3
T0～T0+T	処理装置Aで処理	Aへ搬送	Aへ搬送
T0+T～T0+2T	AからBへ搬送	処理装置Aで処理	Aへ搬送
T0+2T～T0+3T	AからBへ搬送	AからBへ搬送	処理装置Aで処理
T0+3T～T0+4T	処理装置Bで処理	AからBへ搬送	AからBへ搬送
T0+4T～T0+5T	BからCへ搬送	処理装置Bで処理	AからBへ搬送
T0+5T～T0+6T	BからCへ搬送	BからCへ搬送	処理装置Bで処理
T0+6T～T0+7T	処理装置Cで処理	BからCへ搬送	BからCへ搬送
T0+7T～T0+8T	CからDへ搬送	処理装置Cで処理	BからCへ搬送
T0+8T～T0+9T	CからDへ搬送	CからDへ搬送	処理装置Cで処理
T0+9T～T0+10T	処理装置Dで処理	CからDへ搬送	CからDへ搬送
T0+10T～T0+11T	DからBへ搬送	処理装置Dで処理	CからDへ搬送
T0+11T～T0+12T	DからBへ搬送	DからBへ搬送	処理装置Dで処理
T0+12T～T0+13T	処理装置Bで処理	DからBへ搬送	DからBへ搬送

処理装置A：メタル成膜処理装置、処理装置B：リソグラフィー処理装置

処理装置C：メタルドライエッティング処理装置、処理装置D：絶縁膜成膜処理装置

処理装置E：絶縁膜ドライエッティング処理装置。T0+Tは時刻T0からT分後の意。

【0141】

【表7】

(表7)

時刻	処理装置A	処理装置B	処理装置C
$T_0 \sim T_0+T$	ウエハ1を処理		
$T_0+T \sim T_0+2T$	ウエハ2を処理		
$T_0+2T \sim T_0+3T$	ウエハ3を処理	ウエハ1を処理	
$T_0+3T \sim T_0+4T$	ウエハ4を処理	ウエハ2を処理	
$T_0+4T \sim T_0+5T$	ウエハ5を処理	ウエハ3を処理	ウエハ1を処理
$T_0+5T \sim T_0+6T$	ウエハ6を処理	ウエハ4を処理	ウエハ2を処理
$T_0+6T \sim T_0+7T$		ウエハ5を処理	ウエハ3を処理
$T_0+7T \sim T_0+8T$		ウエハ6を処理	ウエハ4を処理
$T_0+8T \sim T_0+9T$		ウエハ1を処理	ウエハ5を処理
$T_0+9T \sim T_0+10T$		ウエハ2を処理	ウエハ6を処理
$T_0+10T \sim T_0+11T$		ウエハ3を処理	
$T_0+11T \sim T_0+12T$		ウエハ4を処理	
$T_0+12T \sim T_0+13T$		ウエハ5を処理	

処理装置A：メタル成膜処理装置、処理装置B：リソグラフィー処理装置
 処理装置C：メタルドライエッティング処理装置、処理装置D：絶縁膜成膜処理装置
 処理装置E：絶縁膜ドライエッティング処理装置。 T_0+T は時刻 T_0 からT分後の意。

【0142】

【表8】

(表8)

時刻	処理装置間の搬送機構		
	AからBへ	BからCへ	CからDへ
$T_0 \sim T_0+T$			
$T_0+T \sim T_0+2T$	ウェハ1		
$T_0+2T \sim T_0+3T$	ウェハ1, 2		
$T_0+3T \sim T_0+4T$	ウェハ2, 3		
$T_0+4T \sim T_0+5T$	ウェハ3, 4	ウェハ1	
$T_0+5T \sim T_0+6T$	ウェハ4, 5	ウェハ1, 2	
$T_0+6T \sim T_0+7T$	ウェハ5, 6	ウェハ2, 3	
$T_0+7T \sim T_0+8T$	ウェハ6	ウェハ3, 4	ウェハ1
$T_0+8T \sim T_0+9T$		ウェハ4, 5	ウェハ1, 2
$T_0+9T \sim T_0+10T$		ウェハ5, 6	ウェハ2, 3
$T_0+10T \sim T_0+11T$		ウェハ6	ウェハ3, 4
$T_0+11T \sim T_0+12T$			ウェハ4, 5
$T_0+12T \sim T_0+13T$			ウェハ5, 6

処理装置A：メタル成膜処理装置、処理装置B：リソグラフィー処理装置

処理装置C：メタルドライエッティング処理装置、処理装置D：絶縁膜成膜処理装置

処理装置E：絶縁膜ドライエッティング処理装置。 T_0+T は時刻 T_0 からT分後の意。

【0143】表6に示したように、半導体ウェハから見ると、継続する処理と処理装置間の搬送が処理T分、搬送2T分で繰り返される、処理にT分間、搬送に2T分間という時間を割り付けたパイプライン処理になっている。本実施例のTは6分であるが、これは本実施例における各処理装置の、処理済みの半導体ウェハを処理装置間搬送装置に払い出すことが可能な最小時間間隔の最大、すなわちメタル膜成膜部門の5.7分に余裕を加えて定めた時間である。本実施例の各処理装置は、処理装置内搬送装置の制御等の制約から後追い処理ができない。すなわち1枚の半導体ウェハを処理している間は次のウェハの処理に入れない。例えば先行するウェハのメタルのエッティングが終了して同ウェハが防食処理室に移っても、後続のウェハに対するエッティングを開始できない。このため、本実施例のTは6分であるが、後追い処理が可能であればもっと短いTを設定することも可能となる。また本実施例の処理装置間搬送装置は2組であるが、Tが短くて搬送速度が不足する場合には組数をさらに増やせばよい。L組の搬送装置を用いる場合には、 $L \times T$ 分間に搬送に割り付ければよい。

【0144】3つの処理装置（処理装置A～C）が時刻 T_0 から時刻 T_0+13T までの各T分間に半導体ウェハ

に施す処理をまとめたのが表7である。処理装置から見れば、搬送待ちの時間は除いて6枚の半導体ウェハに間断なく処理が施されている。表8は処理装置間搬送装置の3つの部分、AからB、BからC、CからDへの搬送を行う部分が、時刻 T_0 から時刻 T_0+13T までの各T分間に搬送する半導体ウェハをまとめた図である。

【0145】2組の処理装置間搬送装置と処理装置にウェハが割り当てられるため、2組の処理装置間搬送装置内に全ウェハの2/3が存在する。2/3の半導体ウェハが搬送装置によって搬送中の時、1/3の半導体ウェハは処理装置内で処理中である。処理にT分間、搬送に

$L \times T$ 分間に割り付ける処理と搬送を融合したパイプライン処理では常に製造装置中に存在する半導体ウェハの1/(L+1)しかL組の各処理装置間搬送装置内には存在しない。このため搬送装置が複雑化しない効果がある。

【0146】本実施例で6枚の半導体ウェハを製造装置に投入してから取り出し可能となるまでの時間は1.5.2分であった。最初の半導体ウェハ1が取り出し可能となるまでが、6処理7搬送の20T (=120) 分+2分（投入、取り出しが各1分）の122分で半導体ウェハ2以降がT分ずつ遅れるのでこれに5T (=30) 分が

加わるためである。

【0147】従来のように6枚の半導体ウェハを単位としてロット処理した場合と比較する。これは本発明のパイプライ処理によらずに、従来の方法で6枚のウェハを処理するには最も工完が短い方法である。各処理装置における半導体ウェハ1枚当たりの処理時間はメタル成膜処理装置が5.7分、絶縁膜成膜処理装置が4分、リソグラフィー処理装置が5.3分(2回の処理で10.6分)、メタルドライエッティング処理装置が5分、絶縁膜ドライエッティング処理装置が4分である。ロット単位の処理では、各処理装置で6枚のウェハを全て処理してから次の処理装置に搬送する。従って、処理時間の総計は各処理装置におけるウェハ1枚当たりの処理時間の6倍の総計であり、175.8分である。これに搬送時間と投入、取り出しの時間が加わる。搬送が9分、投入、取り出しが各1分で63(=9×7)分+2分の65分が加わるので、6枚の半導体ウェハを製造装置に投入してから取り出し可能となるまでの時間は240.8分である。本実施例の方が工完が約半分に短縮された。

【0148】本実施例では1枚が1組のウェハを単位として扱っているので、従来のロット単位の処理と比べて割り付けるべき処理の時間が短いので、無駄なく割り付けられる効果もある。従来のように何枚かのウェハを1組としても本発明の、処理にT分間、搬送にL×T分間を割り当てるパイプライン処理は可能であり、工程短縮の効果がある。

【0149】工完の短縮とウェハを高純度大気中搬送できる処理装置間搬送装置を備えることによって、本実施例の製造システムは従来のような高清浄度の清浄空間に納める必要はなくなった。また、良品率の向上の効果もあった。処理装置は本実施例と同等の従来の装置を用いた場合、88%だった良品率は93%まで向上した。

【0150】表7から分かるように、各処理装置に対するウェハの割付け(スケジューリング)は最適化の水準が高い。処理装置は空き時間なく次々にウェハ処理している。これは各処理装置での処理がT分、処理装置間の搬送が2T分に統一されていてタイミングが揃っていることの効果である。処理する半導体ウェハの枚数が多くなればよりこれらの効果は大きくなる。

【0151】(実施例7)図4.0乃至図4.1、表9を用いて説明する。本実施例は本発明をシリコンのメモリLSIを製造するための製造システムおよび製造方法に適用した実施例である。本実施例の製造システムは2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理をウェハに施す製造システムである。

【0152】図4.0は本実施例の製造システムを示す図である。処理装置701、702はレジスト塗布処理、レジストベーク処理、水銀のi線ランプ光源による露光処理、レジスト現像処理等を含む一連のリソグラフィー工程に関する処理を行う複数の処理装置である。層間絶

縁膜層のドライエッティングに関する処理を行う処理装置

703は、二酸化シリコンまたは窒化シリコンのドライエッティング処理をウェハに施すことが可能なクラスタツールである。2つのエッティング室703-1、703-2の他にレジスト除去処理をウェハに施すことが可能なアッシャー室703-3が具備されている。2つのエッティング室703-1、703-2はいずれも二酸化シリコンまたは窒化シリコンのドライエッティング処理が可能である。配線層のドライエッティングに関する処理を行う

10 処理装置704は、アルミニウムを主成分とする合金、タンクステン、窒化チタン等の金属または金属化合物のドライエッティング処理をウェハに施すことが可能なクラスタツールで、エッティング処理室704-1の他にレジスト除去処理をウェハに施すことが可能なアッシャー室704-2も具備されている。ウェット洗浄処理の処理装置が705である。アシングによるレジスト除去後に残存するレジストを完全に除去して汚染を取り除くための洗浄を行なう2つの洗浄室705-1、705-2を有する他、メタル成膜前にシリコン表面の酸化膜を除去する行なうフッ酸系の液によるウェットエッティングのための洗浄室705-3を有している。メタル成膜処理装置706はアルミニウムを主成分とする合金、タンクステン、窒化チタンの成膜処理をウェハに施すことが可能なクラスタツールである。成膜処理装置706でウェハに施される成膜処理はスパッタ法によるものとCVD法によるものがある。スパッタ法による窒化チタン等の成膜は処理室706-1で行なう。スパッタ法によるアルミニウムを主成分とする合金の成膜は処理室706-2で行なう。処理室706-3はCVD法によるタンクステンの成膜に用いる。絶縁膜成膜処理装置707は、二酸化シリコンまたは窒化シリコンの成膜処理をウェハに施すことが可能なクラスタツールである。CVD法による成膜を行なう2つの処理室707-1、707-2の他に、SOG(Spin On Glass)の塗布、ベークを行う複数の処理室707-3も備えている。CVD成膜では、二酸化シリコンは処理室707-1を用いて主としてTEOSを原料とするプラズマCVD法で形成し、窒化シリコンは処理室707-2を用いてモノシランとアンモニアを原料とするプラズマCVD法で形成する。各

30 処理装置内の構成、処理の流れは実施例1の処理装置と同様である。

【0153】本実施例は24枚のウェハを1組(ロット)としている。本実施例の製造システムでは処理装置間の搬送は全てロット単位の搬送である。搬送装置708はループ状の搬送装置であり、ウェハは高清浄度大気中を搬送される。この搬送装置708と各処理装置の間は他の実施例と同様の共通化されたロードロック室を含むインターフェースで結ばれている。他の実施例の製造システムとの違いは、本実施例の製造システムはロット単位の搬送であるためインターフェースが1ロット分の

ウェハを纏める機能を有している点である。各インターフェースが有する搬送装置によって、ウェハの組の処理装置への払い出しや処理装置からの受入れが行なわれる。一連のリソグラフィー工程に関する処理を行う複数の処理装置701、702と搬送装置708との間はウェハを2つの処理装置701、702に割り振る特別なインターフェース709が設けられている。保管装置710は図40に示した製造システムが有する保管装置であり、配線工程前までの処理を終えたウェハが常に一定*

(表9)

*量以上蓄えられていていつでも配線工程に着工可能な状態で保管されている。

【0154】表9は本実施例の製造システムを用いて製造する2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理と使用する処理装置または処理室を示す表である。

【0155】

【表9】

番号	工程名	バッチ処理の時間(24枚)	本実施例の処理装置または処理室(図40)
1	コントラクトホールホト	7.2	701または702
2	コントラクトホールエッティング	7.2	703-1または703-2
3	アッショング	4.0	703-3または704-2
4	洗浄	6.0	705-2または705-3
5	SiO ₂ 洗浄	3.0	705-1
6	スパッタTiN膜形成	7.2	706-1
7	CVD-W膜形成	7.2	706-3
8	第1層配線ホト	7.2	701または702
9	第1層配線エッティング	7.2	704-1
10	アッショング	4.0	703-3または704-2
11	洗浄	6.0	705-2または705-3
12	層間絶縁膜形成	7.2	707-2
13	SOG塗布、ペーク	7.2	707-3
14	層間絶縁膜形成	7.2	707-2
15	ヴィアホールホト	7.2	701または702
16	ヴィアホールエッティング	7.2	703-1または703-2
17	アッショング	4.0	703-3または704-2
18	洗浄	6.0	705-2または705-3
19	SiO ₂ 洗浄	3.0	705-1
20	CVD-W膜形成	7.2	706-3
21	スパッタAl膜形成	7.2	706-2
22	第2層配線ホト	7.2	701または702
23	第2層配線エッティング	7.2	704-1
24	アッショング	4.0	703-3または704-2
25	洗浄	6.0	705-2または705-3
26	保護用絶縁膜形成	7.2	707-2
27	留化膜形成	7.2	707-1
28	保護膜ホト	7.2	701または702
29	保護膜エッティング	7.2	703-1または703-2
30	アッショング	4.0	703-3または704-2
31	洗浄	6.0	705-2または705-3

【0156】表中には本実施例の製造システムの処理装置でのウェハ24枚当たりの処理時間が記してある。最も長い時間を要する処理装置における処理時間7.2分に余裕を加えて、本実施例のTは8.0分とした。搬送にも同じT、すなわち8.0分を割り当てている。図41は本実施例の製造システムによる生産量と配線工程の工完を処理にさきだってスケジューリングした結果である。処理と搬送のパイプライン処理を用いない従来の製造方法による場合の結果も合わせて示す。本実施例、従来の製造方法共、生産量はウェハを単位として144枚/日である。本実施例では、処理、搬送のスケジューリングを定め、それに則って処理を施す。スケジューリングの基本原則は処理装置群において複数のウェハの組に処理を施

すに際し、n番目のウェハの組に対するm番目(n、mは正の整数)の処理を、ある時刻を基準として(n+2

40) × m - 3) × T分後から(n+2 × m - 2) × T分後の間、m番目の処理を行った処理装置から(m+1)番目の処理を行う処理装置への処理装置間搬送装置による搬送を(n+2 × m - 2) × T分後から(n+2 × m - 1) × T分後の間、n番目のウェハの組に対する(m+1)番目の処理を(n+2 × m - 1) × T分後から(n+2 × m) × T分後の間に施すことである。複数のウェハの組が同時にいずれかの処理装置の処理を必要とした場合には、第1番目の処理を先に開始したウェハの組を優先させるが、この処理装置毎の処理順序の優先度付けの他は、ウェハの組による処理順序の優先度付けは行な

50

っていない。本実施例の製造システム、製造方法によれば、従来の製造システム、製造方法に比較して格段に工完が短縮されることがわかる。従来の製造システム、製造方法による場合には、工完の平均値も長く、またその分布も大きい。

【0157】実際に本実施例の製造システムで複数の半導体ウェハの組に継続した処理を施した結果は図41のスケジューリング結果通りであった。また、良品率が向上する効果もあった。最小設計寸法が0.3μmの2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理の良品率は8.6%から9.1%に向上した。

【0158】(実施例8)図21、図42、図43、図47、表10乃至表13を用いて説明する。本実施例は本発明をシリコンのメモリーLSIの製造システムおよび製造方法に適用した実施例である。本実施例の製造システムは2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理をシリコンウェハに施す製造システムである。

【0159】図42は本実施例の製造システムの構成を説明するための図である。リソグラフィー工程に関する処理を行う2組の処理装置801a、801bをそれぞれ制御する2台の計算機802a、802b、層間絶縁膜層のドライエッティングに関する処理を行う処理装置801cを制御する計算機802c、配線層のドライエッティングに関する処理を行う処理装置801dを制御する計算機802d、ウェット洗浄に関する処理を行う処理装置801eを制御する計算機802eがそれぞれの装置、もしくは複数の装置に対応して分散配備されている。この他に同様に、メタル成膜に関する処理を行う処理装置、絶縁膜成膜に関する処理を行う処理装置、保管装置、処理装置間搬送装置に対してもそれぞれの装置に制御のための計算機が分散配備されている。処理装置801aと計算機802aとの間は通信回線807c等で接続されていて制御用のデータを処理装置801aと計算機802aの間で送受信可能である。これは他の処理装置と計算機の間も同様である。複数のデータベースを管理する計算機803a乃至803eが通信回線807d等により、制御のための計算機802a乃至802eに接続されている。データベースを管理する計算機803a乃至803eには通信回線807e等により、データベースを収めた記憶装置804a乃至804eが接続されている。制御のための計算機802a乃至802e

は通信回線807a、807bによってシステム全体の一括管理用データベースを管理する計算機805に接続されている。この計算機805は一括管理用データベース収めた記憶装置806に通信回線807fによって接続されている。

【0160】図21は本実施例の製造システムの処理装置と搬送装置を示す図で実施例3で示したものと構成は同一である。本実施例の製造システムでは処理装置は全て枚葉処理装置である。処理装置間搬送装置308は環状の搬送装置であり、駆動力はベルトで伝達される。ウェハは大気圧の高純度窒素中をケースに収められることなくホルダー上に載せられて搬送される。この処理装置間搬送装置308と各処理装置の間は共通化されたロードロック室を含むインターフェースで結ばれている。搬送装置308はウェハまたはウェハを載せるためのホルダーが各処理装置のインターフェースの位置に来た時に、ウェハを処理装置に払い出したり処理装置から受入れるために一時停止をしながら4分30秒で一周する。すなわち、動作、停止を繰り返しながら、ウェハを搬送する搬送装置である。インターフェースが定められた間隔で処理装置間搬送装置308と結ばれている方が、この制御は容易となる。本実施例でのインターフェースは搬送装置308の一周期を50等分した地点のいずれかに配置されている。搬送装置308は動作、停止を一周で50回繰り返す。5.4秒(=4分30秒/50)が1サイクルであるが、1.9秒が動作時間、3.5秒が停止時間である。この3.5秒のうちに各インターフェースが有する搬送機構によって、処理装置間搬送装置308から処理装置へのウェハの払い出しや処理装置からの受入れが行なわれる。一連のリソグラフィー工程に関する処理を行う複数の処理装置301、302と処理装置間搬送装置308との間はウェハを2つの処理装置301、302に割り振る特別なインターフェース309が設けられている。保管装置310には、配線工程までの処理を終えたウェハが常に一定量以上蓄えられていていつでも配線工程に着工可能な状態で保管されている。

【0161】表10は本実施例の製造システムを用いて製造する2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理と使用する処理装置または処理室を示す表である。

【0162】

【表10】

(表10)

番号	工程名	本実施例の 処理時間(分/枚)	本実施例の処理装置 または処理室(図21)
1	コンタクトホールホト	5×5(後追い有)	301または302
2	コンタクトホールエッティング	5	303-1または303-2
3	アッキング	5	303-3または304-2
4	洗浄	3	305-2または305-3
5	SiO ₂ 洗浄	3	305-1
6	スマッタTiN膜形成	3	306-1
7	CVD-W膜形成	5	306-3
8	第1層配線ホト	5×5(後追い有)	301または302
9	第1層配線エッティング	5	304-1
10	アッキング	5	303-3または304-2
11	洗浄	5	305-2または305-3
12	層間絶縁膜形成	5	307-2
13	SOG塗布、ベーク	5	307-3
14	層間絶縁膜形成	5	307-2
15	ヴィアホールホト	5×5(後追い有)	301または302
16	ヴィアホールエッティング	5	303-1または303-2
17	アッキング	5	303-3または304-2
18	洗浄	5	305-2または305-3
19	洗浄	5	305-1
20	CVD-W膜形成	5	306-3
21	スマッタAl膜形成	5	306-2
22	第2層配線ホト	5×5(後追い有)	301または302
23	第2層配線エッティング	5	304-1
24	アッキング	5	303-3または304-2
25	洗浄	5	305-2または305-3
26	保護用絶縁膜形成	5	307-2
27	空化膜形成	5	307-1
28	保護膜ホト	5	301または302
29	保護膜エッティング	5	303-1または303-2
30	アッキング	5	303-3または304-2
31	洗浄	5	305-2または305-3

【0163】表中には本実施例の製造システムの処理装置でのウェハ1枚当りの処理時間を併記してある。本実施例の製造システムで、ほとんど全ての処理が5分の工程となっているのは、最も遅い処理装置の処理時間5分に完全に処理時間を統一しているからである。本実施例では、後追い処理はリソグラフィー工程に関する処理を行う二組の処理装置301または302(図21)のみで可能である。後追い処理とは、例えば1枚目のウェハが処理装置に含まれるレジスト塗布装置でのレジスト塗布を終えてレジストベーク装置でのベーク処理に移行すると、2枚目のウェハに空いたレジスト塗布装置を用いてレジスト塗布を行なうことが可能となることである。リソグラフィー工程に関する処理を行う二組の処理装置301または302では、レジスト塗布処理、レジストベーク処理、露光処理、現像処理、ベーク処理の五つの処理からなるリソグラフィー工程に関する処理は、いずれも5分での後追い処理が可能なため、1枚当りの処理には15分を要するけれども5分ごとに新たなウェハを受け入れることが可能である。ここでは、後追い処理における二組の処理装置301または302内の搬送時間は処理時間に含めている。

【0164】本実施例の製造システムによる第1の製造

方法について説明する。図43は記憶装置804a乃至804e(図42)に収められたデータベースの一例として、記憶装置804aに収められたリソグラフィー工程に関する処理を行う処理装置群301のデータベースの内容を示す。処理搬送結果情報808a乃至808eは、ある時刻に処理装置群301に収容されている半導体ウェハのそれぞれ一枚毎の処理搬送結果情報である。このうちの処理搬送結果情報808cをデータベースを管理する計算機803によってディスプレイ表示すると、図43の下部のようになる。この処理搬送結果情報808cに対応する半導体ウェハの番号は0000240で、品種はABCD、着工日は平成4年5月5日である。本実施例のデータベースは、各ウェハがどの工程まで進んでいるかの工程進捗管理情報の他に、各工程の処理条件や、処理や検査の結果を含む処理搬送結果情報を有する。既に終了している処理については、それぞれの処理によって予め定められた処理条件と一対一に対応可能な情報を有する。処理中に処理のパラメータをモニタリングした場合にはモニタリングの結果またはそれを反映した情報、処理後に検査が行なわれた場合には検査の結果またはそれを反映した情報を有する。例えば膜厚測定が行なわれた場合にはその厚さの情報を含むので、こ

の情報を後のエッチング工程へのフィード・フォワードに用いることが可能である。現在の工程は第8工程の第1層配線ホトであり、品種A B C Dの第1層配線用に予め定められた条件で露光処理中である。本実施例のデータベースは、上記で説明したように半導体ウェハ一枚毎の情報を処理装置が収容している半導体ウェハ毎に集約して管理している。

* 【0165】表11、表12は本実施例の製造システムによる半導体ウェハの処理を処理にさきだってスケジューリングした結果を集約したデータベースの一部の内容をディスプレイ表示した表である。

【0166】

【表11】

*
(表11)

時刻	処理装置301	処理装置304	処理装置306
10:00 ~ 10:05			ウェハ1,2を処理
10:05 ~ 10:10			ウェハ2,3を処理
10:10 ~ 10:15	ウェハ1を処理		ウェハ3,4を処理
10:15 ~ 10:20	ウェハ1,2を処理		ウェハ4,5を処理
10:20 ~ 10:25	ウェハ1,2,3を処理		
10:25 ~ 10:30	ウェハ1,2,3を処理		
10:30 ~ 10:35	ウェハ1,2,3を処理		
10:35 ~ 10:40	ウェハ2,3,4を処理		
10:40 ~ 10:45	ウェハ3,4,5を処理	ウェハ1を処理	

【0167】

※※【表12】
(表12)

時刻	処理装置間搬送装置		
	301から304へ	305から306へ	306から301へ
10:00 ~ 10:05		ウェハ3	
10:05 ~ 10:10			ウェハ1
10:10 ~ 10:15			ウェハ2
10:15 ~ 10:20			ウェハ3
10:20 ~ 10:25			
10:25 ~ 10:30			
10:30 ~ 10:35			
10:35 ~ 10:40	ウェハ1		
10:40 ~ 10:45	ウェハ2		

【0168】表11は処理装置301(図21)に関するスケジューリングの結果の一部であり、ウェハ1乃至5の5枚について抽出してある。表12は処理装置間搬送装置308に関するスケジューリングの結果の一部で、同様にウェハ1乃至5の5枚について抽出してある。本実施例の製造システムのウェハ処理量は144枚 50 n番目のウェハに対するm番目 (n, mは正の整数) の

ノ日である。本実施例の製造システムでは、処理、搬送のスケジューリングを定め、それに則って処理を施す。スケジューリングの基本原則は処理と搬送を融合したバイオペライン方式に則っている。すなわち、本実施例の製造システムにおいて複数のウェハに処理を施すに際し、

処理を、ある時刻を基準として $(n + 2 \times m - 3) \times 5$ 分後から $(n + 2 \times m - 2) \times 5$ 分後の間、 m 番目の処理を行った処理装置から $(m + 1)$ 番目の処理を行う処理装置への処理装置間搬送機構による搬送を $(n + 2 \times m - 2) \times 5$ 分後から $(n + 2 \times m - 1) \times 5$ 分後の間、 n 番目のウェハに対する $(m + 1)$ 番目の処理を $(n + 2 \times m - 1) \times 5$ 分後から $(n + 2 \times m) \times 5$ 分後の間に施すことである。後追い処理はこの限りではない。複数のウェハが同時にいずれかの処理装置の処理を必要とした場合には、第1番目の処理を先に開始したウェハを優先させ、残りのウェハは一時的に保管装置310(図21)に収容する。

【0169】製造システムの処理装置801a(図42)に分散配備された、装置が収容しているウェハの処理搬送結果情報を有するデータベースを収めた記憶装置804aは、表11のようなある時刻に処理装置801aが処理すべきウェハのデータを集約した処理搬送予定情報を有する。本実施例の第1の製造方法では、一括管理用データベースを管理する計算機805が、記憶装置806に収めた処理搬送結果情報の一括管理用データベースを元に、1時間毎に自動的にスケジューリングを行い、その結果を反映した処理搬送予定情報を少なくともその前にスケジューリングを済ませた時刻が来るよりも先に通信回線807a乃至804aを介して記憶装置804aに転送している。他の処理装置801b等についても、それぞれの装置に対応する表11のような処理搬送予定情報を、予め記憶装置804b等に転送する。表12に示したのは、処理装置間搬送装置に分散配備された記憶装置が有する、同装置の処理搬送予定情報の一例である。

【0170】本実施例の製造システムによる第2の製造方法について説明する。図44はデータベースを収めた記憶装置804a乃至804e(図42)に収められたデータベースの一例として、記憶装置804aに収められたリソグラフィー工程に関する処理を行う処理装置群301のデータベースの内容を示す。本実施例の第2の製造方法のデータベースは、処理搬送結果情報の他に、スケジューリングの結果を反映した各工程の処理予定装置や、処理予定開始時刻を含む処理搬送結果、処理搬送予定情報である。処理搬送結果、処理搬送予定情報809a乃至809eは、ある時刻に処理装置群301に収容されている半導体ウェハのそれぞれ一枚毎の処理搬送結果、処理搬送予定情報である。このうちの処理搬送結果、処理搬送予定情報809cをデータベースを管理する計算機803によってディスプレイ表示すると、図43の下部のようになる。この処理搬送結果、処理搬送予定情報809cに対応する半導体ウェハの番号は00002で、品種はABCD、着工日は平成4年5月5日である。スケジューリングで定められた処理開始予定時刻によれば、ほとんどの工程で処理待ちはないが、第23

工程の第2層配線エッティングで20分、第28工程の保護膜ホトで10分の処理待ちとなっている。待ちの間は保管装置310(図21)に収容されている。既に終了している処理については、処理後に検査が行なわれた場合には検査の結果またはそれを反映した情報を有する。この半導体ウェハの例では、第1層配線のスピタTIN膜とCVD-W膜の実膜厚が、第6、7工程で測定されていてその情報を含むので、この後の第9工程の第1層配線エッティング工程へのフィード・フォワードに用いた。すなわち、実膜厚に合わせてエッティング時間を調整してエッティングを行なった。現在の工程は第15工程の第1層配線ホトであり、品種ABCDの第1層配線用に予め定められた条件で現像処理中である。本実施例のデータベースは、上記で説明したように半導体ウェハ一枚毎の情報を処理装置が収容している半導体ウェハ毎に集約して管理している。

【0171】図45は本実施例における情報管理を説明するための図である。図45はある時刻における本実施例の製造システムの一部を示す。処理装置811内には半導体ウェハ817乃至821が収容されていて、処理装置812内には半導体ウェハ822、823が収容されている。半導体ウェハは処理装置811で処理された後、処理装置812で処理される。処理装置間搬送装置813によって、半導体ウェハ824乃至826が搬送中である。半導体ウェハ817乃至821に対応する処理搬送結果情報のデータベース827乃至831は、処理装置811に分散配備された記憶装置814に収められている。半導体ウェハ822と823に対応する処理搬送結果情報のデータベース832と833は、処理装置812に分散配備された記憶装置815に収められている。半導体ウェハ824乃至826に対応する処理搬送結果情報のデータベース834乃至836は、処理装置間搬送装置813に分散配備された記憶装置816に収められている。

【0172】図46はある時刻から定められた時間後に、処理や搬送が終了した半導体ウェハが処理装置811、812、処理装置間搬送装置813間で入れ替わる様子を示す。半導体ウェハ824は搬送装置813から処理装置811に導入される。ウェハ817は処理装置811での処理を終えて、搬送装置813によって搬送される。ウェハ825は搬送装置813から処理装置812に導入される。ウェハ822は処理装置812での処理を終えて、搬送装置813によって搬送される。ウェハ826は搬送装置813から処理装置に導入される。図46はある時刻から定められた時間後に、処理や搬送が終了した半導体ウェハについてのデータベースが記憶装置814乃至816間で入れ替わる様子も併せて示す。半導体ウェハ824のデータベース834は記憶装置816から記憶装置814に転送される。ウェハ817のデータベース827は記憶装置814から記憶装

置816に転送される。ウェハ825のデータベース835は記憶装置816から記憶装置815に転送される。ウェハ822のデータベース832は記憶装置815から記憶装置816に転送される。ウェハ826のデータベース836は記憶装置816から次の処理装置に分散配備された記憶装置に転送される。

【0173】これらの転送を制御するのは図42に示した、各処理装置や処理装置間搬送装置801a乃至801e等に分散配備された計算機803a乃至803e等、802a乃至802e等であり、転送経路は二つの記憶装置を結ぶ通信回線807a乃至807e等である。転送手順を説明する。各処理装置や処理装置間搬送装置に分散配備された計算機はある半導体ウェハの処理または搬送を終了すると、データベースを更新するため*

(表13)

時刻	ウェハ1	ウェハ2	ウェハ3
10:00～10:05	処理装置306で処理	処理装置306で処理	305から306へ搬送
10:05～10:10	306から301へ搬送	処理装置306で処理	処理装置306で処理
10:10～10:15	処理装置301で処理	306から301へ搬送	処理装置306で処理
10:15～10:20	処理装置301で処理	処理装置301で処理	306から301へ搬送
10:20～10:25	処理装置301で処理	処理装置301で処理	処理装置301で処理
10:25～10:30	処理装置301で処理	処理装置301で処理	処理装置301で処理
10:30～10:35	処理装置301で処理	処理装置301で処理	処理装置301で処理
10:35～10:40	301から304へ搬送	処理装置301で処理	処理装置301で処理
10:40～10:45	処理装置304で処理	301から304へ搬送	処理装置301で処理

【0176】本実施例の第1の製造方法では、このデータベースは一括管理用データベースの一部としてデータベースを管理する計算機806が併せて管理しているので、各処理装置や処理装置間搬送装置に分散配備された計算機は一括管理用データベースを管理する計算機106からデータベースを転送すべき記憶装置を定めるデータをダウンロードできる。

【0177】本実施例の第2の製造方法では、図44に一部を示したように、データベースが処理搬送予定情報を含むので、上記第1の製造方法とは異なり、各処理装置、処理装置間搬送装置に分散配備された計算機が、処理搬送を終了したウェハのデータベースの転送先を知ることができ、転送すべき記憶装置を定めるために一括管理用データベースからデータをダウンロードするステップは省略可能である。第2の製造方法が可能な製造システムにおいては、第1の製造方法と第2の製造方法を、装置のメンテナンス等による必要に応じて使いわけることも可能である。この場合、製造システムがどの状態に

*に処理搬送終了を知らせるデータをデータベースを管理する計算機805にアップロードする。本実施例の第1の製造方法では、さらに処理搬送を終了したデータベースの転送先を定めるためにデータベースを管理する計算機805からそれぞれのウェハの次の処理、搬送がどの装置によって行なわれるかの情報をダウンロードする。

【0174】表13は本実施例の製造システムによる半導体ウェハの処理を処理にさきだってスケジューリングした結果を基に作成した各半導体ウェハ毎に集約した処理搬送予定情報のデータベースの一部の内容をディスプレイ表示した表である。

【0175】

【表13】

あるかをシステムが表示できることが望ましい。

【0178】本実施例の第1、第2の製造方法ではいずれも、一括管理用データベースを管理する計算機が、製造システム全体の工程進捗を管理している。これにより、偶発的な故障等がなければ、予めスケジューリングによって定めた処理搬送予定情報の通りに製造を行なうことが可能である。一括管理用データベースを管理する

40 計算機が故障した場合に、分散配備された計算機の管理によって製造を継続することも可能である。装置のメンテナンス等による必要に応じて使いわけることも可能である。この場合も、製造システムがどの状態にあるかをシステムが表示できることが望ましい。

【0179】本実施例、すなわち、2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理を継続的に複数のウェハに施した場合の配線工程の工完は、図47に示すように、従来に比較して格段に短縮された。従来のロット単位の処理による製造システムを用いた場合には、工完の平均値も長く、またその分布も大き

50

い。本実施例の製造システムおよび製造方法では、全てのウェハがほとんど処理待ちなしで処理されるため、それぞれの処理装置の稼働率が向上し、単位時間当たりの生産量も増加する。

【0180】(実施例9) 図24、図48、図49を用いて説明する。本実施例は本発明をシリコンの論理LSIを製造するための半導体装置の製造システムおよびその製造方法に適用した実施例である。製造する論理LSIは2層金属配線を有する相補型MOSLSIである。

【0181】図24は本実施例の製造システムを示す図である。製造システムの構成は、実施例5と同様である。本発明の製造システムによる一連のウェハ処理についても実施例5と同様である。

【0182】図48、図49は本実施例における情報管理を説明するための図である。図48はある時刻における本実施例の製造システムの一部を示す。処理装置901内には半導体ウェハ907乃至911が収容されていて、処理装置902内には半導体ウェハ912、913が収容されている。半導体ウェハは処理装置901で処理された後、処理装置902で処理される。処理装置間搬送装置903によって、半導体ウェハ914乃至916が搬送中である。半導体ウェハ907乃至911に対応する処理搬送結果情報のデータベース917乃至921は、処理装置901に分散配備された記憶装置904に収められている。半導体ウェハ912と913に対応する処理搬送結果情報のデータベース922と923は、処理装置902に分散配備された記憶装置905に収められている。半導体ウェハ914乃至916に対応する処理搬送結果情報のデータベース924乃至926は、処理装置間搬送装置903に分散配備された記憶装置906に収められている。一括管理用データベース927内には製造システム内の全ての半導体ウェハに関するデータベースが収められている。データベース928乃至937は上記で説明した記憶装置904乃至906内のデータベース917乃至926と同内容のデータベースである。

【0183】図49はある時刻から定められた時間後に、処理や搬送が終了した半導体ウェハが処理装置901、902、処理装置間搬送装置903間で入れ替わった後の記憶装置904乃至906の様子を示す。半導体ウェハ914は搬送装置903から処理装置901に導入される。ウェハ907は処理装置901での処理を終えて、搬送装置903によって搬送される。ウェハ915は搬送装置903から処理装置902に導入される。ウェハ912は処理装置902での処理を終えて、搬送装置903によって搬送される。ウェハ916は搬送装置903から処理装置に導入される。本実施例の製造システムおよび製造方法では、実施例8とは異なり処理装置や処理装置間搬送装置に分散配備された記憶装置間の直接的なデータベース転送は行わない。各記憶装置の内

容は全て一括管理用データベースを管理する計算機が管理する。本実施例の計算機等の分散配備の様子は実施例8と同様であり図42に示した構成である。各処理装置や処理装置間搬送装置に分散配備された計算機はある半導体ウェハの処理または搬送を終了すると、一括管理用データベースを更新するために処理搬送終了を知らせるデータを一括管理用データベースを管理する計算機805にアップロードする。本実施例の製造方法では、さらに処理装置、搬送装置のデータベースの内容を工程進捗10に併せて更新するために必要なデータを、一括管理用データベースを管理する計算機805からダウンロードする。本実施例の製造システムにおいても、実施例8と同様に半導体ウェハの処理を処理にさきだってスケジューリングする。その結果を基に作成した各半導体ウェハ毎に集約した処理搬送予定情報のデータベースは一括管理用データベースの一部として一括管理用データベースを管理する計算機806が併せて管理している。

【0184】本実施例では、半導体ウェハ一枚毎の工程進捗情報を処理装置や搬送装置に分散配備されたデータ20ベースも有する。これにより一括管理用データベースやデータベースの一部が偶発的な装置故障等に破壊された場合も、修復が可能であり製造を継続することができる。本実施例ではデータベースを記憶装置内に収めたが、半導体ウェハ自体にマークとして記載することも可能である。

【0185】(実施例10) 図13、図50を用いて説明する。本実施例は本発明をシリコンの論理LSIを製造するための製造システムに適用した実施例である。

【0186】図50は本実施例の製造システムの継続する30二つの処理を施す処理装置951、952の間を結ぶ直線状枚葉搬送装置を示す図である。直線状搬送装置は四つの部分搬送装置ユニット953、954、955、956から構成されている。本実施例の製造システムでは四つの部分搬送装置ユニット953、954、955、956は同一であるが、これは必ずしも全て同一である必要はない。部分搬送装置ユニット953、956はそれぞれ処理装置951、952に固定されている。処理装置951、952は製造システムが収められた清浄空間の強固な床に強固に固定された支持材に固定する

40ためほとんど移動することはない。部分搬送装置ユニット953、954、955、956はそれぞれ搬送ロボット957、958、959、960を具備する。本実施例の製造システムの搬送ロボット957、958、959、960は、回転伸縮可能なアームを有し、アームの先端部には部分搬送装置ユニット間または部分搬送装置ユニットと処理装置の間で自在にウェハを受け渡すことができる機構が備えられている。搬送中央部には上下方向の移動を可能とする機構も具備されている。部分搬送装置ユニット間を結ぶ伸縮可能な結合部961、962、963により部分搬送装置ユニット954、955

が多少移動しても、四つの部分搬送装置ユニットで構成されるクリーントンネルの密閉性が保たれる構造となっている。本実施例の製造システムではクリーントンネル内には大気圧以上の圧力の清浄な窒素が満たされているが、清浄な空気を満たしてもよく真空としてもよい。部分搬送装置ユニットに固定されたレーザー964から発せられたレーザー光線965は四つの部分搬送装置ユニット957、958、959、960が正しく直線状に並んでいる場合には部分搬送装置ユニット958、959に固定された二つの中間モニタ部966、967に開けられた微細な穴を貫通して部分搬送装置ユニット956に固定された最終モニタ部968に到達する。最終モニタ部968には受光素子が設けられていて、レーザー光の強度を常にモニタリングしている。この強度が低下した場合には部分搬送装置ユニット958または959が左右もしくは上下方向に移動して二つの中間モニタ部966、967に開けられた微細な穴を全てのレーザー光線が貫通していないことになり、何らかの原因によって部分搬送装置ユニット957、958、959、960が正しく直線状に並んでいないことを意味する。この場合同時に中間モニタ部966、967に開けられた微細な穴の周囲に配された受光素子により、部分搬送装置ユニット958、959のいずれがどちらの方向にどれだけずれたかを検知可能である。これらの信号は全て部分搬送装置ユニットの相対的位置関係を管理する専用制御コンピュータに集められてデータ処理される。部分搬送装置ユニット958、959にはそれぞれ部分搬送装置ユニット958、959の位置を調整するための位置調整機構969、970が備えられている。制御コンピュータの指示により位置調整機構969、970が作動して部分搬送装置ユニット958または959の位置が適切に調整され四つの部分搬送装置ユニット957、958、959、960が正しく直線状に並び直される。調整に用いる駆動力は空気圧であるが他の力、例えば窒素圧、水圧、静電気力、磁力を用いることも可能である。

【0187】上記では搬送方向に平行な方向の位置調整についてのみ説明したが、本実施例の製造システムではこれに垂直な二方向の並び方を個別にモニタリングする機構が具備されていて、位置を調整する機構もそれぞれ有している。

【0188】本実施例の製造システムでは処理装置に固定された部分搬送装置ユニット953、956は位置を調整する機能を有さないが、処理装置に結ばれる部分搬送装置ユニットにも位置を調整する機能を備えて、部分搬送装置ユニットと処理装置の間の相互の位置関係を調整してもよい。

【0189】図13は本発明を適用した配線工程に係る一連の処理をウェハに施す製造システムである。製造システムの構成は実施例2と同様である。図13の製造シ

ステムでは処理装置間の搬送は全て枚葉搬送であり、枚葉搬送装置208の基本的な構成は図50の直線状搬送装置と同様であり、複数の部分搬送装置ユニットが結ばれて枚葉搬送装置208は構成されている。枚葉搬送装置208の一部は曲線であるため、その部分に含まれる部分搬送装置ユニット間相互の位置関係の検出は、製造システムが求められた清浄空間の強固な床に強固に固定された支持材に固定されたレーザーを用いて行なっている。この枚葉搬送装置208と各処理装置の間は共通化

10 されたロードロック室を含むインターフェースで結ばれている。一連のリソグラフィー工程に関する処理を行う複数の処理装置201、202と枚葉搬送装置208との間はウェハを二つの処理装置201、202に割り振る特別なインターフェース209が設けられている。

【0190】本実施例の製造システムによれば、従来の自走搬送車でロット単位でウェハが搬送される製造システムに比較して格段に工完が短縮された。2層金属配線を有する相補型MOSLSIの配線工程に係る一連の処理をウェハ150枚/日で行なった場合、全てのウェハ

20 の配線工程の工完は4時間から4時間30分の間であった。また、これに対して従来の自走搬送車でロット単位でウェハが搬送される製造システムで同じ処理を同じウェハ150枚/日で行なった場合は33時間から43時間であった。本実施例の製造システムでは搬送装置の故障の頻度が従来の枚葉搬送装置を備えた製造システムよりも格段に上記のペースでの処理を連続的に実施することができる。

【0191】継続する二つの工程間の待ち時間が短く全ての継続する処理の間が清浄な窒素を満たした枚葉搬送30 装置で結ばれたことによる効果で、従来の製造システムによるよりも良品率が向上した。最少設計寸法0.25μmで2層金属配線を有する相補型MOSメモリLSIを製造した場合、本実施例の製造システムによると、同クラス清浄度を有するクリーンルームに設置した従来の製造システムで67%であった配線工程の良品率が87%まで向上した。

【0192】本実施例の製造システムによれば、処理装置間の搬送が自動化され、半導体ウェハは窒素中もしくは真空中等の局所清浄空間を搬送することも可能となる

40 ので、従来のような広大な超清浄空間を不要とできる効果もある。半導体ウェハへの塵埃の付着や汚染物質の吸着が防止され、工完を短縮し良品率を向上させることが可能な故障の少ない製造システムの実現された。

【0193】

【発明の効果】以上詳細に説明したように、本発明によれば、被処理物に施す一連の処理の工完を短縮することが可能で、処理装置を有効活用して生産性を向上させると共に良品率をも向上させて単位時間当たりに完成する製品の個数を多くすることが可能で、従来のような高清浄度の清浄空間を不要とすることが可能な、特に枚葉処

理、枚葉搬送が主体の半導体製造システムおよび製造方法に適した製造システムおよび製造方法が実現できる。本発明のウェハ情報管理方法によれば、高信頼の枚葉情報管理が可能で、被処理物に施す一連の処理の工完を短縮することが可能で、従来のような高清浄度の清浄空間を必要としない製造装置が実現可能である。

【図面の簡単な説明】

【図1】本発明に係る半導体装置の製造システムの一例を示す平面図。

【図2】本発明に係る製造システムを構成する金属薄膜形成装置の一例を示す平面図。

【図3】図2に示した金属薄膜形成装置における半導体ウェハの処理手順を示す図。

【図4】本発明に係る製造システムにおける複数の半導体ウェハの処理手順の一例を示す図。

【図5】本発明に係る製造システムを構成する絶縁膜形成装置の一例を示す平面図。

【図6】図5に示した絶縁膜形成装置における半導体ウェハの処理手順を示す図。

【図7】本発明に係る製造システムを構成するリソグラフィ処理装置の一例を示す平面図。

【図8】図7に示したリソグラフィ処理装置における半導体ウェハの処理手順を示す図。

【図9】本発明に係る製造システムを構成する、金属薄膜をエッティングするためのドライエッティング装置の一例を示す平面図。

【図10】図9に示したドライエッティング装置における半導体ウェハの処理手順を示す図。

【図11】本発明に係る製造システムを構成する、絶縁膜をエッティングするためのドライエッティング装置の一例を示す平面図。

【図12】図11で示したドライエッティング装置における半導体ウェハの処理手順を示す図。

【図13】本発明に係る半導体装置の製造システムの他の例を示す平面図。

【図14】リソグラフィー処理装置を用いて複数の半導体ウェハを順次処理する手順を示す図。

【図15】金属薄膜をエッティングするためのドライエッティング装置を用いて複数の半導体ウェハを順次処理する手順を示す図。

【図16】絶縁膜をエッティングするためのドライエッティング装置を用いて複数の半導体ウェハを順次処理する手順を示す図。

【図17】本発明に係る製造システムを構成する絶縁膜形成装置の一例を示す平面図。

【図18】金属薄膜形成装置を用いて複数の半導体ウェハを順次処理する手順を示す図。

【図19】洗浄処理装置を用いて複数の半導体ウェハを順次処理する手順を示す図。

【図20】配線工程の一連の処理時間と生産量との関係

を、本発明に係る製造システムを用いた場合と従来の製造システムを用いた場合について示す図。

【図21】本発明に係る半導体装置の製造システムの構成の他の例を示す平面図。

【図22】配線工程の一連の処理時間と生産量との関係を、本発明に係る製造システムを用いた場合と従来の製造システムを用いた場合について示す図。

【図23】本発明に係る半導体装置の製造システムの他の例を示す平面図。

10 【図24】本発明に係る半導体装置の製造システムの他の例を示す鳥瞰図。

【図25】継続処理化の割合と処理時間との関係を示す図。

【図26】継続する2つの処理を2つの被処理物に施す場合の処理の流れを、本発明に係る製造システムを用いた場合と従来の製造システムを用いた場合について示す図。

【図27】本発明に係る半導体装置の製造システムの他の例を示す平面図。

20 【図28】本発明に係る製造システムを構成する金属薄膜形成装置の一例を示す平面図。

【図29】図28に示した金属薄膜形成装置における半導体ウェハの処理手順を示す図。

【図30】本発明に係る製造システムにおける複数の半導体ウェハの処理手順の一例を示す図。

【図31】本発明に係る製造システムにおける複数の半導体ウェハの処理手順の他の一例を示す図。

【図32】本発明に係る製造システムを構成する絶縁膜形成装置の一例を示す平面図。

30 【図33】図32に示した絶縁膜形成装置における半導体ウェハの処理手順を示す図。

【図34】本発明に係る製造システムを構成するリソグラフィ処理装置の一例を示す平面図。

【図35】図34に示したリソグラフィ処理装置における半導体ウェハの処理手順を示す図。

【図36】本発明に係る製造システムを構成する、金属薄膜をエッティングするためのドライエッティング装置の一例を示す平面図。

40 【図37】図36に示したドライエッティング装置における半導体ウェハの処理手順を示す図。

【図38】本発明に係る製造システムを構成する、絶縁膜をエッティングするためのドライエッティング装置の一例を示す図。

【図39】図38に示したドライエッティング装置における半導体ウェハの処理手順を示す図。

【図40】本発明に係る半導体装置の製造システムの他の例を示す平面図。

【図41】配線工程の一連の処理時間と生産量との関係を、本発明に係る製造システムを用いた場合と従来の製造システムを用いた場合について示す図。

【図42】本発明に係る製造システムの構成を示す図。
【図43】記憶装置に収められたデータベースの一例を示す図。

【図44】記憶装置に収められたデータベースの他の例を示す図。

【図45】本発明に係る製造システムとデータベースとの対応関係を説明するための図。

【図46】本発明に係る製造システムとデータベースとの対応関係を説明するための図。

【図47】配線工程の一連の処理時間と生産量との関係を、本発明に係る製造システムを用いた場合と従来の製造システムを用いた場合について示す図。

【図48】本発明に係る製造システムとデータベースとの対応関係を説明するための図。

【図49】記憶装置内のウェハ情報の移り変わりを説明するための図。

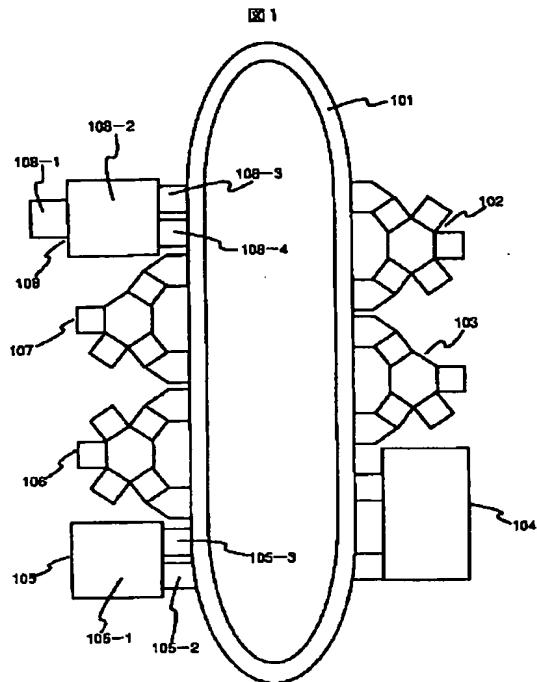
【図50】本発明に係る処理装置間搬送装置の一例を示す平面図。

【符号の説明】

101…処理装置間枚葉搬送装置、102…メタル膜成膜処理装置、103…絶縁膜成膜処理装置、104…リソグラフィー処理装置、105…ストッカー、106…メタルドライエッティング処理装置、107…絶縁膜ドライエッティング処理装置、108…投入取り出し装置、201、202…リソグラフィー工程に関する処理を行う複数の処理装置、203、204…ドライエッティング処理装置、205、206…成膜処理装置、207…洗浄処理装置、208…ループ状搬送装置、209…インターフェース、210…保管装置、301、302…リソグラフィー処理装置、303、304…ドライエッティング処理装置、305…洗浄処理装置、306、307…成膜処理装置、308…ループ状搬送装置、309…インターフェース、310…保管装置、401…リソグラフィー工程に関する処理を行う複数の処理装置、402…イオン打ち込み処理装置、403…ドライエッティング処理装置、404、405…成膜処理装置、406…超清浄空間、501…リソグラフィー工程に関する処理を行う複数の処理装置、502…リング状搬送装置、50

3a、503b…直線状搬送装置、504、505…ドライエッティング処理装置、506、507…成膜処理装置、508…共用排気系、509…洗浄、ウェットエッティング処理装置、510…酸化熱処理装置、511、512…成膜処理装置、513…制御系、514…イオン打ち込み処理装置、515…ウェットエッティング処理装置、516…レジスト除去処理装置、517…熱処理装置、518…ロード・アンロード処理装置、519…塗布膜形成処理装置、601-1、601-2…処理装置間搬送装置、602…メタル膜成膜処理装置、603…絶縁膜成膜処理装置、604…リソグラフィー処理装置、605…ストッカー、606…メタルドライエッティング処理装置、607…絶縁膜ドライエッティング処理装置、608…投入取り出し機構、701、702…リソグラフィー処理装置、703、704…ドライエッティング処理装置、705…洗浄処理装置、706、707…成膜処理装置、708…ループ状搬送装置、709…インターフェース、710…保管装置、801a～801e…処理装置、802a～802e…計算機、803a～803e…データベースを管理する計算機、804a～804e…データベースを収めた記憶装置、805…一括管理用データベースを管理する計算機、806…一括管理用データベース、808a～808e…処理搬送結果情報、809a～809e…処理搬送結果、予定情報、811、812…処理装置、813…処理装置間搬送装置、814～816…記憶装置、817～826…半導体ウェハ、827～836…処理搬送履歴情報、901、902…処理装置、903…処理装置間搬送装置、904～906…記憶装置、907～916…半導体ウェハ、917～926…処理搬送結果情報
951、952…継続する二つの処理を施す処理装置、953、954、955、956…部分搬送装置ユニット、957、958、959、960…搬送ロボット、961、962、963…伸縮可能な結合部、964…レーザー、965…レーザー光線、966、967…中间モニタ部、968…最終モニタ部、969、970…位置調整機構。

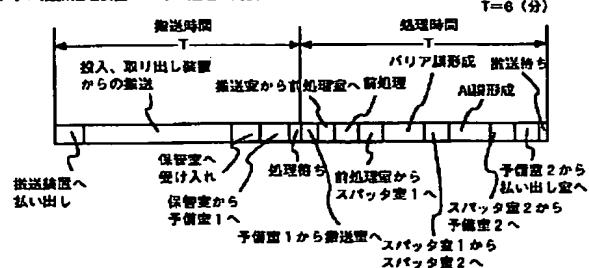
〔図 1〕



【図3】

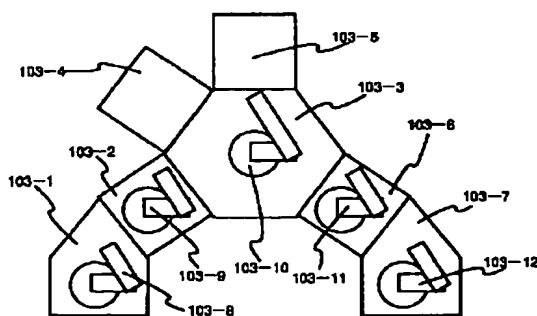
图 3

メタル応答処理装置における処理の内訳



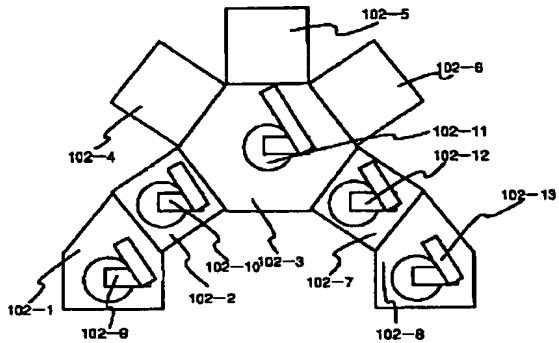
[図5]

图 5



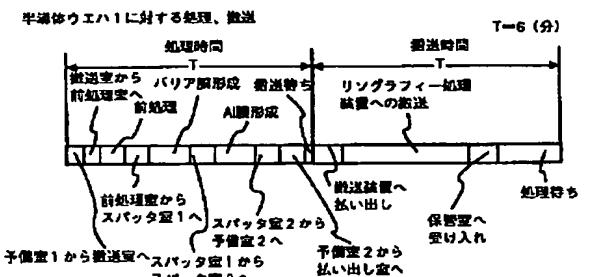
[図2]

图2

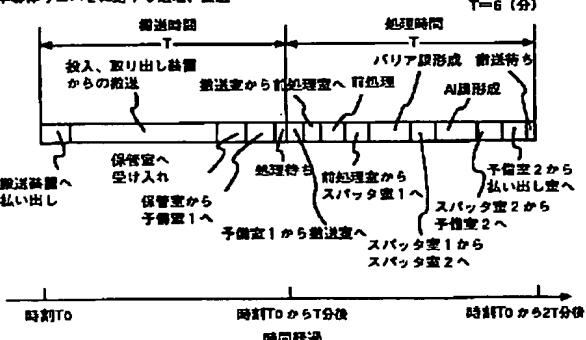


[図4]

4



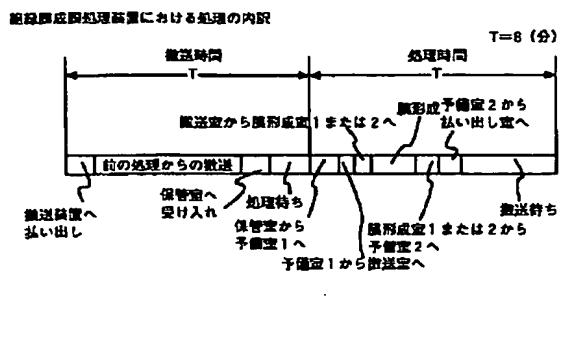
半導体ウエハ2に対する処理、搬送



[図5]

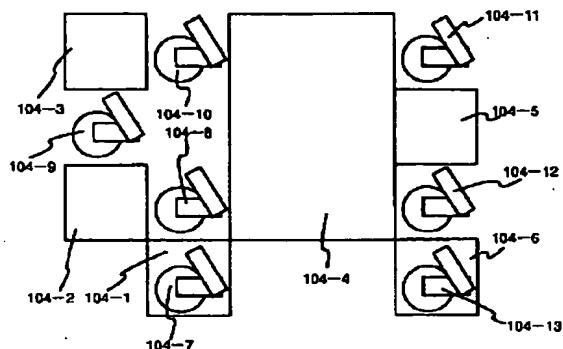
【図6】

図6



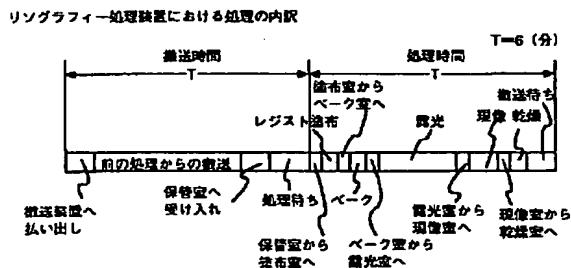
【図7】

図7

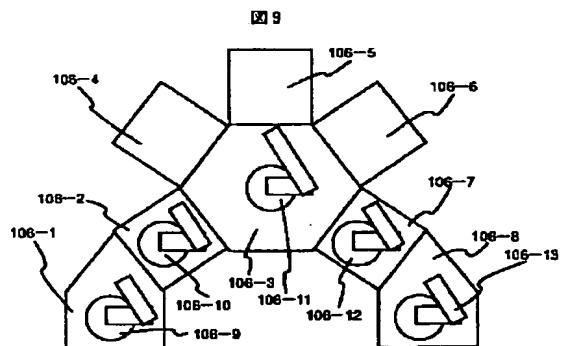


【図8】

図8

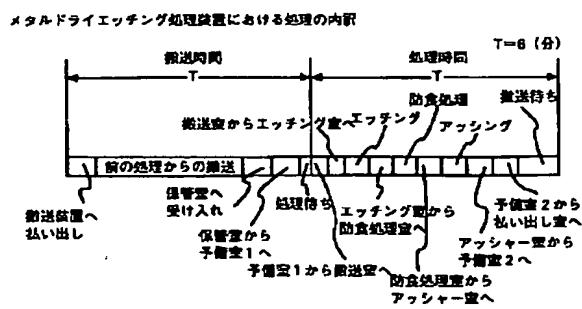


【図9】



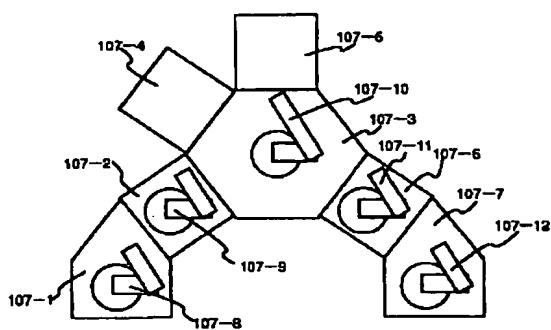
【図10】

図10



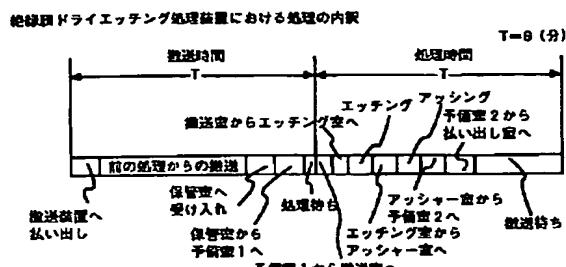
【図11】

図11



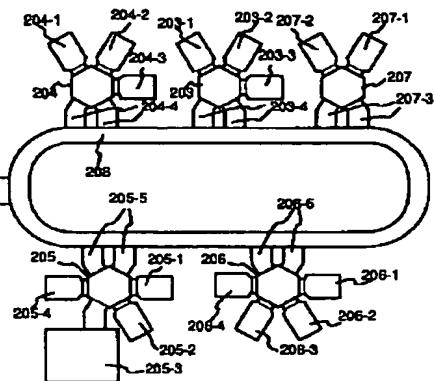
【図12】

図12



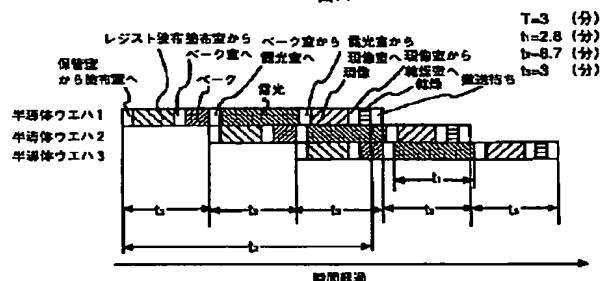
【図13】

図13



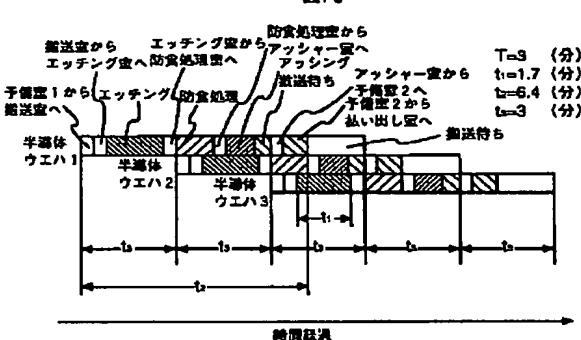
【図14】

図14



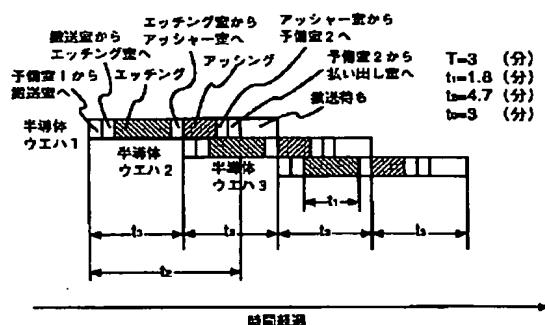
【図15】

図15



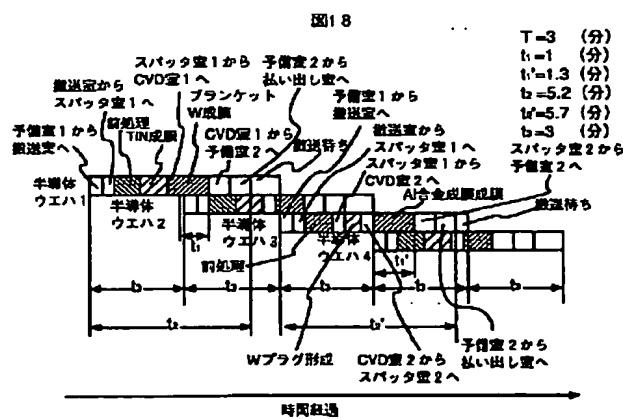
【図16】

図16



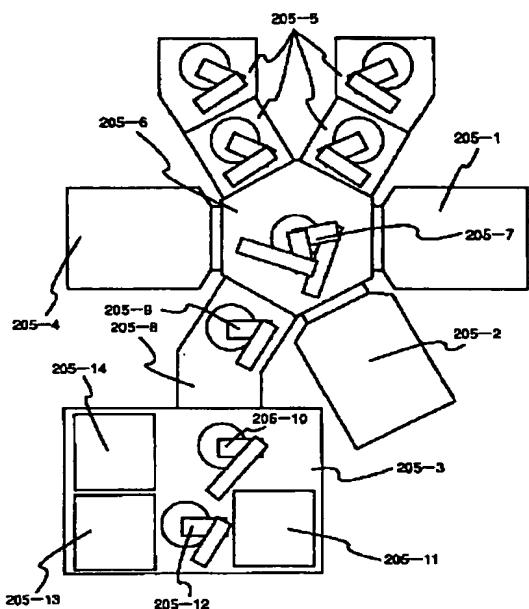
【図18】

図18



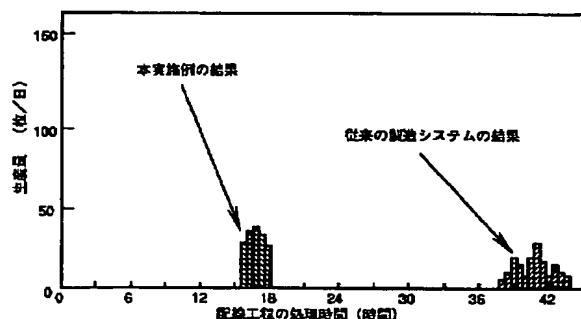
【図17】

图 17



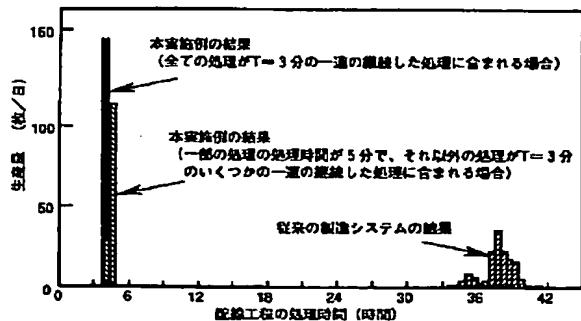
[図20]

圖 20



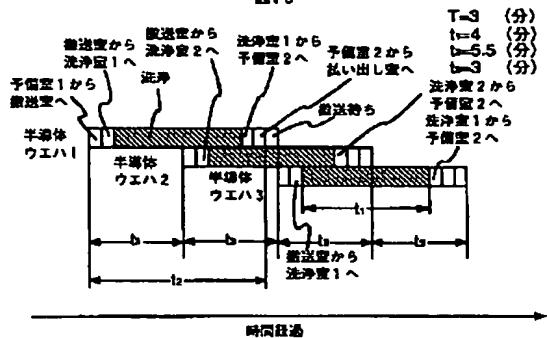
【图22】

図22



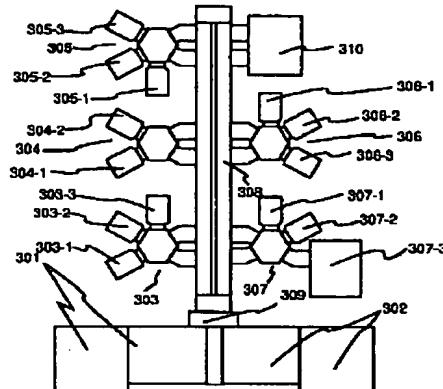
[图 19]

19



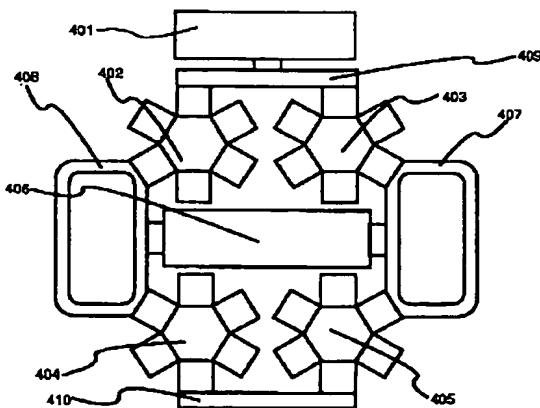
【图21】

21

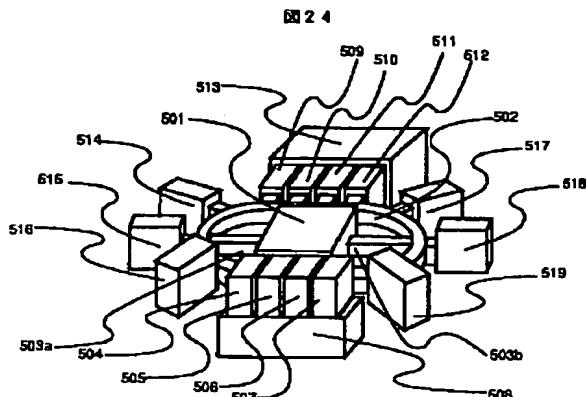


[図23]

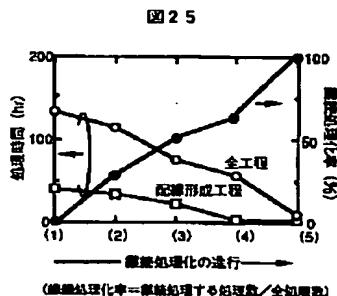
图 23



【図24】



【図25】



【図26】

図26

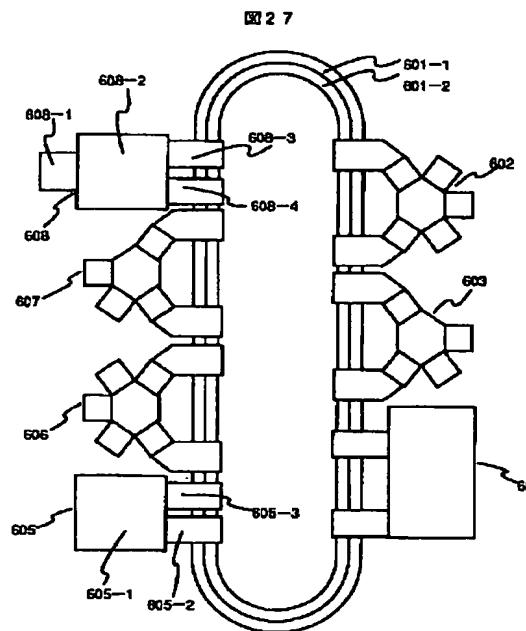
本発明のパイプライン処理



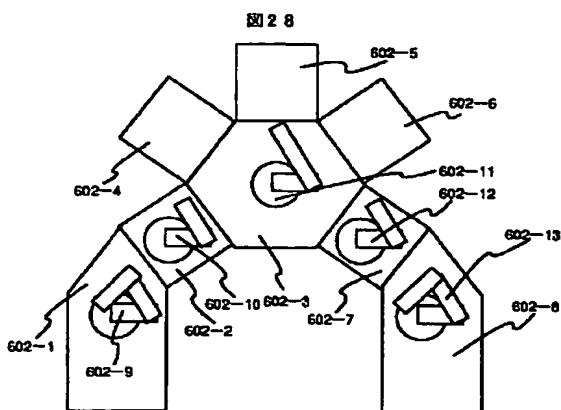
従来のロット単位の処理



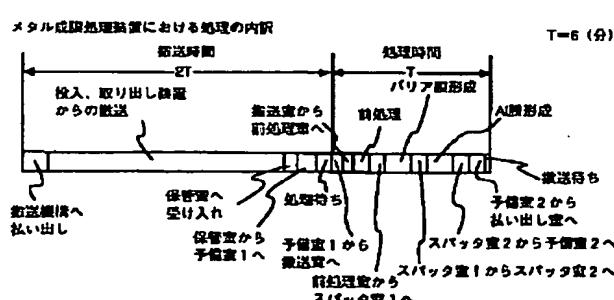
【図27】



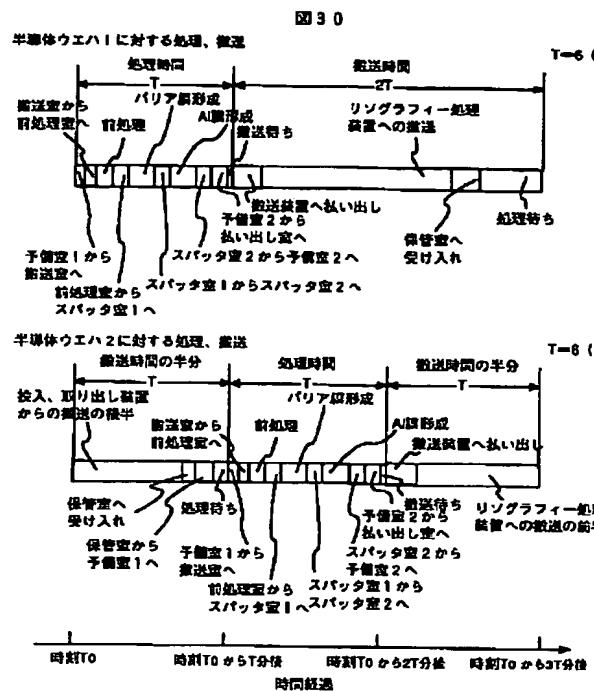
【図28】



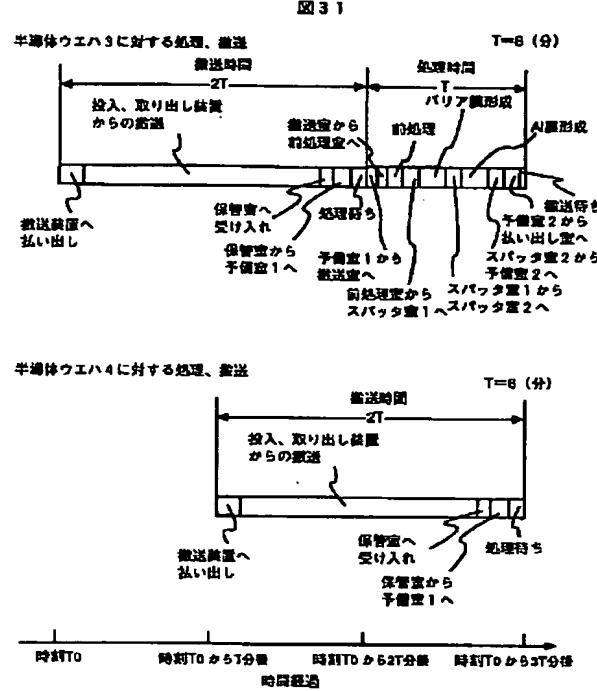
【図29】



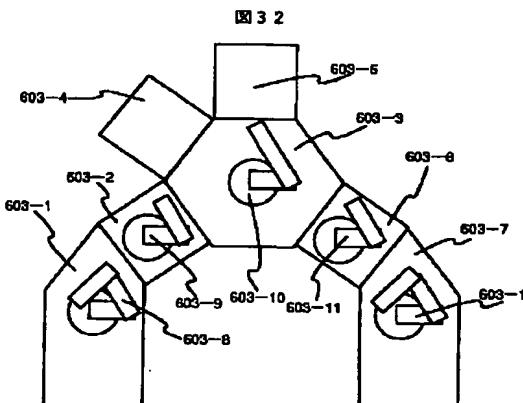
〔图30〕



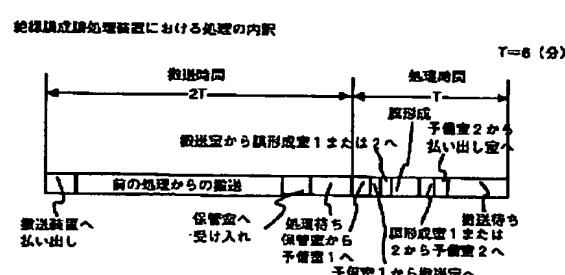
[図31]



【図32】



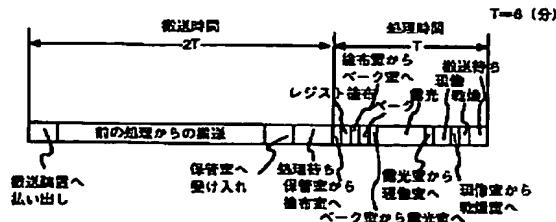
【図33】



【图35】

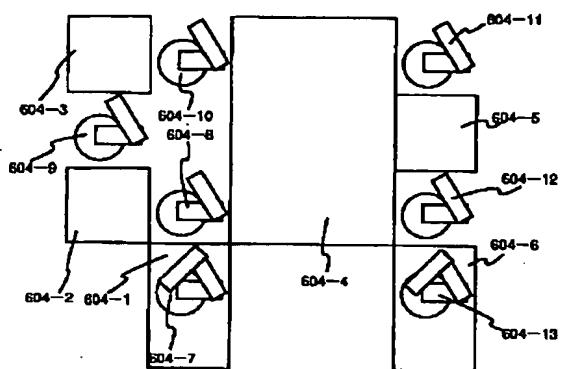
95

リソグラフィー処理装置における処理の内訳

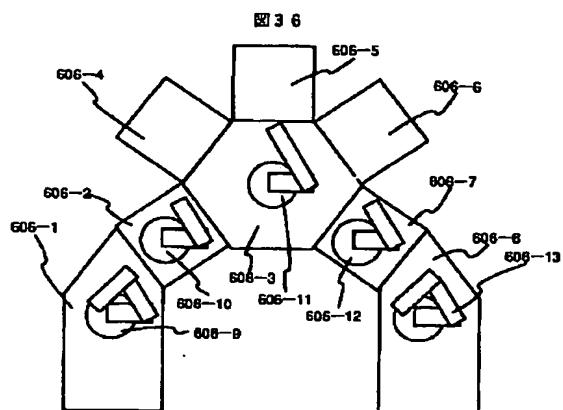


【図34】

図34

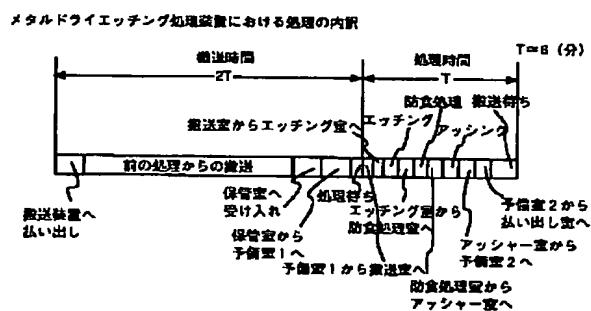


【図36】



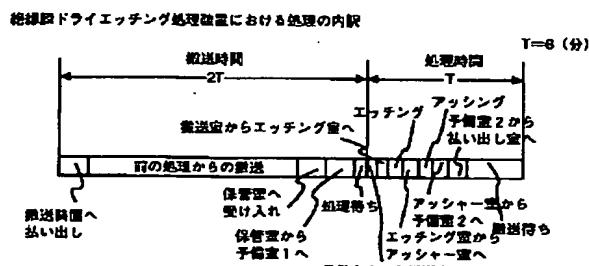
【図37】

図37

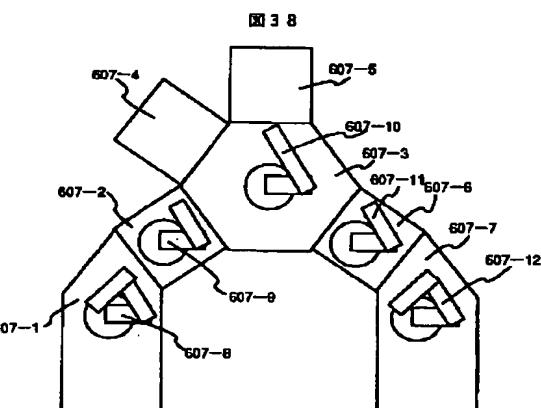


【図39】

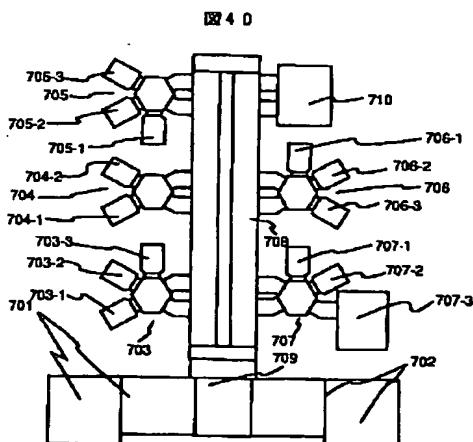
図39



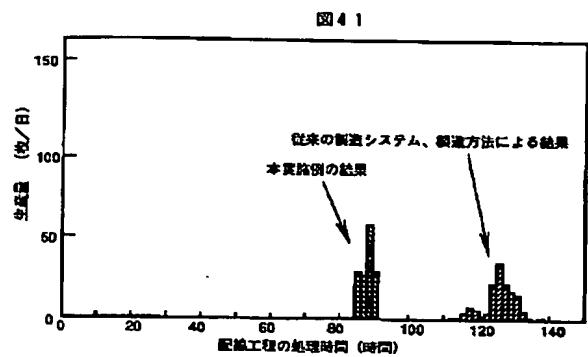
【図38】



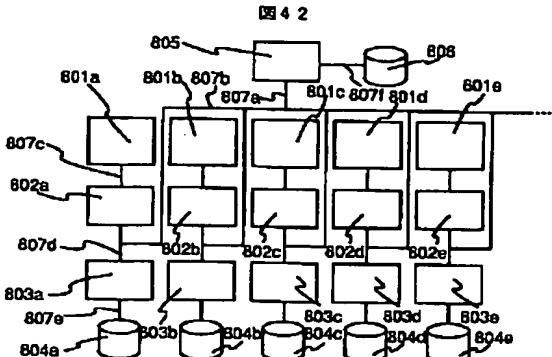
【図40】



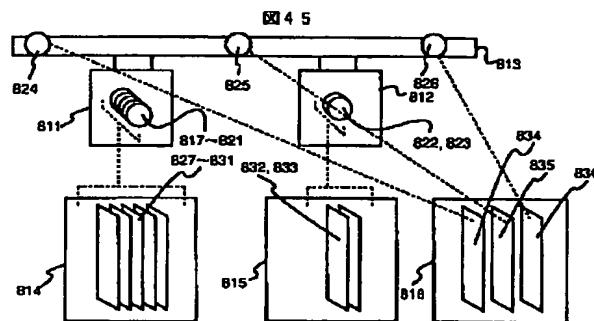
【図41】



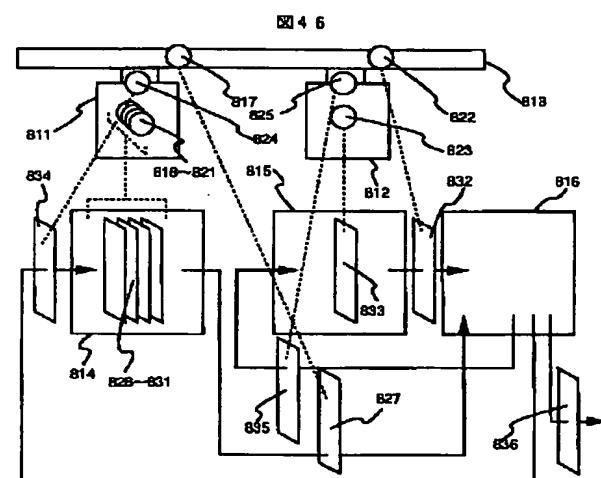
【図42】



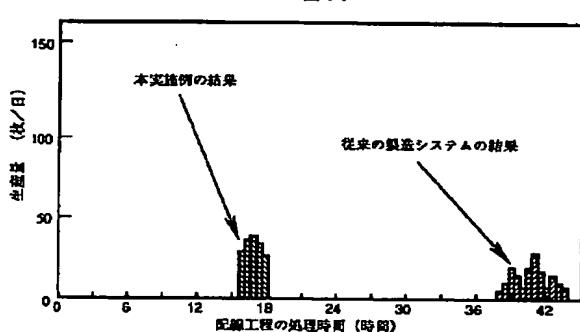
【図45】



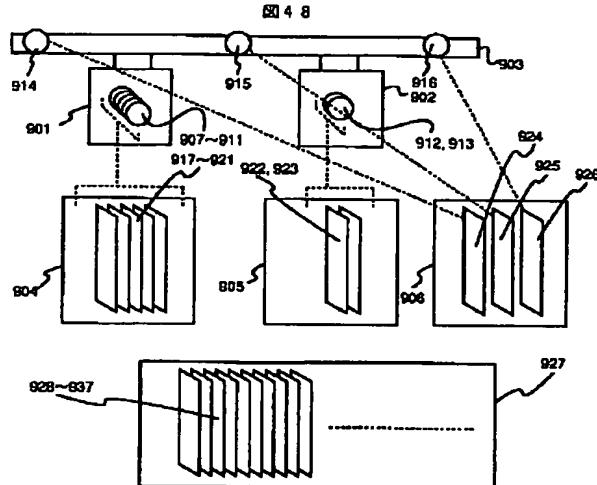
【図46】



【図47】

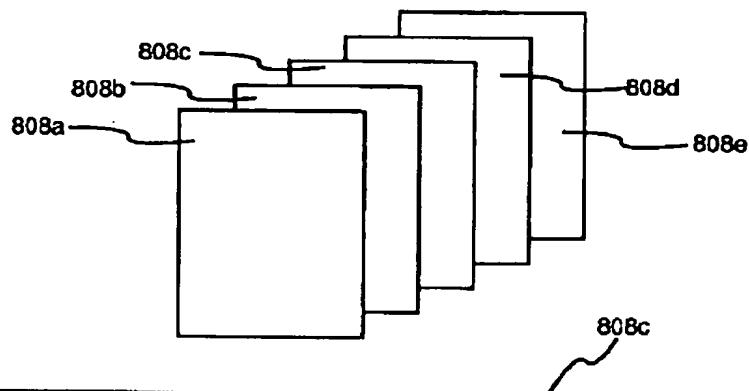


【図48】



【図43】

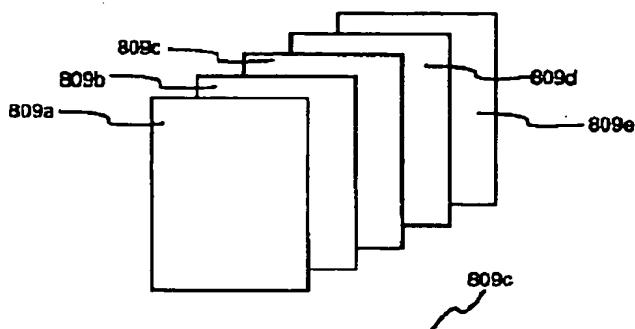
図43



ウェハ番号:00002、品種:ABCD、着工: 40505		
番号	工程名	処理搬送結果情報
1	コントラクトホールホト	品種:ABCD、層:コントラクトホール、検査OK
2	コントラクトホールエッ칭	品種:ABCD、層:コントラクトホール、正常終了
3	アッショング	品種:ABCD、層:コントラクトホール、正常終了
4	洗浄	処理条件:コントラクトホールエッ칭後、正常終了
5	SiO ₂ 洗浄	処理条件:第1層配線形成前、正常終了
6	スパッタTiN膜形成	膜厚目標:100nm、実膜厚:110nm、正常終了
7	CVD-W膜形成	膜厚目標:150nm、実膜厚:155nm、正常終了
8	第1層配線ホト	品種:ABCD、層:第1層配線、露光処理中
9	第1層配線エッ칭	
10	アッショング	
11	洗浄	
12	層間絶縁膜形成	
13	SOG塗布、ペーク	
14	層間絶縁膜形成	
15	ヴィアホールホト	
16	ヴィアホールエッ칭	
17	アッショング	
18	洗浄	
19	洗浄	
20	CVD-W膜形成	
21	スパッタAl膜形成	
22	第2層配線ホト	
23	第2層配線エッ칭	
24	アッショング	
25	洗浄	
26	保護用絶縁膜形成	
27	塗化膜形成	
28	保護膜ホト	
29	保護膜エッ칭	
30	アッショング	
31	洗浄	

【図44】

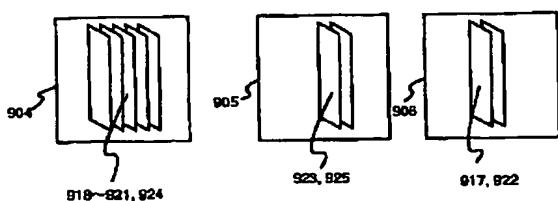
図44



番号	工程名	処理搬送結果情報		処理搬送予定情報	
		処理装置	処理開始時刻	処理装置	処理開始時刻
1	コンタクトホールホト	品種: ABCD, 層: コンタクト	201	40505 10:00	
2	コンタクトホールエッチング	品種: ABCD, 層: コンタクト	203-1	40505 10:30	
3	アッショング	品種: ABCD, 層: コンタクト	203-3	40505 10:40	
4	洗浄	処理条件: コンタクトエッチング後	205-2	40505 10:50	
5	SiO ₂ 洗浄	処理条件: 第1層配線形成前	205-1	40505 11:00	
6	スピッタTiN膜形成	膜厚目標: 100nm、実膜厚: 110nm	206-1	40505 11:10	
7	CVD-W膜形成	膜厚目標: 150nm、実膜厚: 155nm	206-3	40505 11:20	
8	第1層配線ホト	品種: ABCD, 層: 第1層配線	201	40505 11:30	
9	第1層配線エッチング	条件: W/TiN=155nm/110nm	204-1	40505 12:00	
10	アッショング	品種: ABCD, 層: 第1層配線	204-2	40505 12:10	
11	洗浄	処理条件: 第1層配線エッチング後	205-3	40505 12:20	
12	層間絶縁膜形成	処理条件: 層間下層	207-2	40505 12:30	
13	SOG塗布、ベーク	処理条件: 層間	207-3	40505 12:40	
14	層間絶縁膜形成	処理条件: 層間上層	207-2	40505 12:50	
15	ヴィアホールホト	品種: ABCD, 層: ヴィア、現像中	202	40505 13:00	
16	ヴィアホールエッチング		203-1	40505 13:30	
17	アッショング		203-3	40505 13:40	
18	洗浄		205-2	40505 13:50	
19	洗浄		205-1	40505 14:00	
20	CVD-W膜形成		206-3	40505 14:10	
21	スピッタAl膜形成		206-2	40505 14:20	
22	第2層配線ホト		201	40505 14:30	
23	第2層配線エッチング		204-1	40505 15:00	
24	アッショング		203-3	40505 15:30	
25	洗浄		205-3	40505 15:40	
26	保護用絶縁膜形成		207-2	40505 15:50	
27	変化膜形成		207-1	40505 16:00	
28	保護膜ホト		202	40505 16:30	
29	保護膜エッチング		203-1	40505 17:00	
30	アッショング		203-3	40505 17:10	
31	洗浄		205-2	40505 17:20	

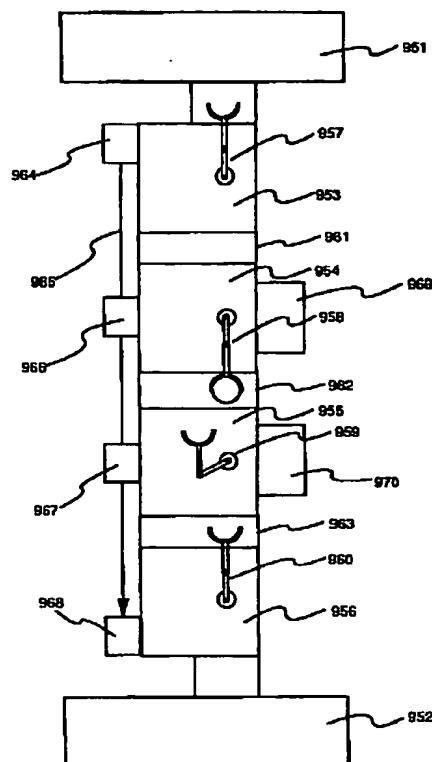
【図49】

図49



【図50】

図50



フロントページの続き

(72)発明者 内田 史彦
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 水石 賢一
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内
(72)発明者 河村 喜雄
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内